

V. 委託テーマの成果詳細

V-1. 研究開発項目① MEMS／ナノ機能の複合技術の開発

(1) 選択的ナノ機械構造体形成技術(東京大学)

1. 研究の概要

特徴

SPR センサを構成する要素として、3つのナノ構造形成技術、および、センサパーツ配置技術の開発を行った。まず、金膜ナノ格子構造を最小 50nm の線幅で構成し、SPR センサの光学系の設計自由度を高め、センサの小型化をはかる基礎技術を確立した。次に、マスク開口面積依存性のシリコンエッチングレート差(RIE-lag)を利用して、最大 51°のスムーズな斜面を形成する技術を確立した。また、スタンピング技術を用いて、シリコンのナノギャップ構造を形成し、近赤外光用 Fabry-Perot 干渉器を開発した。さらに、スタンピング技術を応用し、複数の MEMS パーツを集積対象の基板に高精度に配置する技術を開発した。

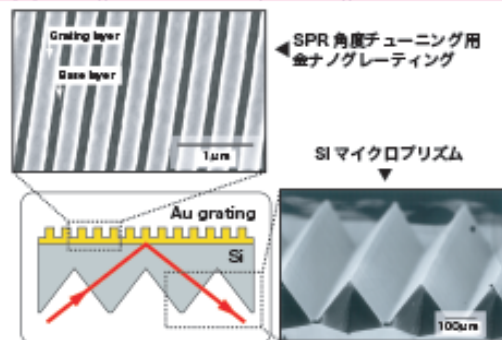
技術内容・特性

金膜上にナノサイズの回折格子を作り、格子間隔の調整によって SPR 角を任意の角度に配置可能であることを確認した。これにより、プリズムの角度や光源・センサの配置における自由度を増やした。RIE-lag 特性を利用した曲面形成の製作ステップは、ボッシュプロセスによる DRIE エッチングと、反応ガスによる等方性エッチングの組み合わせからなる。DRIE エッチングの開口面積とエッチレートの関係を解析し、希望の 3 次元構造の CAD データから、開口マスクパターンを自動生成するプログラムを構築した。配置精度の向上と、電気配線の構成を目的として、低融点ハンダを用いたセルフアライメント技術をスタンピング技術に盛り込んだ。

用途・目的

今回開発した 3つのナノ機械構造体形成技術とスタンピング配置技術は、タンパク質などの分子をラベルフリー・高感度検出可能な小型 SPR センサを構成するための基礎技術としての活用を想定している。小型 SPR センサを実現することができれば、体調管理のためのヘルスケアチェックを、病院などの特別な機関を利用することなく、家庭で簡易に行うことが可能となる。本事業で開発した技術を用いることで、センサ面である金膜のナノ加工による高機能化、曲面加工による小型プリズムのワンチップ化、さらに、光源 LD や受光部などの素子のスタンピング転写による高精度配置を行い、SPR センサシステムの小型ワンチップ化をはかる。

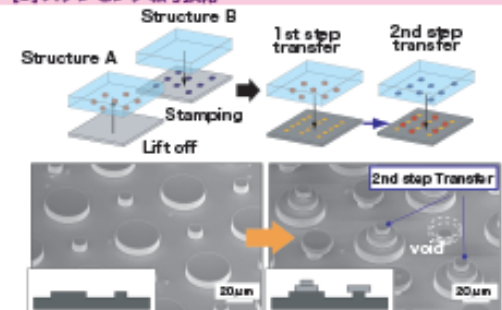
[A] 直描技術を用いた表面ナノ構造形成技術



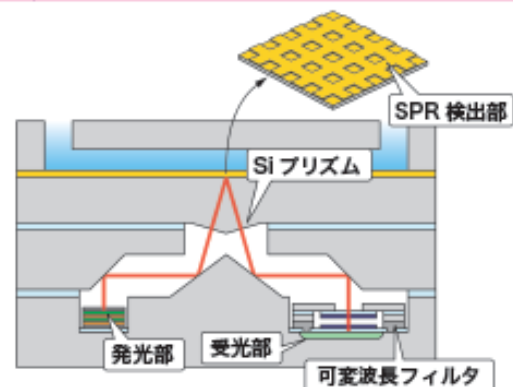
[B] 3次元曲面形成技術



[C] スタンピング転写技術



環境センサ概要図



2. 成果の詳細

2-1 直描技術を用いた表面ナノ構造製造技術

2-1-1 研究の目的

SPR 検出部はプリズム底面に 50nm 程度の金属膜 (Au、Ag 等) を真空蒸着で成膜したものである。金属膜表面に計測ターゲットとなる分子を何らかの方法で固定し、その裏面にプリズムを介して光を全反射させると、ある特定の入射角 (共鳴角) で反射光が減衰する。この共鳴現象を SPR と呼ぶ。SPR は、金属のナノオーダの構造によって影響を受けることが知られており、我々の予備的な実験においてもナノ構造による影響が示されている。こうした応答は、金属表面のナノ構造に由来する特徴的なナノ機能といえ、こうした応答を利用することでセンサのさらなる高機能化が見込まれる。そこで、SPR に適したナノ金属膜構造を SPR 検出部に形成するためのコア技術として「① 直描技術を用いた表面ナノ構造製造技術」を研究・開発する。

2-1-2 電子線描画を用いた表面ナノ構造の形成

電子線描画装置を利用し、DRIE エッチング時の条件を最適化することによって、50 nm L/S の製作を実現した。最終的なアスペクト比として、約 2:1 を実現した。

電子線直描により、50 nm L/S の実現をはかるために、高解像ポジレジストである、ZEP520A を用いた。電子線描画によって可能な分解能はレジスト膜厚に依存するため、ZEP520A をアニソール (ZEP520A 用シンナー) と 1:1 の割合で混合し、成膜厚さを 100 nm 程度となるようにした。スピコート直前にシリコンウェハの 1% HF へのディッピングを行い、シリコンウェハ表面に生じる自然酸化膜を除去し、清浄面を保ったままスピコーティングを行った。スピコーティング時のコーティング条件は 5000 rpm x 60 sec とした。電子線直描は、東京大学の描画装置 F5112+VD01 (アドバンテスト、加速電圧 50kV) を用いて行った。その際のドーズ量は $110 \mu\text{C}/\text{cm}^2$ とした。現像条件を一定にするために、現像液の温度を 20°C に保って現像を 60 秒行った。これにより、再現性よく 50 nm L/S のレジストパターンニングが可能となった。

このパターンをマスクとして用いて、DRIE エッチングを行った。使用した DRIE は、住友精密社の MCU-21 である。DRIE はエッチングとパッシベーションの二つのサイクルを交互に行うことによって、アスペクト比の高い異方性エッチングを実現する装置である。ただし、エッチング時には、シリコンの側壁が等方性エッチングを受けるため、ある程度のスキヤロッピング (えぐれ) が発生する。50 nm L/S のように、エッチングされずに残るべきパターンの幅が微小である場合には、スキヤロッピングによってパターンが破壊されてしまうという問題が生じる (図 1-1)。そこで、DRIE の条件を最適化することによって、スキヤロッピングを低減し、50 nm L/S パターンの製作をはかった。まず、エッチングの異方性を高めるために、パッシベーション用の反応ガスである C_4F_8 を当初の 50 sccm

から 80 sccm に増量した。また、パッシベーションガスをエッチングのステップ時にも導入した。また、反応時のチャンバ内の圧力を、当初の 1.2 Pa から 1.0 Pa に下げた。これは、圧力を下げて、反応ガスの平均自由行程を長くすることをはかったものである。圧力が高い場合には反応ガスの平均自由行程が短いために、反応チャンバ内の電場に沿って運動する反応ガス分子が反応直前で周囲の気体によって散乱する。このため、反応ガスがシリコンの側壁をエッチングしてしまう効果が存在し、異方性を悪くする効果がある。しかし、圧力が低い場合には平均自由行程が長くなり、反応ガスは異方性を保ったままシリコンのエッチングに作用することができる。

以上のような手段を講じた結果により実現した、シリコンの 50 nm L/S パターンを図 1-2 に示す。図 1-1 に見られたようなスキヤロッピングがなくなり、垂直性のよい L/S パターン得られた。アスペクト比も 2:1 を達成し、SPR のナノ機能を実現する上での基盤技術となる、表面ナノ構造の製作技術を確認したといえる。

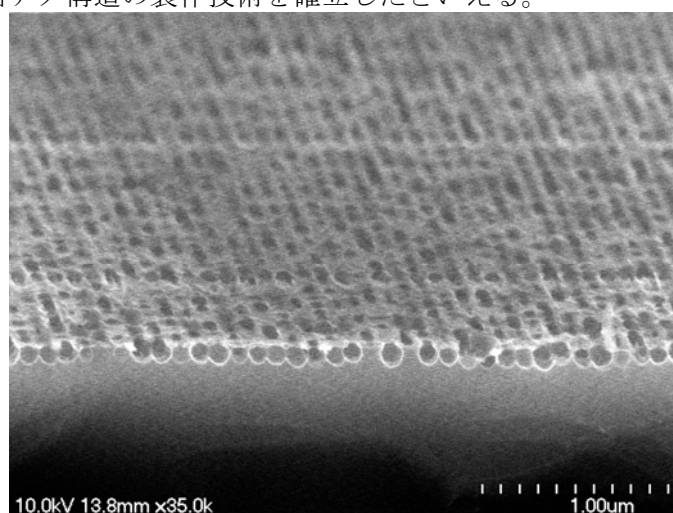


図 1-1 スキヤロッピングによる L/S パターンの崩れ

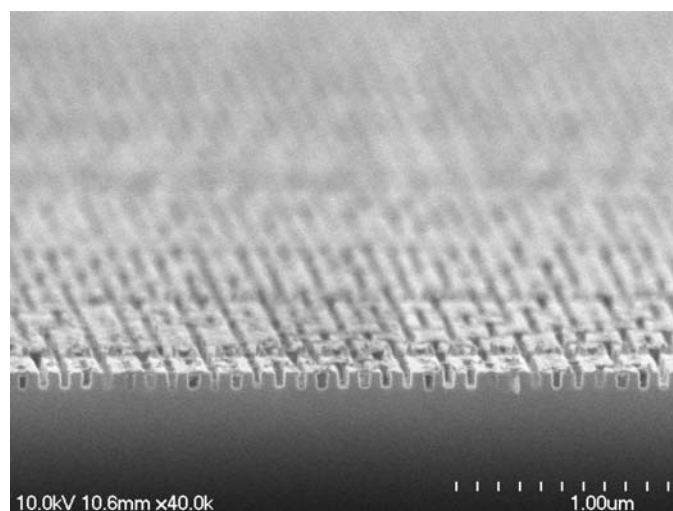


図 1-2 直描技術を用いた 50nm L/S 構造、アスペクト比 2:1

2-1-3 シリコンプリズムと金回折格子構造を有した SPR センサ

本項では MEMS(Micro Electro Mechanical Systems)技術を用いて SPR センサを小型・高機能化することを目的として、シリコンプリズムと金回折格子構造を有した SPR センサを試作し、ナノ構造が果たす機能の有効性を検討する。具体的には、シリコンプリズムと近赤外光を使用し、金膜表面にナノ構造を形成した。従来はガラス製であったプリズムを、MEMS プロセスとの親和性が高いシリコンで製作することは、将来的には発光・受光部を含め、システム全体を一体化できる可能性を持つ。さらに、金膜表面にナノ構造を形成することは、SPR 角を任意に決定できるという意味を持ち、これにより設計時の制約が軽減されるだけでなく、マルチチャンネル計測への応用が可能となる

SPRセンサは、金薄膜を蒸着したプリズム上に試料を置き、プリズムを通して金膜に入射した光の反射強度を計測して試料の分析を行う。デバイスのモデルを図1-3(a)に示す。シリコンは可視光に対しては不透明であるが近赤外光は透過するため、近赤外光SPRではプリズムとしてシリコンを用いることが可能となる。金膜の表面に回折格子構造が存在すると、平面の場合のSPR(0次SPR)に加えて新たなSPR(n 次SPR)が生じる。 n 次SPR角は回折格子のピッチを変化させることによって制御可能であり、これを利用するとセンサの高機能化が可能になる。表面プラズモンは金属表面における電荷密度の共鳴であり、金属表面に沿って伝播する。SPRが発生する場合の周波数 ω と波数 k_{sp} の関係(分散関係)は以下の式(1-1)で表される。

$$k_{sp} = \frac{\omega}{c} \sqrt{\epsilon_m} \left(\frac{\omega^2 - \omega_p^2}{(\epsilon_m + 1)\omega^2 - \omega_p^2} \right)^{1/2} \quad (1-1)$$

ここで、 ϵ_m は試料の誘電率、 c は真空中の光速である。また、 ω_p はプラズマ振動数と呼ばれ、各金属に固有の値である。

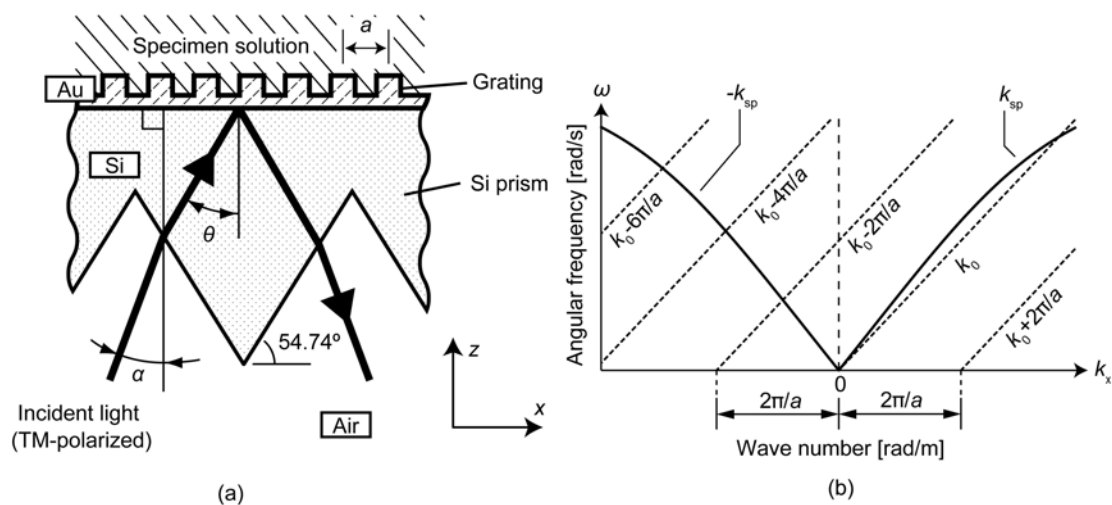


図1-3 (a) デバイスのモデルと (b) SPR分散曲線

SPRを励起するためには、入射光の波数の金膜表面に沿った方向成分 k_x と k_{sp} が一致すればよい。誘電率 ϵ_p のプリズムを通り、入射角 θ で入射する光の分散関係は

$$k_x = (c/\omega)\sqrt{\epsilon_p} \sin \theta \quad (1-2)$$

となる。入射光の周波数を ω とし、 $k_{sp} = k_x$ とすると、式(1-1) 式(1-2)より SPR角 θ が求まる。金膜表面に周期 a の回折格子が存在する場合、入射光の分散関係は

$$k_x = (c/\omega)\sqrt{\epsilon_p} \sin \theta + (2\pi n)/a \quad (n = 0, \pm 1, \pm 2 \dots) \quad (1-3)$$

となる。例えば式(1-3)で $n = -1$ におけるSPRが-1次SPRであり、周期 a を変化させることにより、任意の θ で励起できる（図1-3 (b)参照）。図1-3 (b)に示すように、金膜表面の回折格子によって、平面の場合に生じる0次SPRに加えて-1、 -2、 -3次のSPRが発生可能であることがわかる。水とエタノール、そして空気が試料として存在する場合の周期 a とSPRディップ位置の関係を図1-4 (a)に示す。以上により、表面ナノ構造によってSPR角を任意に設定できるため、光学系の設計自由度を高めることができる。

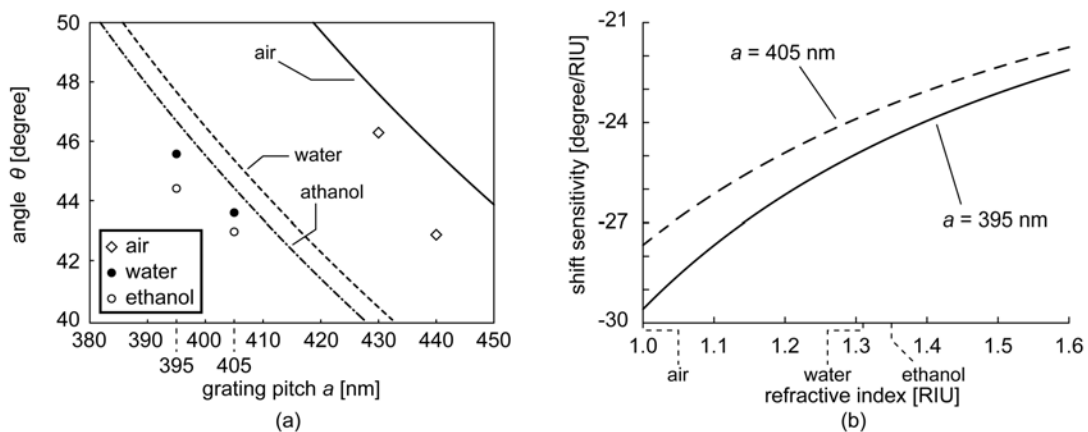


図 1-4 (a)水、エタノール、空気を試料とした場合の本デバイスにおける SPR ディップ角度とグレーティングの周期の関係、(b)一定のグレーティング周期のときの屈折率と角度シフト感度量の関係

MEMS プロセスによって小型のシリコンプリズム SPR センサを製作し、性能評価実験を行った（図 1-5）。両面研磨(100)シリコンウェハを結晶異方性エッチングすることによって、(111)面をシリコンプリズムの斜面としたプリズム形状を作製した。その際に、異方性エッチングには、TMAH（テトラメチルアンモニウム）によるウェットエッチングを利用した。TMAH のエッチングマスクとして利用するために、シリコンウェハの表面には、あらかじめ熱酸化処理による 280 nm 厚さの SiO_2 膜を形成している。シリコンのエッチング終了後、エッチング面とは反対側の面に金を真空蒸着した。さらにその上に電子線直描技術を用いてレジストにナノパターンニングをほどこし、レジストパターンをリフトオフマスクとして用いることによって、シリコンプリズムと回折格子構造を有する SPR センサを製作し

た。このとき、金膜の厚さは 30 nm、グレーティングの高さは 100 nm とした。

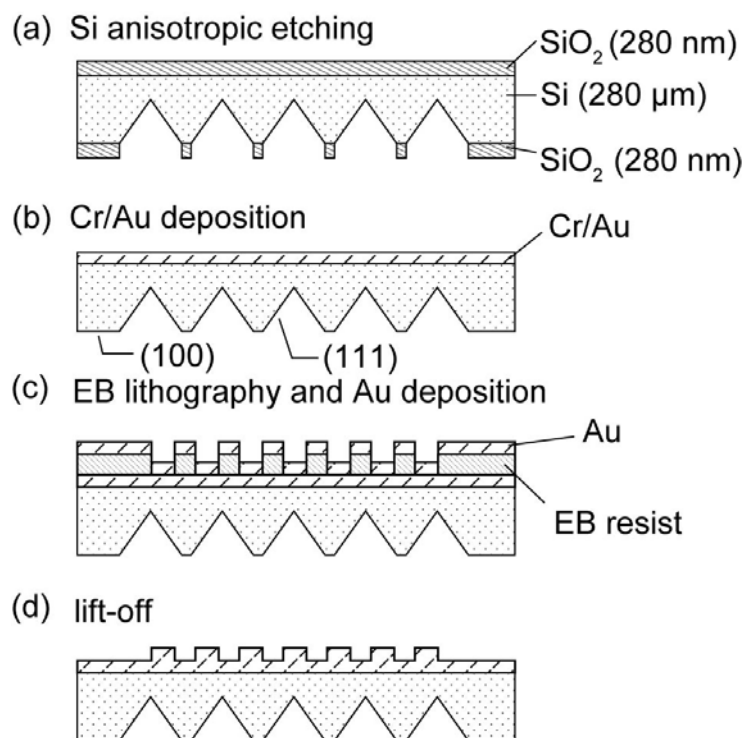


図 1-5 デバイスファブリケーション

製作したシリコンプリズムの SEM 写真を図 1-6 (a)に示す。異方性エッチングによって滑らかな斜面が形成されていることが確認できる。(100) 面に対する (111) 面を利用したため、斜面の角度は図 1-3 (a)に示すように、 54.74° を示す。また、回折格子構造の SEM 写真と AFM で計測した表面プロファイルを図 1-6 (b)(c)に示す。回折格子の凹凸構造がシリコン基板上に正確に形成されていることがわかる。今回の試作では、ピッチ a が 400 nm 程度の回折格子を製作した。

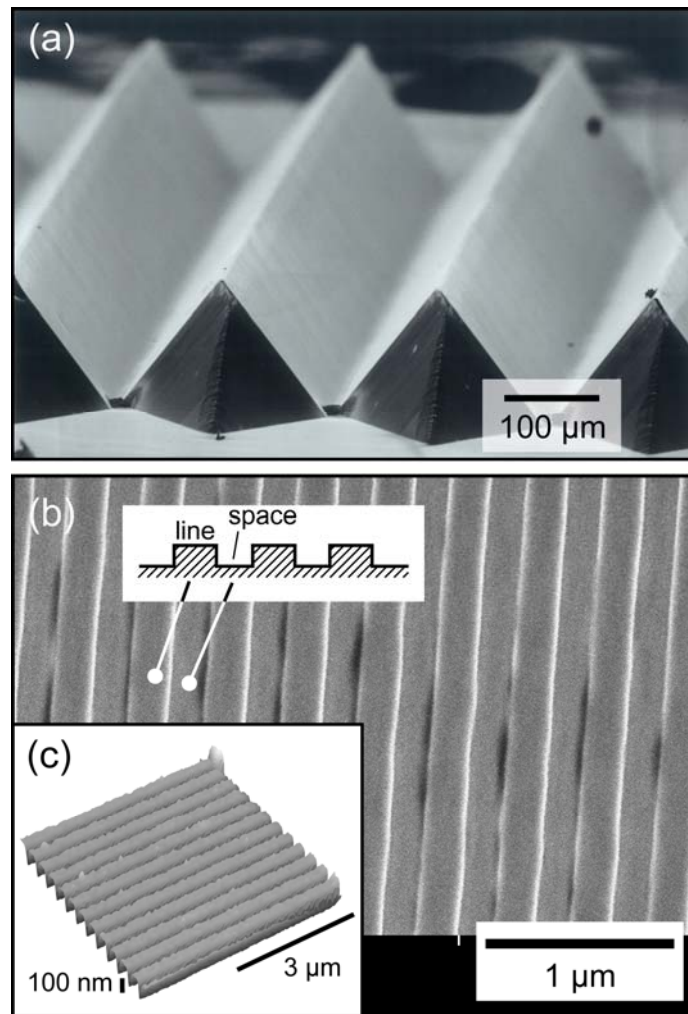


図 1-6 (a)シリコンプリズム SEM 画像、(b)金回折格子構造の SEM 画像、(c)金回折格子構造の AFM 計測による表面プロファイル

製作したセンサを用いて SPR 計測を行うためのセットアップを図 1-7 (a)に示す。SPR センサには近赤外線でありシリコンに対して透過する波長である、1550 nm のレーザ光を照射した。なお、レーザとセンサの間に偏光子を挟み、センサに入射する光が TM 偏光となるようにしている。センサを分解能 0.05°で回転するステージの上に載せ、SPR 角度計測を行った。計測対象の試料として、水とエタノールを流すための小型流路をセンサに組み込んだ (図 1-7 (b))。

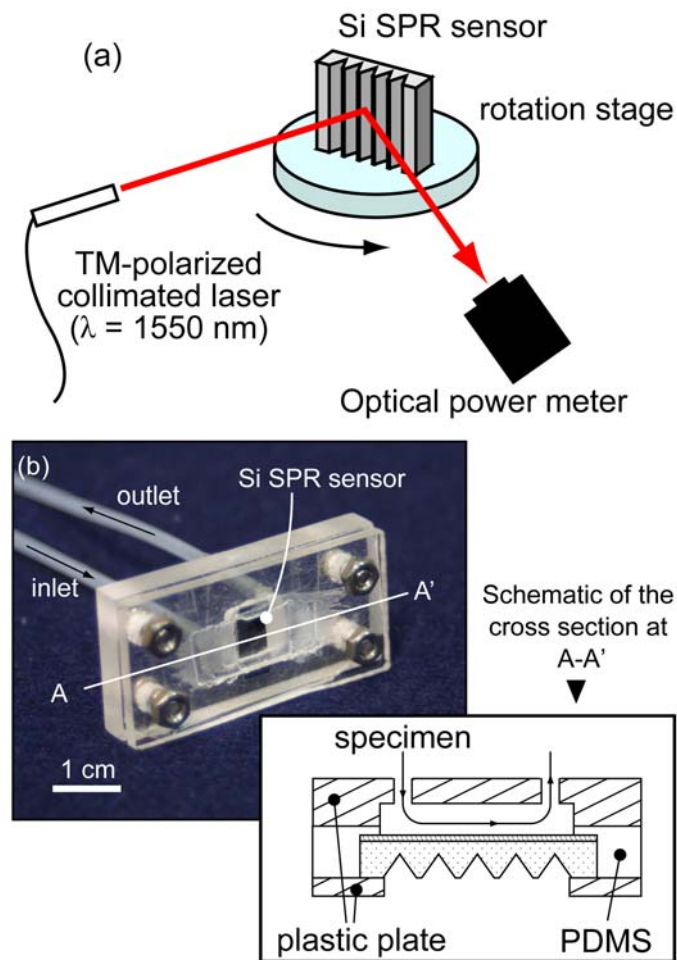


図 1-7 (a) SPR 計測セットアップ、(b)SPR 反応面に形成したマイクロ流路構造

製作したシリコンプリズム SPR センサの金膜表面に回折格子構造を形成し、-1 次 SPR の計測を行った。まず、空気を試料として実験を行い、-1 次 SPR を狙った場所に生成可能かどうかを調べて。このときの格子のピッチは 430 nm、440 nm の 2 種類とした。図 1-8 (a-1) に示すように、 2.0° 異なる位置にディップが生じた。これを RCWA によるシミュレーション結果（図 1-8 (a-2)）と比較すると、角度の差が 1.9 であり、ほぼ同じ角度差であることがわかった。さらに、ディップが生じた角度位置もほぼ同じであり、回折格子のピッチをコントロールすることによって、狙った位置に SPR ディップを持ってくる事が可能であることを確かめた。次に、試料液体を変えて SPR のディップ位置を計測した。このときは、395 nm と 405 nm の回折格子ピッチのデバイスを用いた。その結果、屈折率の違いによる、SPR 位置の違いが計測できることを確認した。（図 1-8 (b)）

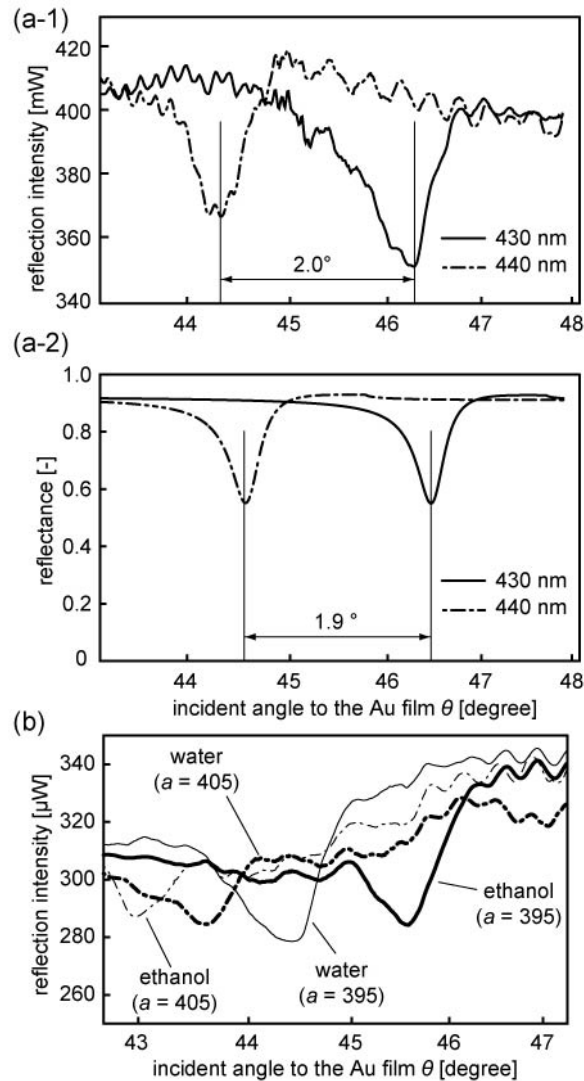


図 1-8(a-1) 空気に対するシリコンプリズム SPR デバイスが示す SPR 角度、(a-2)同一の条件で RCWA シミュレーションを行った結果の SPR 曲線、(b)水とエタノールに対する SPR 曲線

以上により、回折格子構造を付与することによって、SPR のディップが生じる入射角度を自由に設定できることが確認された。SPR センサは光源、流路、ミラーなどの受動光学素子、光検出回路などのさまざまな機能素子が集積して機能を発現するセンサである。したがって、これらの素子の配置を調整し、デバイスの小型化・高密度化をはかる上で、光路の決定に自由度がはかれることは、SPR センサの小型化を実現する上で非常に有効である。このことから、表面ナノ構造の形成によって生じる回折効果を利用して、有効なナノ機能を実現できていると結論することができる。

2-1-4 フレキシブル膜回折格子による可変 SPR センサ

2-1-3 では SPR を発生させる金膜上に回折格子構造を構成することによって、SPR 角をチューニングすることが可能であることが判明した。この回折格子構造を、フレキシブルな膜状に形成して、SPR のセンサ面として利用することにより、SPR 角を動的チューナブルとするセンサを実現することが可能となる。これにより、SPR 計測において、入射光角度を走査することなく、入射角度を固定した状態で、実質的に Angular-Interrogation モードの計測が可能となるので、SPR 計測をセンサ構成の小型化において有用であると考えられる。

フレキシブル SPR センサは、図 1-9 に図示するように、フレキシブル薄膜がシリコンのフレームを差し渡ししているダイアフラム構造を有する。フレキシブル薄膜上には、金の回折格子が構成されており、2-1-3 で述べたように、回折格子の波数増大効果によって、適当な角度で SPR 励起可能なデザインとする。この状態で、薄膜にダイアフラムの下側から圧力を加えることで、薄膜部分が膨張方向に力を受ける。そのとき、薄膜上の回折格子は引っ張り方向の力を受けるので、格子ピッチが拡大する。これにより、回折格子による波数増大効果の影響が変化するので、SPR 角をスキャンすることが可能となる。これにより、光の入射光を変える機構を必要とすることなく、Angular-Interrogation モードでの計測と同様に、金膜表面の角度が変わったときの SPR 角を走査して探索することが可能となる。

この構造を構成するために、フレキシブル薄膜によるダイアフラム構造を構成する技術と、フレキシブル薄膜上に金膜を蒸着した回折格子構造を構成する技術を確立する必要がある。このとき、フレキシブル薄膜は、数 10 kPa 程度の低圧力でも十分変形し、弾性域が広い、ポリマー薄膜を利用することとした。また、ポリマー薄膜が、金などの蒸着によって生じる熱によって変化しない、十分な熱耐性を持つことを条件とした。

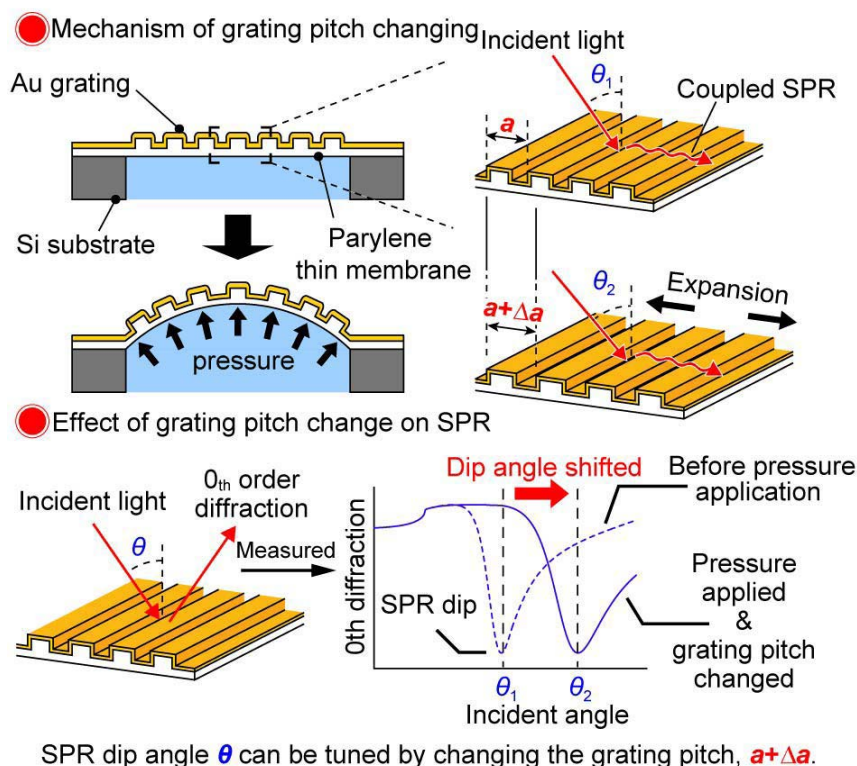


図 1-9 フレキシブル SPR センサの概念図

金薄膜に凹凸をつけて回折格子とするには、あらかじめポリマー薄膜上にサブミクロンサイズのピッチを有する L/S 構造を形成しておき、そこに金を蒸着すればよい。ポリマー薄膜は基本的に絶縁膜であるので、電子線直描には不向きである。これは、熱伝導性が低いためにポリマー表面が熱ダメージを受けやすいということ、チャージアップの影響を受けやすいという理由のためである。そこで、ポリマー薄膜上の L/S の整形には、レプリカ法を用いた。図 1-10 に示すように、まずポリマー薄膜用の鋳型となる構造をあらかじめシリコン基板上に電子線直描で形成しておき、その上にポリマーを流し込むことでそのネガパターンを得る手法である。こういった転写の用途にしばしば利用される材料として、PDMS (Polydimethylsiloxane)があるが、PDMS は熱耐性が低いためこの次の製作ステップである真空蒸着による金膜形成時のダメージを乗り越えられないという問題がある。そこで、今回は、Parylene 薄膜を用いて転写を行うこととした。Parylene は電子部品の封止などに利用される材料である。気相中でのコンフォーマルな表面成膜を特徴としており、細かい隙間にも入り込みやすい特徴を有する、今回の用途には適当な成膜特性を有している。金の蒸着などの熱程度であれば、変形などを生じず、十分な耐性を示す。図 1-10 (1)に示すように電子線直描で製作した、電子線レジストの凹凸パターンの上に Parylene 薄膜を成膜し、基板から Parylene を Peel off することで得た構造を図 1-10 (3)に示す。同心円 400 nm L/S (Line and space)パターンを、パリレン上に構成した。パターンに欠損なく、転写可能

であることを確認した。Peel off の際の剥離ダメージを低減するために、今回は、レジストパターンをアセトン中で溶解させた上での Peel off を行った。この方法は、鋳型の繰り返し利用ができないという難点を有するが、鋳型の表面化学組成や凹凸パターンの側壁のなめらかさなどの点を改善することで、鋳型を壊すことなく Peel off をさせる方法が実用化されているポリマーも存在しており、条件探索により鋳型の繰り返し利用は今回の方法に関しても可能であると考えられる。

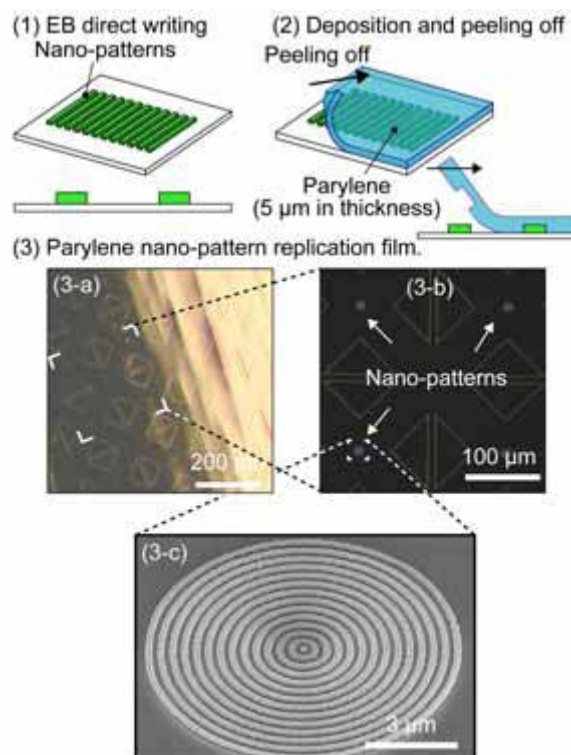


図 1-10 フレキシブル膜へのナノパターンの構成方法

SPR 用の回折格子に適用する前に、パリレン転写法のパターン転写特性を評価した。電子線直描によって製作した、単純なレジスト L/S パターン上（レジスト膜厚 75 nm）に Parylene-C を 5 μm 成膜し、Peel off を行い、転写パリレンパターンを得た。その後、鋳型パターン（Master）と転写後パリレンパターンの形状の誤差を、SEM 画像をもとに画像処理によって算出し、評価指標として用いた。図 1-11 にそのときの評価に用いたパターンのパラメータと、実際の鋳型パターンとパリレンパターンの SEM 画像を示す。今回は、パラメータとして、L/S のピッチとそのときの Line と Space の比率（Duty 比）をパラメータとした。ピッチは 400~2000 nm の範囲とし、Duty 比は 1/4~5/8 まで 4 パターン用意した。鋳型とパリレンパターンでは、凹凸のネガポジが反転するので、この場合の Duty 比の定義に用いる Line と Space は、それぞれパリレンパターンにおいて凸、凹となるべき箇所の幅のことである。

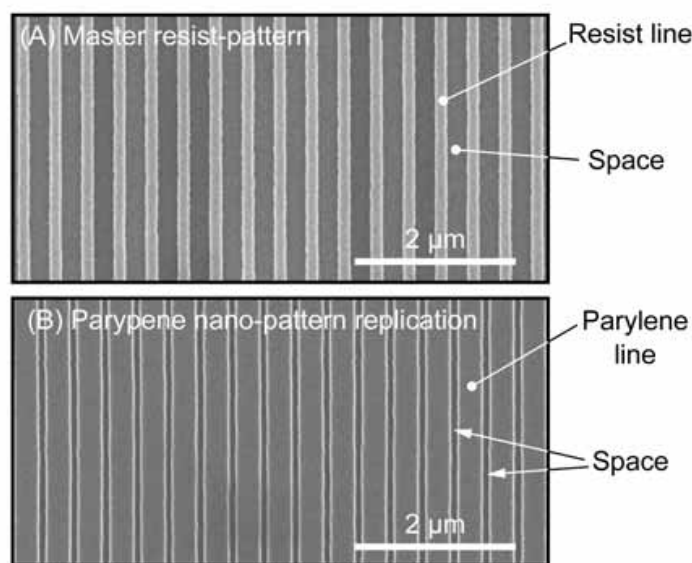
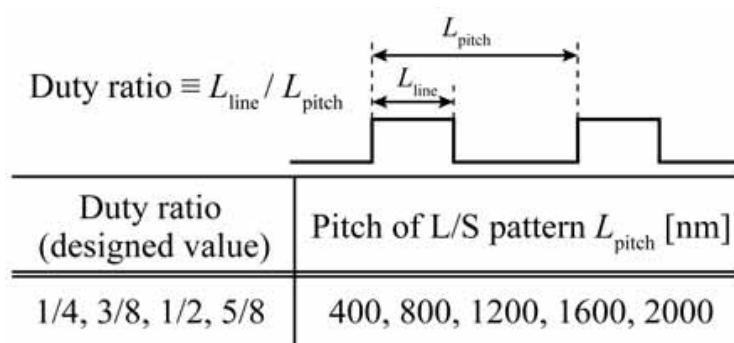


図 1-11 転写性能の評価

SEM 画像を用いた転写評価の結果を図 1-12 と図 1-13 に示す。図 1-12 は、鋳型パターンとパリレンパターンの転写前後におけるピッチの変化を示すグラフで、図 1-13 は転写後の L/S 幅がどのように変わるかという点を示したものである。図 1-12 の点線は、転写前後でピッチが変化していない場合を意味する。すべてのラインがその線よりも上側に存在しており、転写によってパリレンパターンは鋳型よりも Line の部分が太くなる、もしくは Space 部分が細くなるという傾向を有することがわかる。また、ピッチが小さいほど Duty 比の変化が大きいことが伺える。さらに、図 1-13 は、横軸にパターンのピッチ、縦軸に鋳型とパリレンパターンの Line の幅の差を取ったものである。これを見ると、図 1-12 に見られたような、ピッチによる変動は存在せず、むしろパターンによらず、ほぼ 50~70nm 程度の一定の値をとることがわかる。この結果から、Line 部分の膨張は単位幅あたりの長さに対して生じるのではなく、パターンによらず、ほぼ一定の値膨張していることが示唆される。これは、例えばエッジ部分での局所的な膨張が作用していることが、可能性として考えられる。

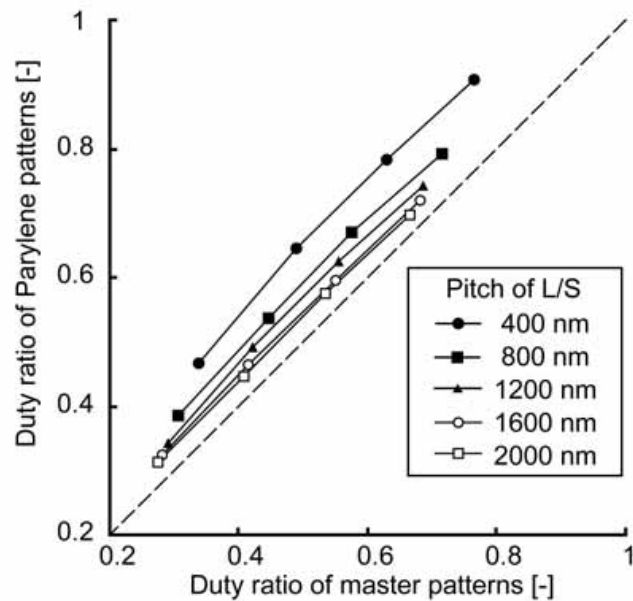


図 1-12 転写後のピッチの変化

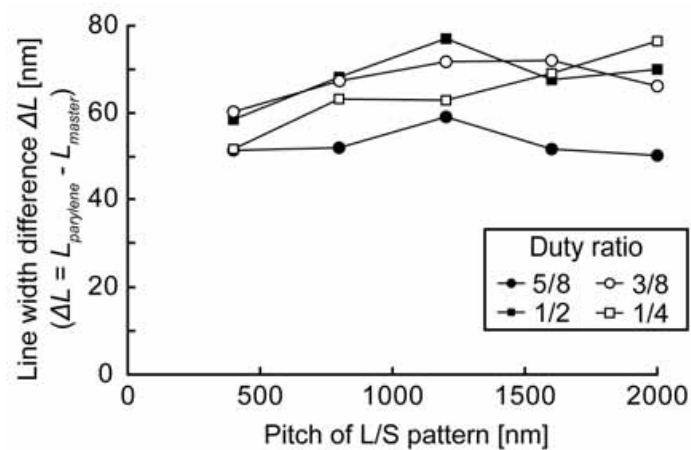


図 1-13 転写後の L/S 幅の変化

また、高さ方向のパターンの変化に関して、AFM を用いたトポグラフィーの評価による検証を行った。前述したように、今回用いた鋳型レジストパターンのレジスト厚さは 75 nm である。Duty 比 1/4 の L/S 200, 250, 300 nm の 3 パターンの鋳型パターンから転写したパリレンパターンの AFM 断面トポグラフィーを図 1-14 に示す。横幅方向のピッチに関しては鋳型との誤差が見られたパリレンパターンであるが、高さ方向に関しては、鋳型とほぼ同じ、75 nm 程度のパターン高さを示すことがわかった。

以上の評価により、パリレン転写法によるパターン誤差の程度が判明したので、以下のフレキシブル SPR センサの製作においてはこの知見を利用した。

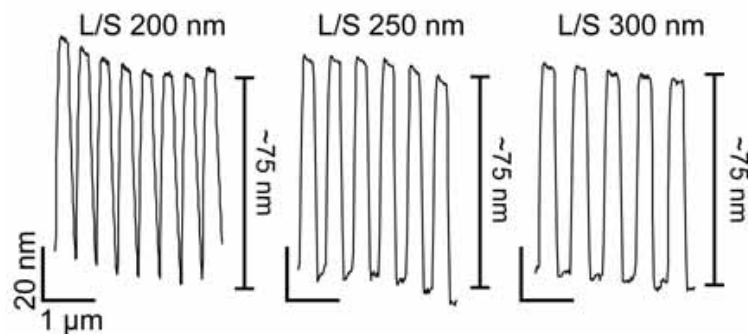


図 1-14 異なる L/S 転写パターン of AFM 断面プロファイル

今回、Parylene を利用したのは、PDMS などの材料と比較して、Parylene が金蒸着などの際に生じる熱に耐性を有することが理由であると述べたが、実際にどの程度金属膜の蒸着によって表面の形状が影響を受けるかについて、簡易的な比較評価を行った。図 1-15 は同心円状のナノパターンが 4 つの矢印パターンに囲まれている形状のパリレンと PDMS パターンの上に金の抵抗加熱による蒸着を行ったものである。PDMS には幅 $50\text{ }\mu\text{m}$ 程度の皺が、左上から右下に向かってジグザグに走っているのが見て取れる。一方で、パリレンパターンの方は、フラットな表面がフラットなまま維持されており、金の蒸着を行っても、表面が熱によって変形するといった問題が生じないことがわかる。この簡易的な比較評価からも、パリレンを用いることの有効性がわかる。

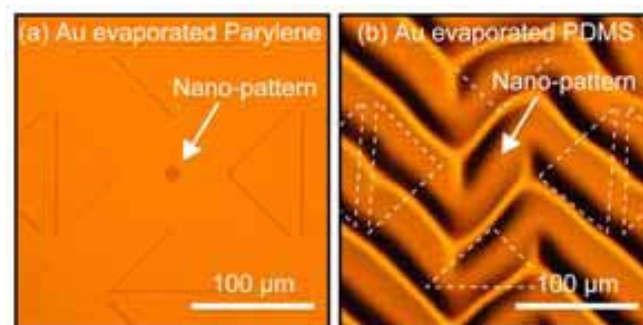


図 1-15 金蒸着による Parylene と PDMS における熱耐性の比較

次に、Parylene ナノパターン上に金膜を蒸着したときに、実際にこのデバイス上で SPR を発生可能かどうかということと、ディップ位置を回折格子の格子定数によって狙った位置に配置可能かどうかという点について評価した。図 1-16 に金を EB 蒸着によって 225 nm 蒸着したパリレン回折格子の光学写真と SEM 写真を示す。ピッチによって異なる波長の回折光を明瞭に見ることができ、反射率が十分高い回折格子が形成できていることがわかる。

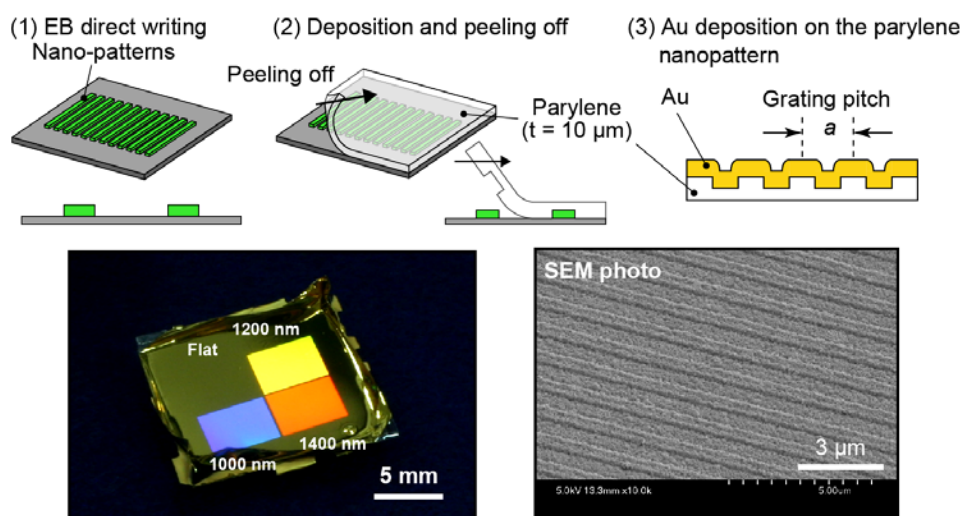


図 1-16 パリレン転写法により製作した金膜回折格子構造

SPR 計測の手順と、その結果を図 1-17 に示す。SPR 計測は、図 1-16 の回折格子を図 1-17(a)に示す計測セットアップに組み込んで行った。回折格子を回転ステージ上に設置し、TM 偏向したレーザダイオード ($\lambda = 675 \text{ nm}$) を回折格子に照射して、デバイスを回転させながら、そのときの反射光を光パワーメーター (ADVANTEST, Q82214) で計測した。レーザダイオードの入射強度は、アパーチャーを光路中に入れて光スポットサイズを小さくしたこともあり、ほぼ $200 \mu\text{W}$ 程度の弱めの強度であった。なお、このときのデバイスは、回折格子を構成する Line が図 1-17 の紙面を垂直に貫くように配置している。このとき得られた典型的な SPR カーブを図 1-17 (b)に示す。横軸が光入射角度で、縦軸がそのときの正規化された反射光強度である。このときの回折格子のピッチは、 1500 nm であった。角度が浅いほうから、 10° 、 20° 、 40° 、そして 50° の近辺にディップが計 4 つ観察できた。この結果から、パリレン転写法による回折格子を用いて、SPR を励起することが可能であるといえる。

さらに、2-1-3 の回折格子の格子定数と波数の関係の議論を用いて、回折格子のピッチとそのときの SPR が発生する角度位置の関係を算出した。そして、上述の 1500 nm の回折格子に加えて、 1000 nm 、 1100 nm 、 1200 nm 、 1300 nm 、 1400 nm のピッチの回折格子を製作し、そのそれぞれの SPR カーブにおける SPR 角を実験的に求めた。その両者を同一のグラフにプロットしたものを図 1-17 (c)に示す。実験的に求められた SPR 角の位置が、理論的に予測された位置と、高い整合性を持っていることがわかる。なお、各理論線上の n の数は、その SPR 角を生み出している回折格子の次数を表している。 1200 nm ピッチの回折格子に関しては、 $n = -2$ に対応する SPR 角のプロットが存在しないが、これは SPR 計測時のスキャンレンジが $7^\circ \sim 55^\circ$ 程度であったため、SPR 角度がそのレンジ外になってしまったためである。さらに 1300 nm ピッチの回折格子に関してプロット点がないのは、このピッチに関しては、 $n = 1, -3$ の二つの SPR 角度がほぼ同じであるため、二つの SPR カー

ブが重なり合い、両者の SPR 角を実験値から算出することができなかったためである。

以上により、パリレン転写法を用いて製作した回折格子を利用することにより、理論的に予測された位置に精度よく SPR 角を配置することができることが判明した。

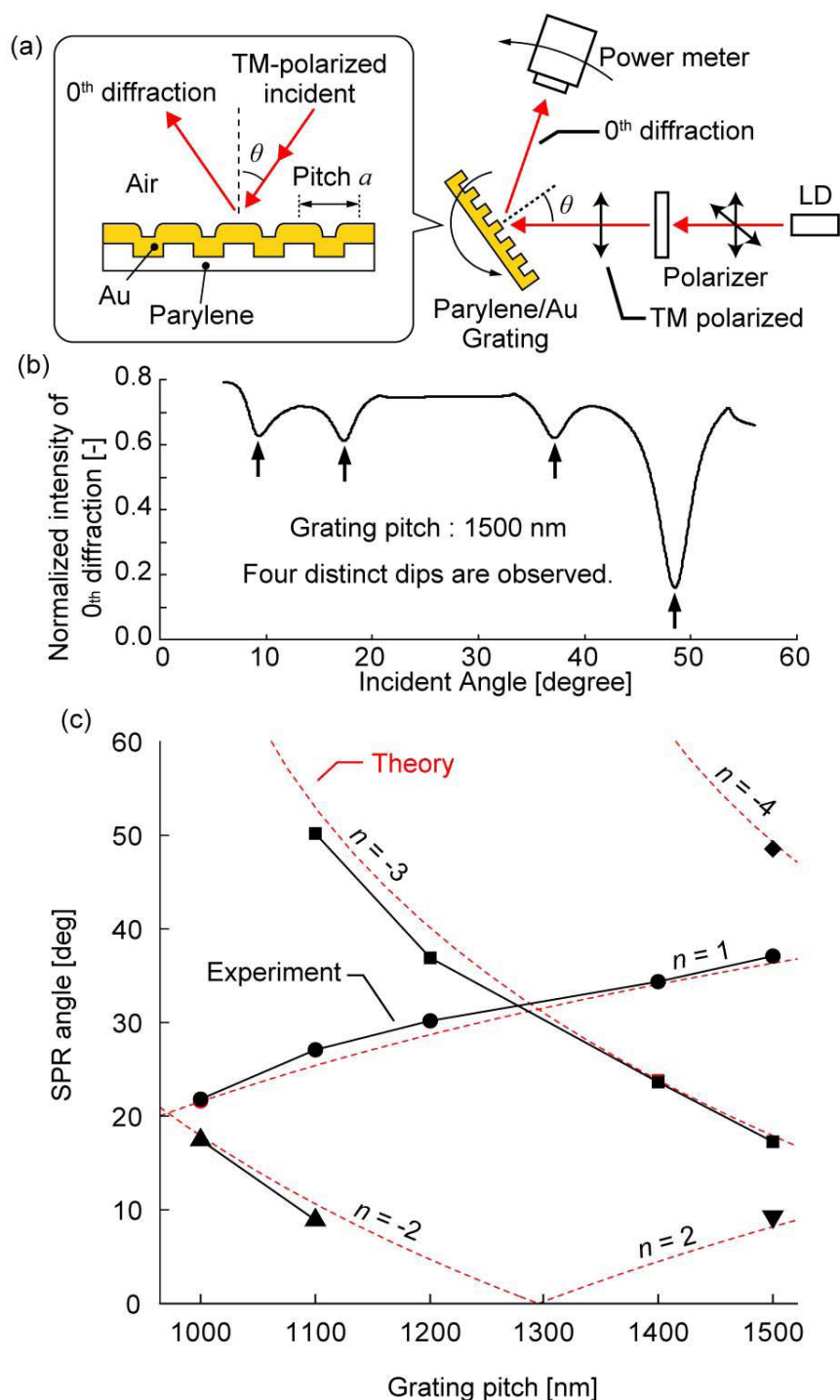


図 1-17 パリレン転写法で製作した金膜回折格子構造における SPR 角度位置の検出

パリレン上へのナノパターン構成方法が確立し、SPR 計測に利用可能であることが判明したので、当初の目標である、フレキシブル薄膜によるダイアフラム構造の製作に移る。ナノパターンを持つフレキシブル薄膜を直接的に差し渡し構造状に構成するのは難しいので、2段階に分けて製作を行った。まず、パリレン上への転写法による回折格子パターンの形成で、これは上記のパリレン転写プロセスをそのまま用いる。そして、2つ目のステップとして、回折格子薄膜をダイアフラム構造とするために、パリレン熱ボンディングの手法を用いる。パリレンがコーティングされた表面同士を、圧力と熱を加えて一定時間密着した状態を保てば、パリレンが接着剤となって二つの表面がボンディングされる現象が知られている。これを利用して、図 1-18 に示す手順で、フレキシブル回折格子薄膜を用いたダイアフラム構造を形成する。まず、ダイアフラムのフレームとなる構造を DRIE によりシリコン貫通穴構造によって作成し、その表面をパリレンでコーティングしておく。なお、シリコンとパリレンの密着性は良くないため、シリコン表面にシランカップリング剤のコーティングを行い、密着性の向上をはかった。次に、すでに用意していた、リリース前のパリレン転写基板（図 1-18 の 2.A）のパリレン側を、シリコン貫通穴構造と密着させる。密着のためにボンディング専用のジグを用いてボンディング面に約 1.5 MPa の圧力をかけ、酸化を防ぐためにアルゴン雰囲気下でホットプレート上に置き、160℃で 1 時間加熱してボンディングを行った。ボンディング完了後に、鋳型パターンのレジストを溶解するために、アセトンにデバイスを数時間程度浸漬し、リリースを行うことで（図 1-18 (4)）ダイアフラム構造のデバイスを得た。図 1-18 (4)右の写真にあるように、グレーティングがシリコンフレーム上に配置されており、問題なく回折光を出していることがわかる。

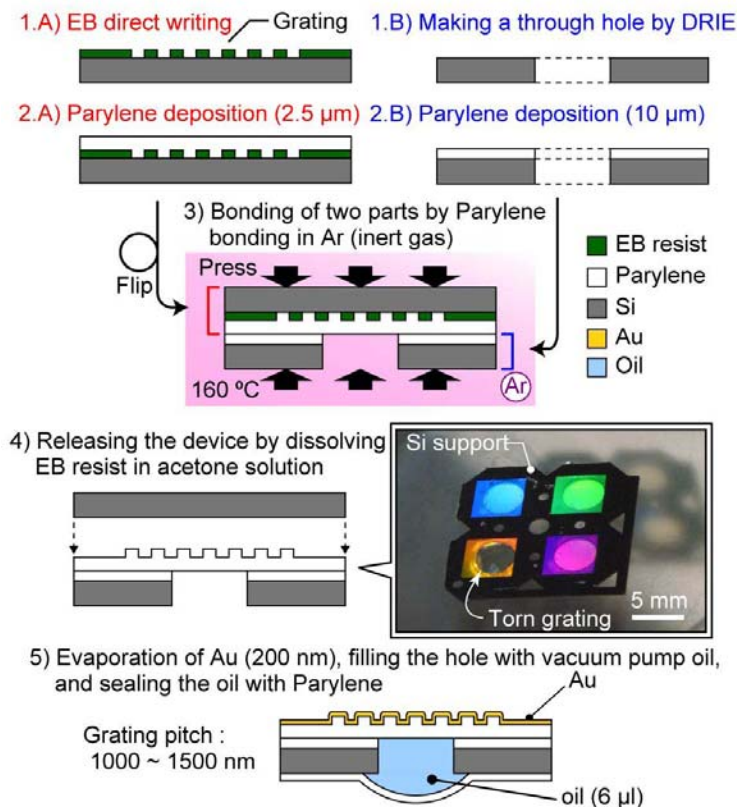


図 1-18 フレキシブル SPR センサの製作プロセス

図 1-19 は、図 1-18 で製作したグレーティング上に、金薄膜を真空蒸着によって成膜した図である。金蒸着後もダイアフラム構造は特にたわんだりする問題は見られなかった。図中で示しているように、回折格子の部分のみが回折光を出していることが見て取れる。

このフレキシブル薄膜を用いたダイアフラム構造を用いて、フレキシブル薄膜に圧力をかけたときの膜中央部の高さ変位を計測した。ダイアフラムのデザインは、図 1-19 のものとは異なり、上面から見たときのダイアフラム形状は一辺 8 mm の正方形形状である。ダイアフラムのフレキシブル膜の膜厚は、パリレンの成膜パリレンの分量を変えることで、3 種類のものを用意した。それぞれ、図中の■が 2.5 μm 、●が 4.5 μm 、○が 8.5 μm に相当する膜厚を有する。このパリレンのダイアフラムに対して空気圧を加え、そのときの変位をレーザ 3 次元形状計測機 (Keyence, VK-9700) で計測した。図 1-20 の Displacement が 450 μm のときに、3 者とも破断した。フレキシブル膜は、圧力に対して単調増加の傾向を示し、20 kPa 程度の圧力コントロールにより、変位量を制御可能であることが判明した。

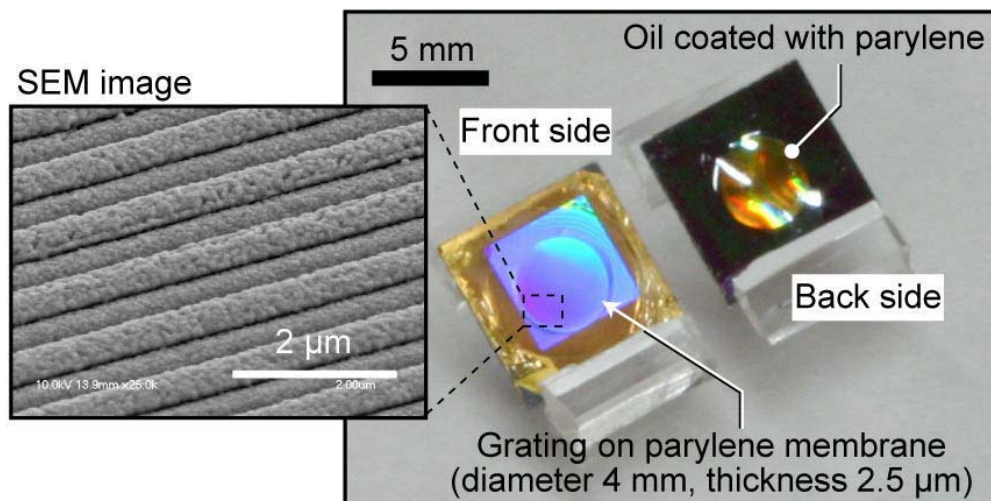


図 1-19 フレキシブル SPR センサの写真

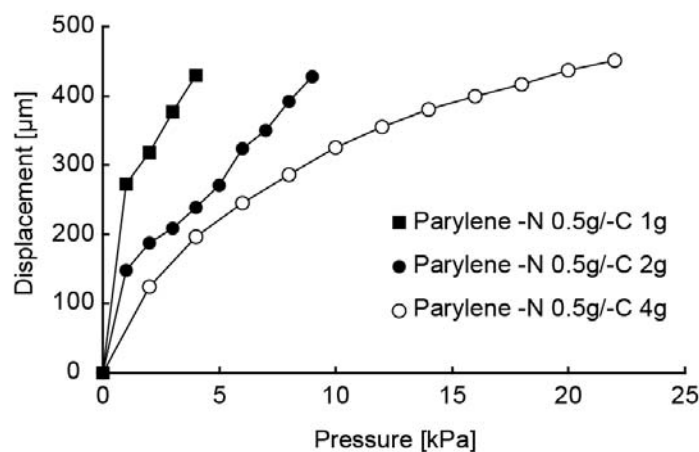


図 1-20 フレキシブル SPR センサのに圧力を加えたときの膜中央の変位

最終的なデバイス評価実験として、圧力を印加した状態での SPR 計測を行った。圧力を変化させ、そのときの SPR 角度の変化を計測した。実験は、図 1-17 とほぼ同様の実験セットアップを利用して行った。このときの SPR カーブを図 1-21 に示す。グラフからわかるように、圧力を印加することによって、膜が膨張し、SPR 角がシフトしていることがわかる。このとき用いたのは、膜のデザインが一辺 8 mm のタイプのフレキシブル膜であり、膜厚は 8.5 μm のものを用いた。17 kPa の圧力を印加することで、SPR 角を 0.2°程度シフトさせることに成功した。これは、タンパク質などの付着による変位量と同程度のレンジの走査が可能となることを意味しており、十分 SPR 計測において実用的な値であるといえる。なお、このとき、圧力印加によって膜のスフェリカルな変形によって光の当たり方が変化する現象が見られたので、その効果を防ぐために光路中にアパーチャーを置

いて光スポット直径を $300\ \mu\text{m}$ 程度に絞り、変形の効果を最小化した。また、膜の膨張にともなって、光が膜の中心部に当たらないおそれがあるので、各圧力印加値それぞれにおいてデバイスの位置を微調整し、各計測圧力印加時において、デバイスが角度回転しても、光スポットが必ずデバイスの膜中心を貫くようにした。

以上により、SPR 計測におけるナノ構造の有効性と、その構造をフレキシブル膜上に構成することの有効性を確認した。今回のデバイス構成では、膜の膨張に応じて、デバイスの位置微調整を必要としたが、回折格子ピッチをコントロールすることによって、SPR 角を 0° に配置することも可能である。そうすれば、膜膨張時においても、光と膜中心の位置関係は変化しないので、微調整を必要とせずに走査機能を有した SPR デバイスを構成することが可能となる。

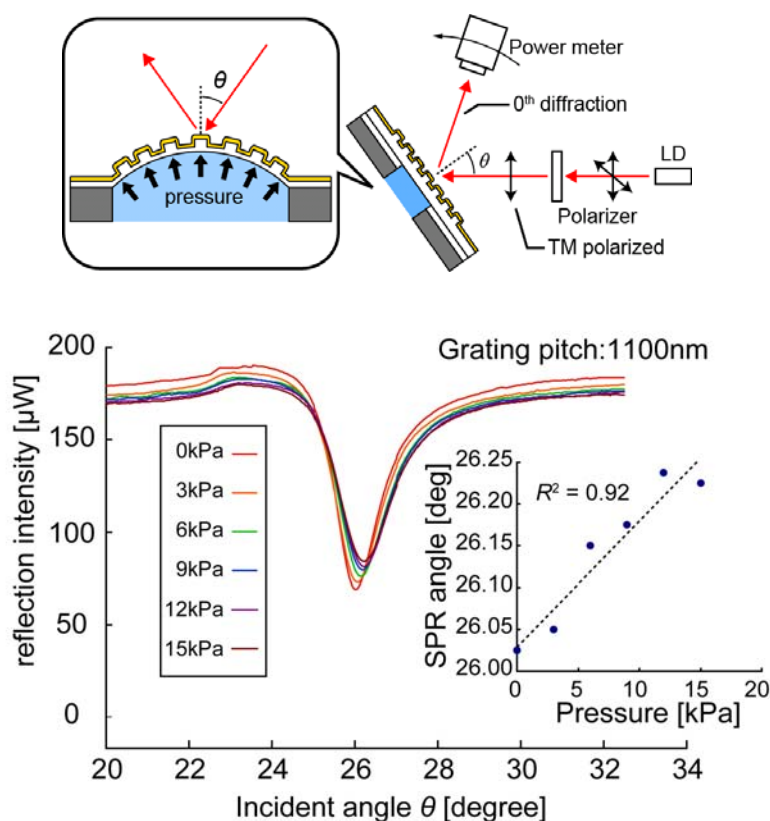


図 1-21 圧力印加時の SPR 角度の変化

2-1-5 ナノピラー構造による感度増大効果を用いた SPR センサ

SPR センサは金薄膜に照射した光の反射光強度をもとに、物質を検知する。その際、光によって金膜近傍に生じる電場領域中のタンパク質が検出される。検出対象のタンパク質を電場領域中に捕捉するために、抗体膜を金膜上に成膜してタンパク質を吸着するなどの手法が用いられている。通常、抗体膜の厚さは $10\ \text{nm}$ 程度であるため、SPR センサは金

膜面上のせいぜい数 10 nm 程度の厚さを持つ領域の屈折率変化のみを計測している。ところが、SPR は金膜表面から数 100 nm の遠方まで届く電磁場であり、従来の SPR センサでこの電磁場全体を有効に活用してきたとはいえない。近年では、さらに電磁場の到達距離が 1 μm と長い、長距離 SPR と呼ばれる高感度な計測方法が注目されており、従来の方法では折角の高感度なセンシング手法を十分に活用できないという恐れが存在する。

そこで、従来のような金膜表面だけでなく、電場領域全体をタンパク質の補足領域として利用する方法を着想した (図 1-22)。SPR 電場領域と同程度の厚みを持つ MEMS ナノピラー構造を構成し、その壁面をタンパク質吸着面として利用する。図 1-22 (b)に示すように、ナノピラー壁面に抗体分子を配置した状態で、ピラー間にタンパク質を含む試料溶液を流すことで、抗体へのタンパク質の吸着をはかる。このときに、ナノピラーを微細かつ高密度に構成することによって、単位 SPR 面積において補足するタンパク質の量を、通常の平面型の SPR センサと比べ数倍程度へと飛躍的な増量をはかることが可能である。

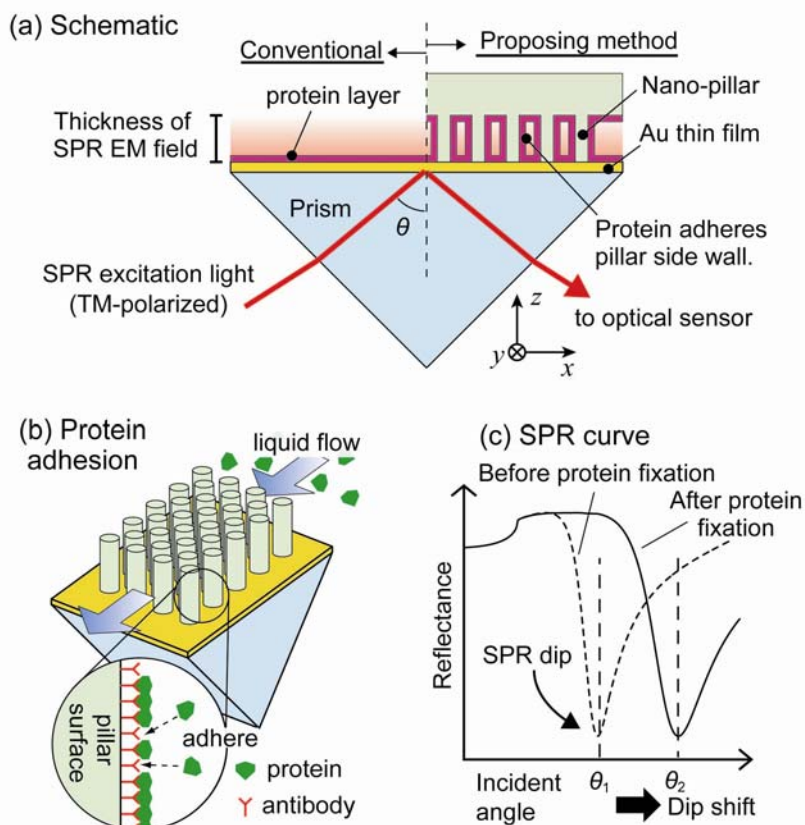


図 1-22 ナノピラー構造による感度増大の模式図

この方法の検証用としては、プリズムに直接金膜を成膜しただけの従来型の SPR センサを用いる。まず、RCWA シミュレーションによって、金膜表面からどの程度の距離までが屈折率変化に対して感受性のある領域かを検証した。検証に用いたシミュレーションモデル図 1-23 (a)に示す。プリズムとして、今回は SF11 という高屈折率硝材を用いた。光源

の波長も実験に用いた 675 nm を採用した。プリズム上に厚さ 40 nm の金膜を形成し、周囲が水である場合において、タンパク質（屈折率 1.5）の厚さを変えたときの SPR 曲線をシミュレーションした。これにより、どの程度のタンパク質厚さまで SPR 角度のシフトが生じるかを調べた。その結果を図 1-23 (b) に示す。これを見ると、SPR 角度はタンパク質厚さの増大によって大きなシフト量の変化を見せることがわかる。しかし、50 nm 以降は厚みの増大に対して、それまでと比較すると変化量が徐々に低減していることがわかる。しかし、それでもタンパク質膜厚 200 nm 程度においても、依然として SPR 角がタンパク質量の増大によって変化することが示されており、金膜表面から数 100 nm の電場領域の活用が、SPR 角度変化量を増大する上で有効であることが確認できる。

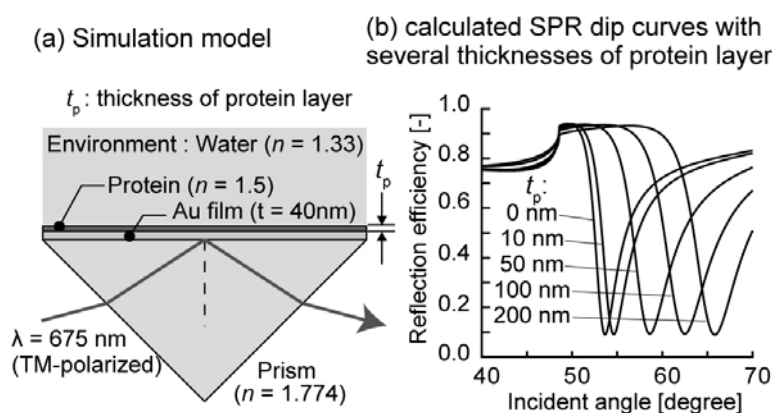


図 1-23 SPR の感度域のひろがり

上記のシミュレーションは 2 次元 RCWA によるものであったが、図 1-22 に示したような金膜平面にアレイ状に並ぶピラーの効果を検証するためには、3 次元的なシミュレーションを行う必要がある。そこで、3 次元 RCWA のシミュレーションモデルを図 1-24 のように構成した。後述する、実験的に製作したナノピラー構造にあわせて、ナノピラーアレイのピッチを 200 nm に設定し、ナノピラーの断面形状を 100 nm x 100 nm の矩形形状、ピラーの高さを 500 nm とした。また、ナノピラーの材質は SiO_2 とし、ナノピラー表面をタンパク質が覆う構造とした。ナノピラーの材質を SiO_2 としたのは、予備的な計算からピラー構造が誘電体でなければ SPR が生じないという理由と、シリコンのナノ構造を熱酸化処理して完全にガラス化することにより SiO_2 が得られるからである。ピラーはシリコンウェハ表面にナノ加工を施して製作することを考えているため、製作後ピラーを金膜面に押し付けて使用することを前提とした。そのため、ナノピラーの上部は SiO_2 の薄膜を介してシリコンに接続している。

以上のようなシミュレーションモデルを用いて、通常の SPR センサと比較した場合の SPR 角度のタンパク質付着前後におけるシフト量の変化を計算した。その結果を図 1-25 に示す。計算においては、金膜表面を水が覆った状態で、金膜表面に屈折率が 1.5 のタン

パク質が 10 nm 成膜されたときの SPR カーブを計算した。この結果、当初の予想と整合した、ナノピラーSPR デバイスの方が、角度シフト量が 2 倍程度に増大しているという結果が得られた。この結果から、ナノピラーSPR のアプローチが、感度増大に対して有効であることが確認された。なお、従来型の SPR センサと比較して、ナノピラーSPR の角度位置が若干高い角度のところに存在しているのは、 SiO_2 の屈折率が水と比較すると高いため (1.54 程度)、金膜表面の平均的な屈折率がピラー無しの状態と比較すると高めにであるからである。

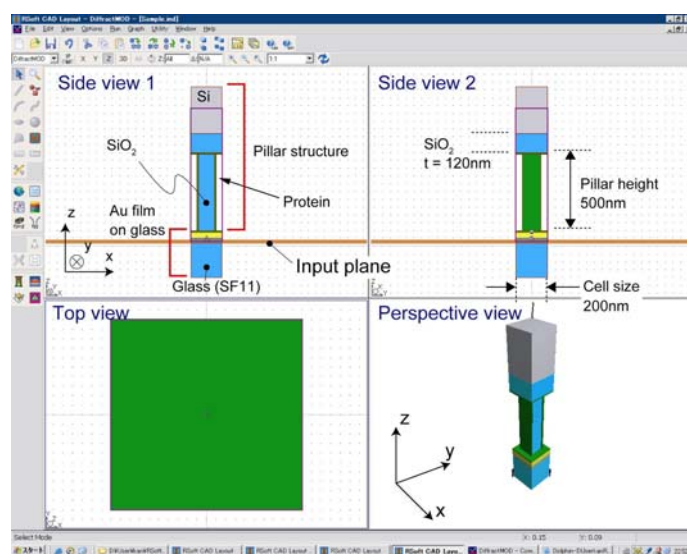


図 1-24 ナノピラーシミュレーション用 3 次元 RCWA モデル

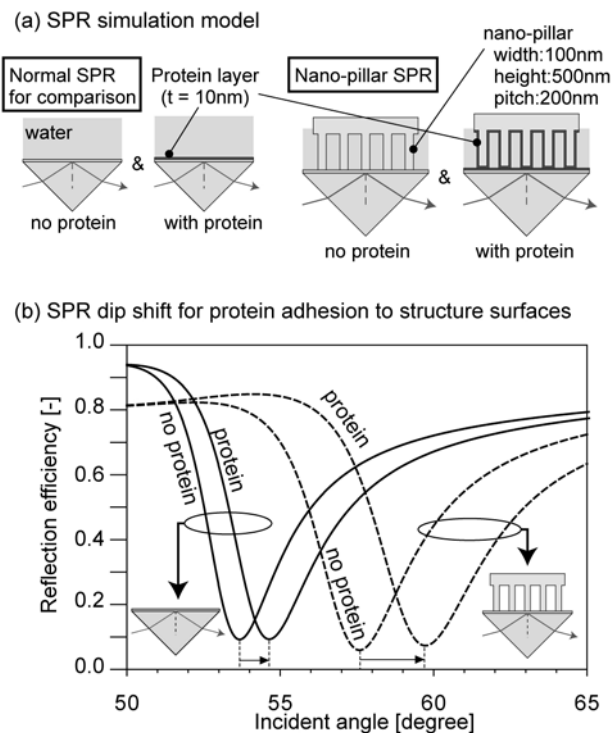


図 1-25 通常の SPR センサとナノピラーSPR センサのタンパク質付着前後における SPR カーブの比較

以上を踏まえて、実際のナノピラー構造の製作を行った。ナノピラーチップのデザインを図 1-26 に示す。ナノピラーチップは、約 1.5 cm x 1.3 cm のサイズを有する。ナノピラー領域のサイズは、2 mm x 8 mm であり、この領域にピッチ 200 nm、高さ 1 μ m のナノピラー構造がアレイ状に存在する。ナノピラー構造中にタンパク質溶液が流れる必要があるため、ピラー構造を有するチップには流路構造を作り込み、さらに溶液の注入・排出を可能とするためのウェハ貫通穴を流路の両末端に形成した。製作したナノピラーチップの SEM 画像を図 1-27 に示す。白く示された部分がナノピラー領域である。ナノピラーだけで流路を構成すると、流路抵抗が大きくなりすぎることと、ナノピラー全体に試料が行き渡らないおそれがあったので、ナノピラーの間には 10 μ m 幅程度の流路を 250 μ m 間隔で組み込んでいる。材料にはシリコンウェハを用いたが、表面ナノ加工を行った後、シリコンに熱酸化処理を加えることで、ピラー部分を完全に SiO₂ 化した。

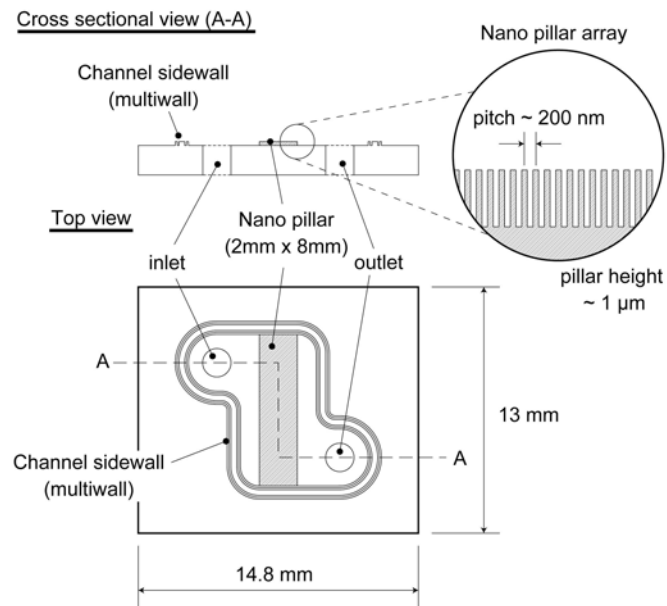


図 1-26 ナノピラーチップのデザイン

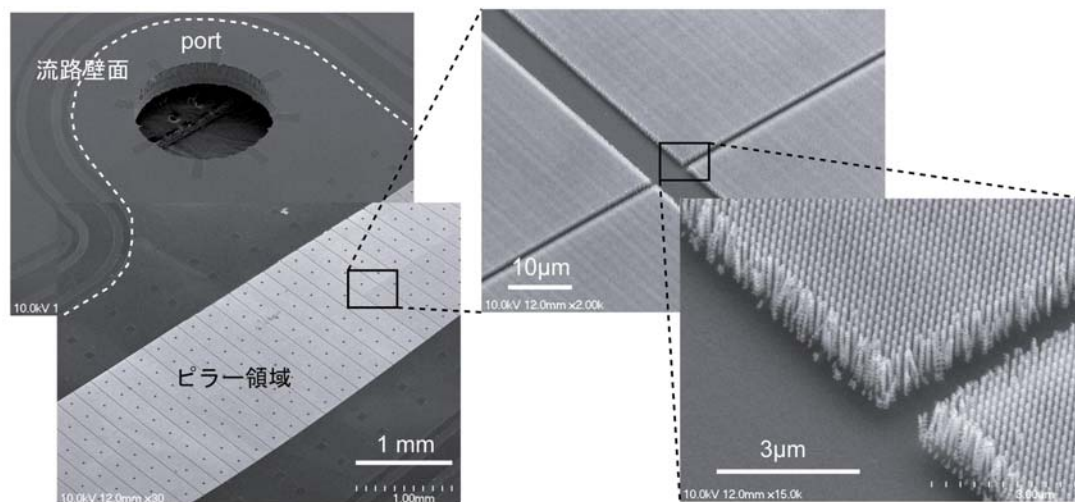


図 1-27 ナノピラーチップの SEM 画像

ナノピラー部分の断面 SEM 画像を図 1-28 に示す。左上の画像は、シリコンに表面ナノ加工を施した状態のナノピラーアレイの状態を示す。ピラーが 100 nm 以下の間隔を隔てて、200 nm ピッチでアレイ状に存在しているのがわかる。ピラーの側壁に規則的な凹凸形状が見られるが、これはシリコンを DRIE でエッチングする際についたスキヤロップの跡である。このデバイスに対しては、パッシベーション・エッチングのサイクルを 5 サイクル繰り返したが、その繰り返回数に対応する数のくびれが認められる。また、

この構造を熱酸化してガラス化した後に、表面にパリレンコーティングを施したものが右下の図である。ピラーの根元部分からさらに 200 nm 程度熱酸化されているのが認められた。ピラー一本の太さが 100 nm 程度なので、ピラーが完全に熱酸化されていることが、これからも推測される。

なお、パリレンコーティングは、構造表面をコンフォーマルに覆う、ポリマーの気相コーティングの手法である。ナノの隙間にも入り込む性能に優れているため、擬似的なタンパク質膜として、後述の予備実験に用いた。この図でも、ピラーの根元部分まで、むらなくコーティングしていることが見て取れる。このとき、パリレンには Parylene-N を用いた。

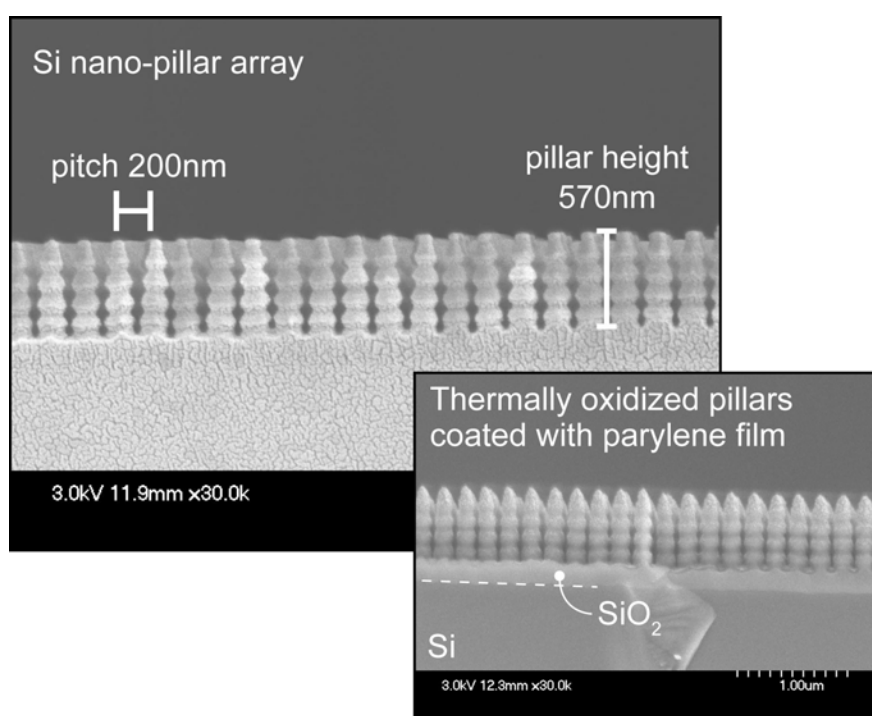


図 1-28 ナノピラー部分の断面図 SEM 画像

ナノピラーチップをプリズムとアセンブルするために、ジグを開発した。本デバイスでは、ナノピラーが金膜面と密着する必要があるため、プリズムを固定してナノピラーに圧力をかけるためのジグが不可欠である。図 1-29 にジグと、それを用いたアセンブルの様子を示す。プリズム硝材には、高屈折率ガラスである SF11 を用いた。これは、ナノピラーを用いると、金膜面近傍における平均的な屈折率がナノピラーの SiO₂ の分だけ高くなってしまうため、BK7 といった一般的な 1.5 程度の屈折率を持つプリズムを利用すると、SPR 角度が高くなりすぎるために計測に支障をきたすためである。したがって、SPR 角度をなるべく低く計測しやすい角度に抑えるために、高屈折率ガラスを用いている。プリズムには、EB 蒸着装置で金を 40 nm 成膜した。金を成膜したプリズムを、45° の陵をはさん

で固定するジグで固定し、その金面に密着するようにピラーをアルミのプレートで押し付ける。SPR 実験のときの溶液付与のために、アルミのプレートには、ナノピラーチップの inlet/outlet に対応した位置にネジが切っており、図 1-29 の右下図にあるようにテフロンチューブを接続可能とした。今回は、溶液がナノピラーを横切って流れる流路構成をとっているため、溶液にかける圧力を非常に高くする必要があった。そのため、液漏れを防ぐために機密性を高めておくことが必要であり、テフロンチューブと inlet/outlet の接続部にはパッキン付きの接続ポートを利用している。

ナノピラー部分と金の密着の度合いは、どの程度アルミプレートのネジをしめるかに依存している。密着の判断は、金膜越しにナノピラー部分を見たときの、干渉膜の消失を確認することで行った（図 1-30）。密着が不十分の場合には、ナノピラー部と金の間に干渉膜が存在する。可視光の場合、ナノピラーと金膜の間隔が約 130 nm を切るあたりで干渉膜が消失するので、この消失を確認して十分密着の良好性を確認してから実験を行った。この方法により、再現性よくナノピラーによる SPR 実験を行うことが可能となった。

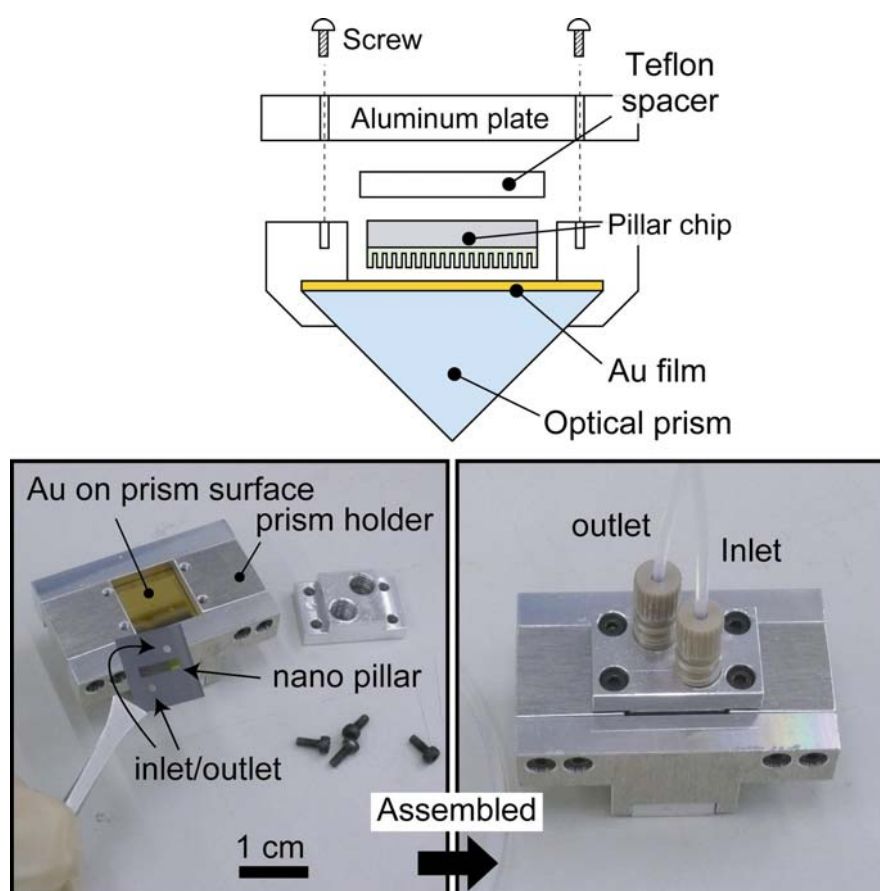


図 1-29 ナノピラーチップのプリズムとのアセンブル

まず、ピラーによって実際に感度が増大するかどうかを、タンパク質を用いて実験する前に前述のパリレン膜による、擬似的なタンパク質膜形成によって確かめた(図 1-31)。単純にプリズム上に金膜をつけた従来型の SPR センサと、ナノピラーを有する SPR センサに関して、Parylene-N 膜の成膜前後における SPR ディップ角度位置を計測して比較を行った。SEM による観察では、Parylene-N の成膜厚さは 15 nm 程度であった。

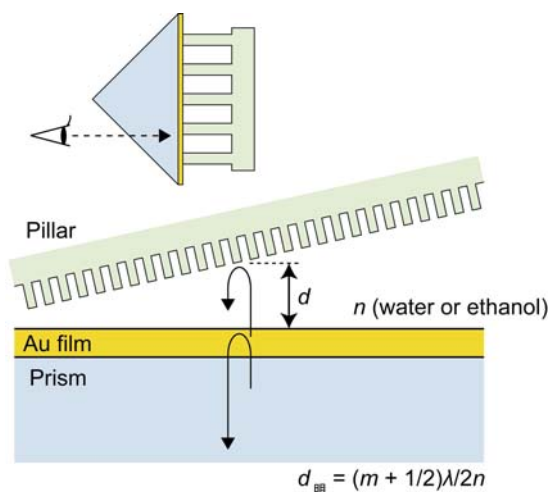


図 1-30 干渉膜観察による密着性の確認

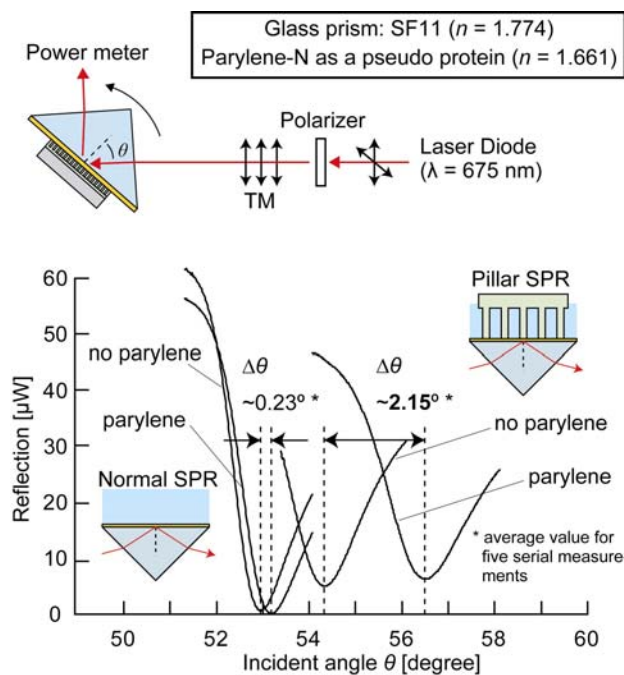


図 1-31 擬似タンパク質膜による SPR 感度増大検証実験

ナノピラー以外の部分に関しては、プリズムの材料、金膜の条件などの条件は揃えて行った。Parylene-N 成膜前後ともに、実験においては金膜表面を水に浸した条件で行った。このときには、流路を使わず、金膜表面に水が保持される状態で実験を行った。さらに、実験に際しては、Parylene-N の成膜前後で従来型 SPR センサのプリズムは継続して従来型の SPR 計測に用い、ナノピラー用に用いたプリズムは継続してナノピラー計測用に用いた。これは、プリズムと金膜の個性による計測への影響を避けるためである。結果を見ると、Parylene-N 成膜前後で、従来型 SPR センサの角度変化量は 0.23° であったのに対して、ナノピラー SPR の角度変化量は 2.15° と、10 倍近い増大を示した。この結果から、ナノピラー SPR のアプローチの有効性を基本的に確認することができた。

次に、液体をピラーチップに流しながら、液体を交換しつつ計測を行った。液体の駆動にはシリンジポンプを用いた。液体の駆動時には $3 \mu\text{l}/\text{min}$ 程度の流量で送液を行い、SPR 計測時には送液をストップすることとした。これは、液体を流した状態で SPR を計測すると、計測値にノイズが入ることがわかったための措置である。この原因としては、ナノピラーの流路抵抗が高いために、液体を流すとナノピラーの前段部分に滞留する液体の圧力がナノピラーとプリズムを引き離す方向に作用し、SPR 角度が低角度方向にシフトしてしまうからだと推測される。さらに、この状態で液体を流し続けると、シーリング圧の閾値を越えることに起因する液体の流出に起因すると思われる、急激な圧力の低下により、再びナノピラーとプリズムが密着し、SPR 角度が元に戻るという現象が見られる。この解決のためには、ナノ流路におけるスムーズな送液技術の確立が必要となるが、現段階ではこの解決は難しいため、送液を一時的にストップする方法によって暫定的な解決をはかっている。

タンパク質を用いた計測に移る前に、ナノピラー SPR センサの屈折率感度を調べた。屈折率調整液として、NaCl 濃度を変化させた水溶液を用意し、この溶液に対する SPR 角度の変化を計測することで、感度の算出を行った。なお、これらの実験はすべて 24° の条件下で行った。また、先ほどの計測とはことなり、継続的に SPR の角度位置をモニタリングして実験を行う必要があるため、Visual C++を用いて、経時的にディップ角度をトラッキングするプログラムを作成した。その結果を図 1-32 に示す。水からスタートして、1 w% NaClaq から 4 w% NaClaq まで、1 w%刻みで SPR 角度を計測した。この結果を、横軸を屈折率、縦軸を角度シフト量としてプロットしたグラフを図 1-33 に示す。左側のグラフが RCWA シミュレーションによるもの、右側のグラフが実測の値である。実験のグラフが示すように、ナノピラー SPR センサの角度シフト量は屈折率変化に対して線形に変化していることがわかる。

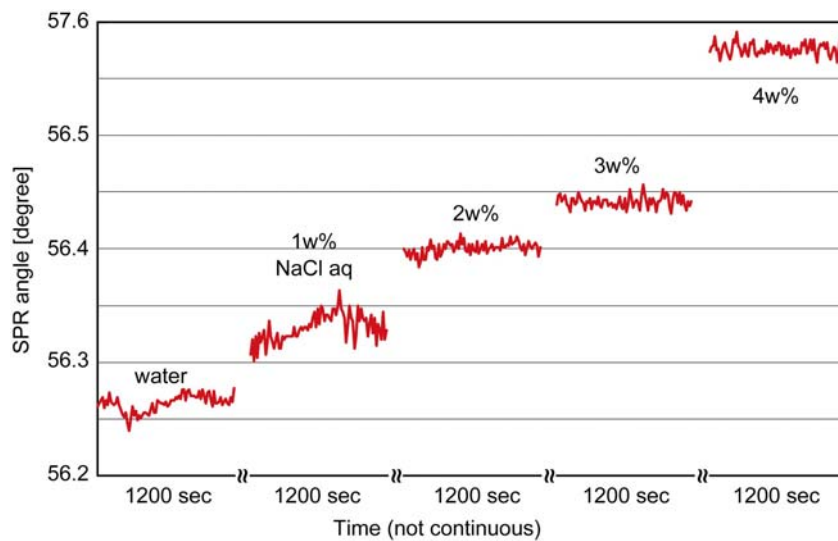


図 1-32 NaCl aq に対するナノピラー-SPR のディップ位置の変化

シミュレーションから、バルクの溶液交換を行った場合の屈折率変化は、ナノピラー-SPR センサの方が従来の SPR と比較すると若干低くなることが示唆される。これは、ナノピラーが存在する場合には、ナノピラーが金膜表面を占める体積の分だけ液体の交換がなされないことから説明可能である。例えば、ナノピラーが金膜表面の体積の 50%を占めていた場合、金表面の溶液が水から塩水に代わったとき、SPR は 50%の体積については屈折率変化が生じているが、残り 50%に関しては屈折率が変化していないと感ずることになる。したがって、ナノピラーが存在する分だけ、バルクの溶液変化にともなう屈折率変化は低く感じられることとなる。一方で、従来型の SPR センサの場合には、ナノピラーが存在しないので、溶液の変化にともなう屈折率変化は 100%の割合で感受することになる。この直感的な解釈は、実験データでも裏付けられる。図 1-33 の右グラフに示されるように、実験的にもナノピラー-SPR の方が低い感度を示していることがわかる。これは、ナノピラーが SPR の電場領域に存在していることによって生じる現象であるため、ナノピラーが有効に機能していることを示すデータである。

シミュレーションと実験結果を比較すると、従来型 SPR に関しては、シミュレーションによる屈折率変化に対する角度変化の感度は $62.49 \text{ degree RIU}^{-1}$ であるのに対し、実験値は若干高く $66.20 \text{ degree RIU}^{-1}$ を示している。ただしその差は絶対値の 1 割未満であるため、実験値とシミュレーションの整合性は高いといえる。一方、ナノピラー-SPR に関しては、シミュレーションの値が $55.34 \text{ degree RIU}^{-1}$ であるのに対し、実験値はやや低い $36.15 \text{ degree RIU}^{-1}$ となっている。これは、シミュレーションのモデルが、図 1-24 に示すように、単純矩形型の形状を採用しており、実際の形状をモデル化するのが難しい点に起因すると考えられる。実際のデバイスでは、ピラーが空間を占める密度がモデルよりも高くなっているため、シミュレーションの方の感度が高めに出現している可能性がある。ただし、シミュレーシ

ョンが示すような、屈折率変化に対する角度変化の線形的な変化が、従来型、ナノピラー型ともに実験的に確認できているため、計測値は有意義な結果を示しているといえる。

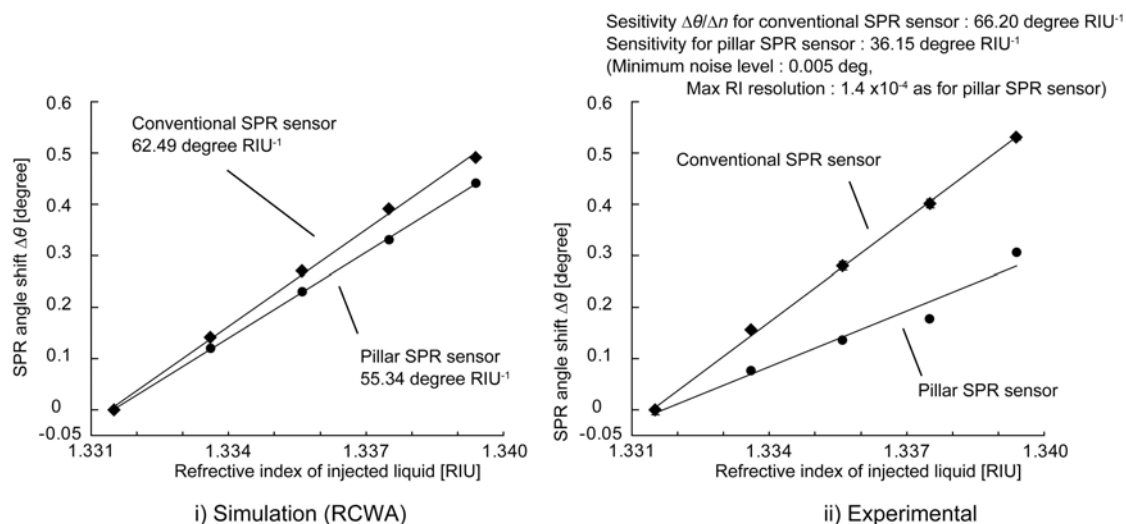


図 1-33 SPR センサの屈折率感度のシミュレーションと実測値

タンパク質を用いた計測を行うために、ナノピラー表面へのタンパク質修飾を行った(図 1-34)。今回使用するタンパク質は Avidin である。検出ターゲットの反応として、広く用いられている Avidin・Biotin による特異性吸着を選択した。ナノピラーの基板に Parylene の一種である DixAM を成膜し、その後基板をアミノ基修飾用の Biotin 溶液に 1 時間浸漬することによって、DixAM 表面を Biotin 修飾した。DixAM は表面にアミノ基を持つタイプの Parylene であり、下地の材料にかかわらず、デバイス表面をアミノ基でコーティングすることを可能である材料である。ナノピラー SPR センサのように、SiO₂ と金が混在する表面組成の際には有用な材料である。これを用いることで、チオール類とシランカップリング剤双方で金表面、SiO₂ 表面を順次修飾する必要なく、一度にアミノ基修飾可能となる。Biotin 修飾を行った後に、HEPES バッファで基板を洗浄し、次に FITC (蛍光色素) タグのついた Avidin 溶液に基板を浸漬して Biotin-Avidin 反応による特異的吸着が生じるのを待つ。5 分程度浸漬した後に HEPES バッファで再び洗浄し、余分な Avidin を除去した後の蛍光画像が図 1-34 右上の画像である。明るい蛍光を発する領域が、くっきりと斜め線で二分されていることがわかる。明るい部分がナノピラーの存在する領域であり、暗い部分はナノピラーが存在しない領域である。双方とも、表面の材質組成に違いは存在せず、異なるのはナノピラーによるタンパク質吸着面積の増大の有無のみである。この写真から、ナノピラーの表面積増大によって、タンパク質の単位チップ面積あたりの吸着量が飛躍的に増大していることがわかる。蛍光強度を比較したところ、タンパク質の吸着量として約 6 倍の差が生じることがわかった。これは、図 1-28 をもとにして見積もっ

た面積増大量である 3~4 倍という値と整合性を持つ値であり、ナノピラー構造が基本的に表面積の増大効果によって、タンパク質の吸着量を増やしていることが示唆される。

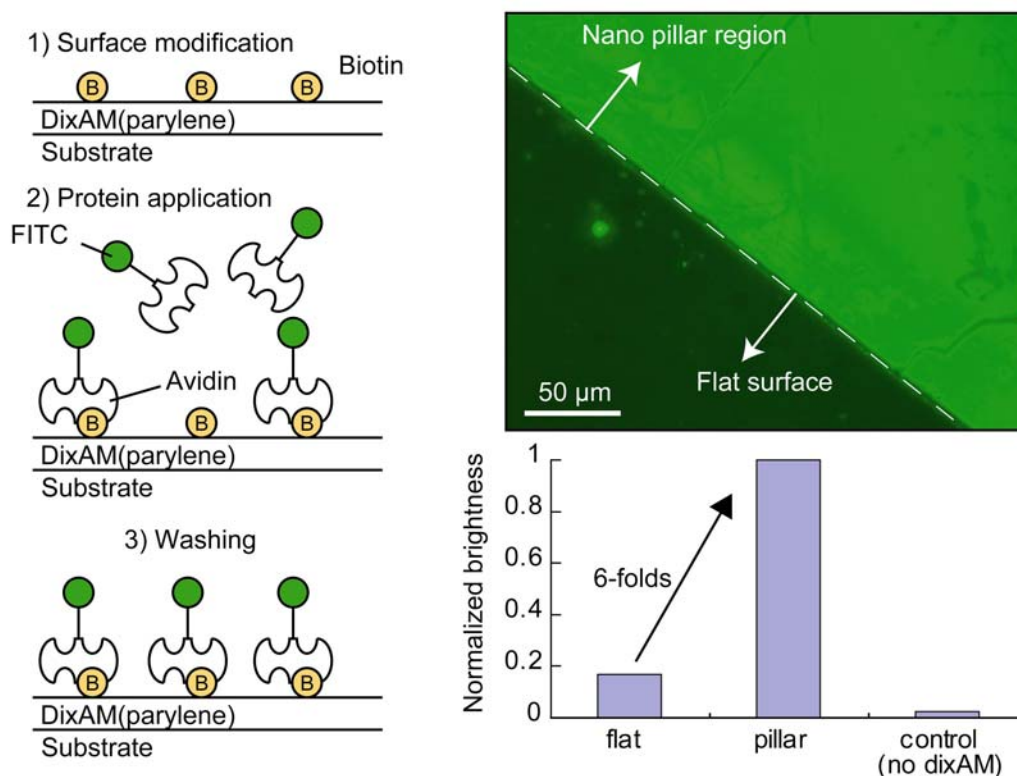


図 1-34 ナノピラー表面へのタンパク質修飾

さらに、最終的なタンパク質の検出感度向上実験を行う前に、今回実験で用いるタンパク質修飾方法と同様の方法を用いて、金膜上と SiO_2 膜上のどちらがタンパク質修飾に体して親和性が高いかを検証した (図 1-35)。これは、仮に最終的な実験を行って、その結果タンパク質の検出感度が向上したとしても、その結果はピラーの面積増大効果によるのではなく SiO_2 膜の方が金膜よりも Avidin タンパク質に対する親和性が高かったからではないかとする解釈に対して検証を加えておくためである。そのため、ナノピラーの製作に用いたものと同じシリコン基板に対して熱酸化処理を加え、そこにプリズムに成膜したものと同様の金膜を形成した。その金膜を市松模様にエッチングすることによって、ナノピラー SPR センサと同様の金膜と SiO_2 膜が混在する基板を作製した。この基板上に DixAM を成膜し、先ほどと同様の手順によって FITC-Avidin を生成することで、蛍光法により親和性を確かめた。なお、基板と Avidin の非特異吸着を除去するために、基板は界面活性剤である Tween20 を 0.05% 含んだ HEPES バッファで洗浄を行っているため、得られた結果は Biotin-Avidin の特異的結合が支配的であると考えられる。得られた結果は、 SiO_2 膜よりもむしろ金膜の方が、4 割ほど蛍光が強くなっており、金膜の方が高い親和性を示すとい

うことがわかった。

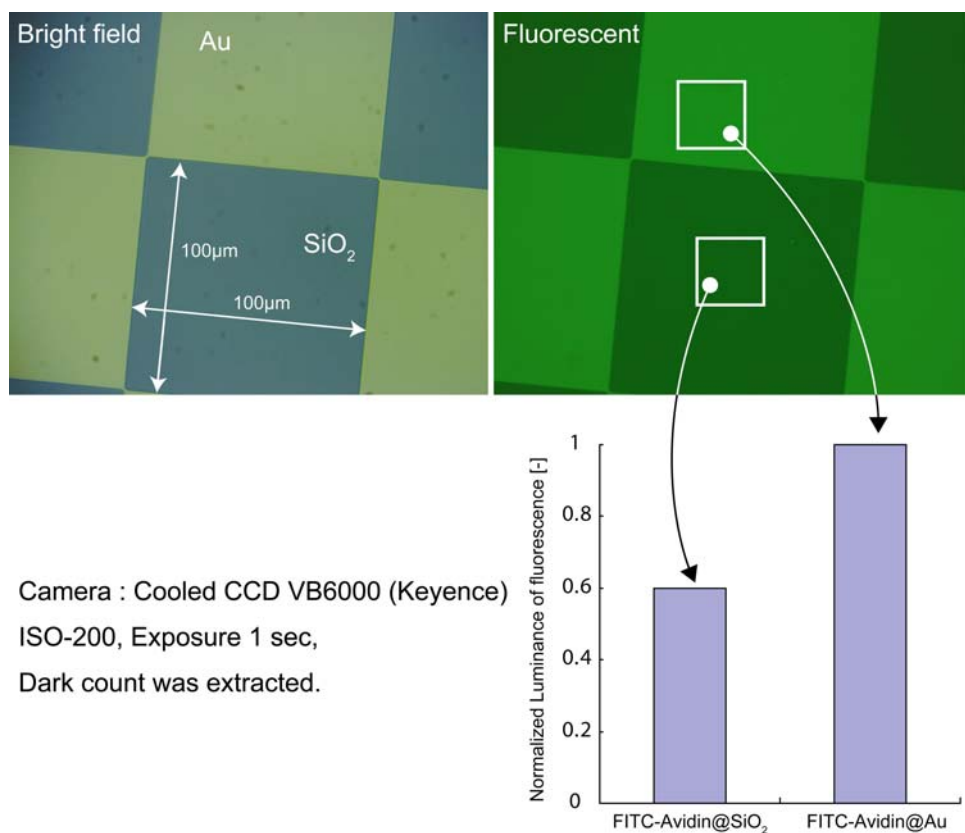


図 1-35 Au 膜と SiO₂ 膜上におけるタンパク質固定量の差

このタンパク質修飾技術をもとにして、流路にタンパク質を流し、タンパク質濃度を変えたときの SPR 角度の変化量を計測した。実験手順とその結果を図 1-36 に示す。Biotin-Avidin の特異的結合はほぼ不可逆なので、低濃度の溶液を先に流し、次に高濃度の溶液を流すというシークエンスで実験を行った。その結果、タンパク質濃度を 100 nM から 500 nM に増加させたときに、ナノピラー SPR センサにおいても、比較実験として用いた従来型 SPR センサにおいても、SPR シフト量の増大が計測された。その増大量はナノピラー型 SPR が、従来型 SPR よりも 10 倍程度高く、Parylene-N を用いた予備実験と整合的な結果が得られた。この結果は、ナノピラーの面積増大効果によって、センサの感度向上をはかることが可能であることを示し、表面ナノ構造の形成によって、有効なナノ機能を実現できたことを意味する。以上により、表面ナノ構造によって、SPR センサの小型化および高感度化をはかることが可能となることがわかった。

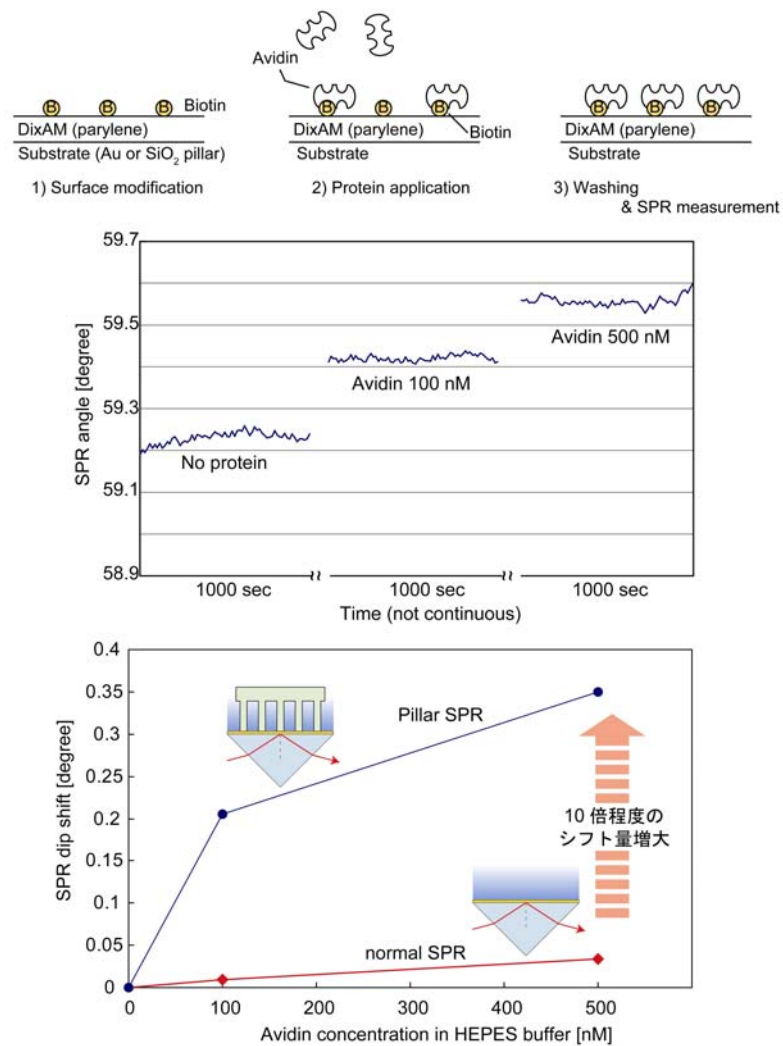


図 1-36 タンパク質による角度変化

2-2 量子化補正マスクエッチングと表面平坦化技術を用いた 3 次元曲面形成技術

2-2-1 研究の目的

本研究の目的は、マスクの開口面積に依存したシリコンエッチングレートのラグ (RIE-lag) を利用した、45°の斜面形成技術の確立である。また、斜面形状を製作する際のプロセス条件が形状の正確さ、表面粗さへ与える影響を明らかにする。

2-2-2 RIE-lagについて

斜面形状の製作にはRIE-lag (reactive ion etching lag)を利用する。RIE-lagとはプラズマエッチングにおいて、開口面積によりエッチング速度が異なるという現象である。そのエッ

エッチング速度の差は数 μm 以下の開口の場合に大きい。マスクレイアウトとして数百 nm から数 μm 程度の大きさの開口が多数並んだものを用いることで、RIE-lagを利用して3次元形状が得られる。この手法を斜面形状の製作に利用するには、斜面の角度の制御性、表面粗さが求められる。従ってマスクレイアウト・エッチングのプロセス条件の違いによるエッチング深さ・表面粗さ・形状への影響を知っておく必要がある。RIE-lagによる3次元斜面形状の製作は従来研究において提案されているが、RIE-lagによる斜面の角度制御性や表面粗さについて研究した例はない。本研究ではマスクレイアウト・エッチングのプロセス条件による斜面形状への影響を調べる。それをもとに最適な条件を求める。

・ RIE-lagの原理

RIE-lagとは開口の幅によりエッチング速度が異なるという現象である。ここでいう開口とは、一方向にのみ長さが有限で、それに垂直な方向には長さが無限のものである。長さが有限の方の幅を開口の幅と呼ぶことにする。幅の狭い開口ほどエッチング速度が遅くなることを正のラグ、逆に狭い開口ほどエッチング速度が速くなることを負のラグと呼ぶ。本研究では前者の正のラグを用いる。RIE-lagの結果、開口幅に応じた深さの溝が得られる。正のラグではエッチング速度は溝のアスペクト比(溝の幅に対する深さの比)に依存する。以下でそのメカニズムについて説明する。RIE-lagの主な原因はアスペクト比の増加とともに溝の底面へのイオンの到達量が減少することである。ここでのイオンの働きは底面のエッチングであるので、到達量の減少はエッチング量の減少を示している。イオンの底面への到達量の減少は溝の側壁が負に帯電しているために、イオンが側壁に静電的に偏向するため生じる。側壁に向かったイオンは側壁の保護膜をエッチングする。

・ RIE-lag を利用した3次元形状の製作

RIE-lagは開口面積によるエッチング速度の不均一性から従来はプロセスにおける問題点として考えられていた。本研究では、これを積極的に利用することにより3次元斜面形状を製作する。製作原理と3次元斜面形状を製作するにあたって重要であるマスクレイアウトの設計方法について述べる。

・ 3次元斜面形状製作方法

RIE-lagを利用した3次元斜面形状の製作方法を図2-1に示す。最初に様々な大きさの開口をパターニングする(図2-1(a))。開口の大きさはエッチングしたい深さによって決まる。開口の大きさは一辺が数百nmから数 μm 程度がよい。開口は大きくなるほど、開口の大きさの変化に対するRIE-lagによる深さの変化は小さくなる。それゆえ、開口の大きさがそれ以上大きいと次のプロセスのDRIE (deep reactive ion etching)の際に、深さの差はほとんど得られない。次にマスクされた部分のシリコンがそのまま残るように垂直に異方性エッチングする(図2-1(b))。この時、RIE-lagによりマスク開口の大きさや形状に応じて様々な深さの溝が得られる。マスクを取り除いた後(図2-1(c))、最後に等方性エッチングによりDRIE後に形成

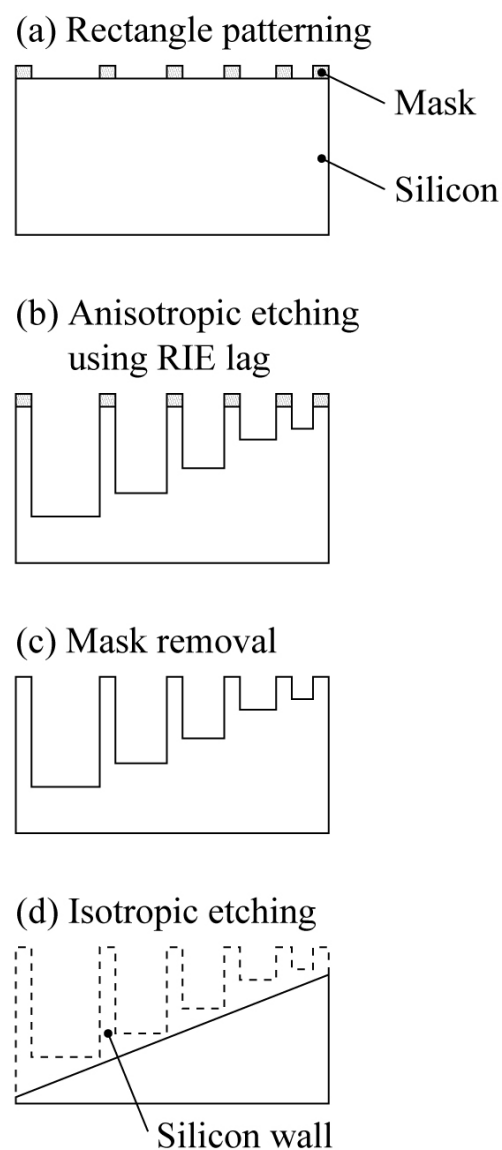


図 2-1 3次元形状製作方法

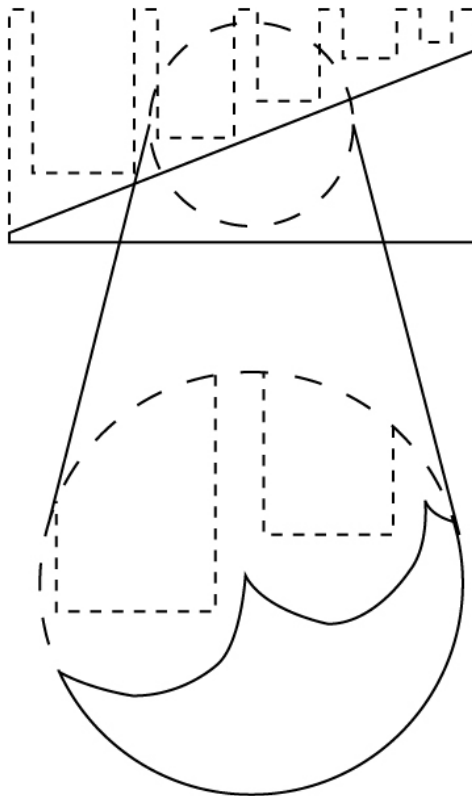


図 2-2 等方性エッチング後の表面形状

されたシリコンの壁の部分をエッチングする(図2-1(d))。この時、溝の底面やDRIEの時にマスクで覆われていた上面も同時にエッチングされる。この後の表面は実際には図2-2に示すように壁があった部分が突起となってあらわれる。この突起は形状の表面粗さに影響する。等方性エッチングの時間が長いほど表面粗さは小さくなる。突起形状を等方性エッチングする場合、頂点の部分の方がエッチングされやすいので十分な時間等方性エッチングを行うことで表面粗さは小さくなる。しかし等方性エッチングでは横方向へのエッチングも進むので等方性エッチングをしすぎると全体の形状が崩れてしまう。表面粗さと形状の制御性がトレードオフの関係にあるので、等方性エッチングの時間は製作したい形状の要求に合わせて適切に決めなければならない。

・マスキレイアウト設計方法

3次元斜面形状を製作するためのマスキレイアウトは様々な大きさの開口が多数並んだものである。開口面積によりエッチング深さが変わるのでマスキレイアウトを設計する際にはマスクの開口面積が重要である。以下にマスキレイアウトの設計方法を示す。

まず、開口面積とエッチング深さの対応関係を知る必要がある。

深さ d 、開口面積 S として、 $d=f(S)$ と深さは面積の関数として表される。 $f(S)$ の形はプロセス条件により異なる。プロセス条件は製作したい形状の深さや表面粗さによって決まる。

実際に製作したい形状とマスクについて x 軸、 y 軸、 z 軸を図2-3に示すとおり取る。製作したい形状の位置 (x, y) における深さが $z(x, y)$ と表される時、マスク上の位置 (x, y) における開口面積 $S(x, y)$ は先に求めた式の関係を利用して

$$S(x, y)=f^{-1}(z(x, y))$$

と表される。この式を用いて、マスクの各位置 (x, y) における開口面積を順次決めていけば3次元形状を製作するためのマスクが完成する。

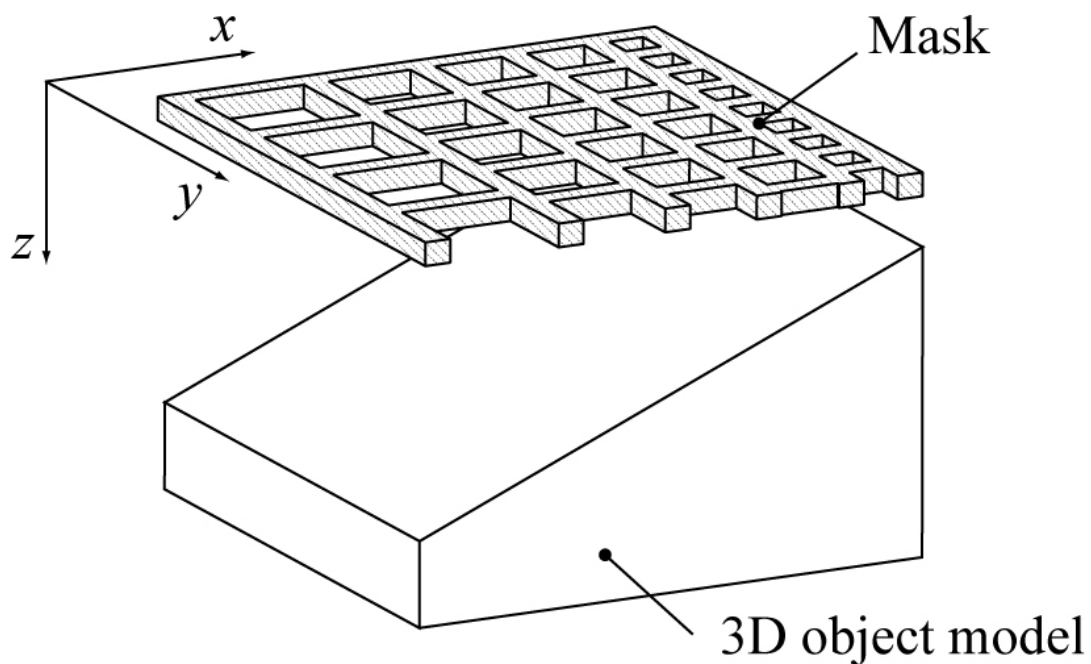


図 2-3 マスク設計時の座標の定義

2-2-3 斜面形状作成のための基礎実験

本章ではマスキレイアウト(マスク幅、開口の縦横比)・DRIEのプロセス条件(プロセスレシピ、エッチング時間)・等方性エッチングのエッチング時間の違いによる表面粗さ・形状への影響を調べる。またこれら条件の違いによる開口面積とエッチング深さの関係や最大エッチング深さの変化についても計測する。最後にこれら基礎実験の結果をもとに斜面形状製作のための設計指針を定める。

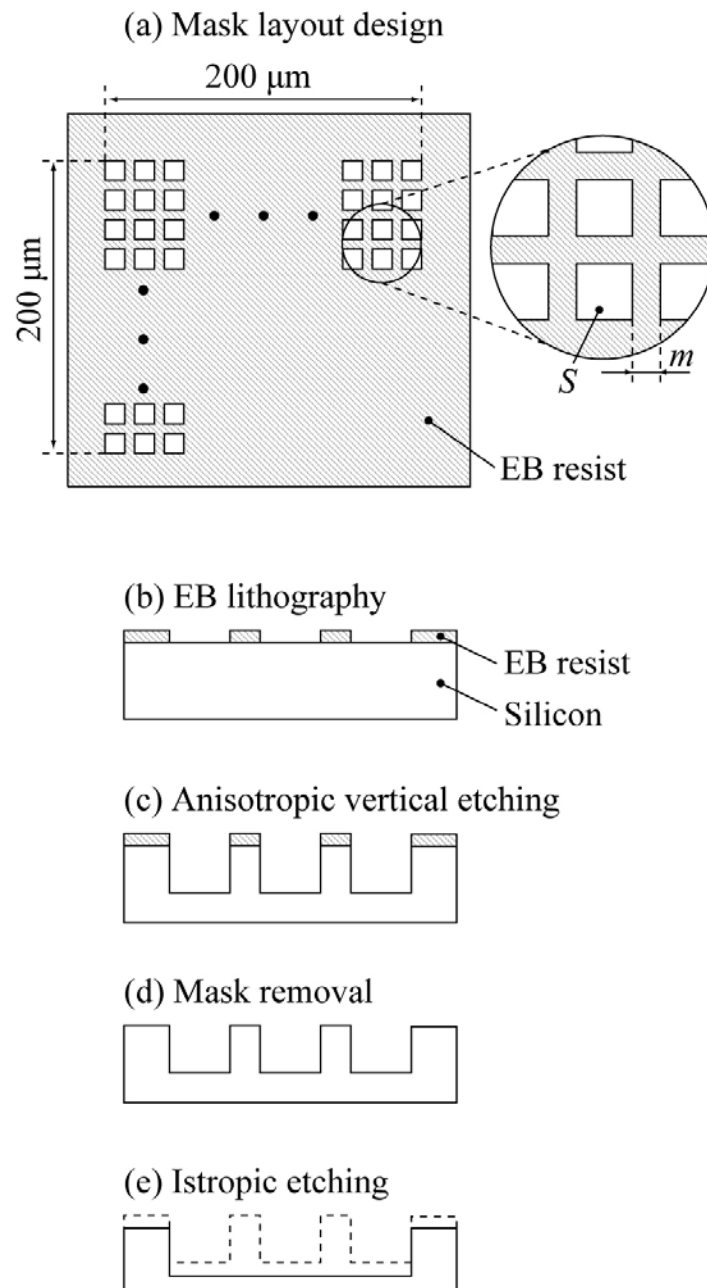


図 2-4 プロセス図

本章の基礎実験で用いたマスクレイアウトを図2-4(a) に示す。200 μm 四方の中に同じ開口形状の四角を一定の間隔で並べた。この時の開口と開口の間のマスク部分の幅をマスク幅 m と定義する。また開口面積を S と定義する。

同じ開口形状の四角を多数並べたマスクを用いた理由は、シリコン側壁の厚さつまりマスク幅が等方性エッチング後の深さへ与える影響も調べる必要があるからである。3次元形状を製作する場合には多数の開口が並んだマスクを用いる。等方性エッチング後の深さはシリコン側壁の厚さも影響していると考えられる。つまりマスク幅も等方性エッチング後の深さに影響していると考えられる。3次元形状を製作する際に必要なのは開口面積と等方性エッチング後の深さの関係であるので、その関係を調べるためには多数の開口が並んだマスクを用いる必要がある。

・マスクパターニング

シリコンエッチングのマスクとして電子線レジストを用いた。利用した電子線レジストはZEP520A (日本ゼオン)である。電子線露光装置(F5112+VD01、アドバンテスト)を用いて数百 nmから数 μm 程度の大きさの開口を描画した(図2-4(b))。現像後のレジスト膜厚は390 nmであった。

・開口面積に応じた深さの溝の形成

マスクされた部分のシリコンがそのまま残るようにBoschプロセスにより垂直に異方性エッチングした(図2-4 (c))。シリコンエッチングにはICP-RIE (inductive coupled plasma reactive ion etching)装置(A601E、Alcatel) を用いた。DRIEのプロセスレシピとして異なるものを二つ用いた。以降、本論文ではそれぞれのレシピをDRIE1、DRIE2と呼ぶことにする。プロセス条件を表2-1に示す。500 μm 四方の正方形開口をエッチングした時のエッチングレートはDRIE1、DRIE2でそれぞれ9 $\mu\text{m}/\text{min}$ 、0.8 $\mu\text{m}/\text{min}$ であった。

表 2-1 DRIE プロセス条件

		DRIE1	DRIE2
Gas flow rate [sccm]	SF ₆	500	130
	C ₄ F ₈	150	75
Duration time [sec]	SF ₆	7	3
	C ₄ F ₈	2	3
Regulation mode		Position	Position
Position [%] ^a		25	45
Power [W]	Source	1900	500
	Substrate	60	40
Temperature of substrate [°C]		0	0

a. プロセス中の圧力の計測値：

DRIE1: SF₆/C₄F₈ 5.7/1.3 Pa

DRIE2: SF₆/C₄F₈ 1.9/0.20 Pa

・レジストの除去

レジストマスクを取り除く。アセトンとエタノールで超音波洗浄を行った

・等方性エッチングによるシリコン壁部分の除去

等方性エッチングによりDRIE後に形成されたシリコンの壁の部分をエッチングする。壁部分を除去しきれないと表面粗さを大きくする原因となる。

・プロセスの選定

3次元形状を製作する際に平坦化プロセスに求められる条件は、形状をいかに正確に作れるかと表面粗さを小さくすることである。形状を正確に作るための条件をさらに分けると、エッチングレートの制御性、形状転写の正確さ、再現性である。形状転写の正確さとは図2-5(a)に示すようなDRIE後に得られた溝をどれだけ正確に転写して3次元形状を得られるかである。図2-5 (b-1)に示すようにシリコンの壁部分のみを除去し、それ以外の部分はエッチングしないようなプロセスが望ましい。しかし実際には横方向へのエッチングが進むことや頂点部分の方がエッチングされやすいという理由により、図2-5 (b-2)に示すように、垂直壁が倒れたものになってしまう。

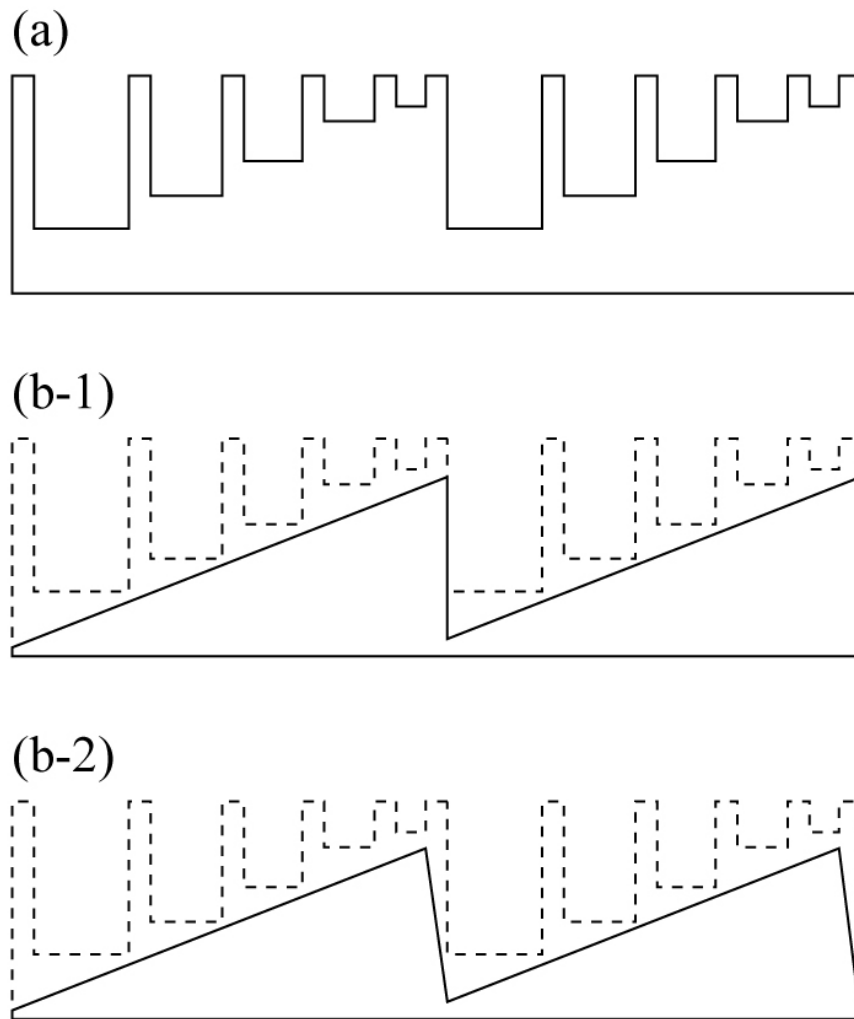


図 2-5 形状への影響

等方性エッチングの方法として、表2-2に示す方法が考えられる。ドライエッチング、ウェットエッチングの代表的なものとしてそれぞれSF₆ガスによるプラズマエッチングとフッ硝酸(HNA: フッ酸 hydrofluoric acid、硝酸 nitric acid、酢酸 acetic acidの混合物)を掲載する。

表 2-2 等方性エッチングの方法

方法	エッチング レート の制御	形状転写の 正確さ	再現性	表面粗さ
ドライエッチング (SF ₆)	○	△	○	○
ウェットエッチング (HNA)	混合比による	混合比による	×	混合比による
熱酸化	×	○	○	×

表 2-3 SF₆エッチングプロセス条件

Gas flow rate [sccm]		130
Regulation mode		Position
Position [%] ^a		45
Power [W]	Source	500
	Substrate	40
Temperature of substrate [℃]		0

a. プロセス中の圧力の計測値 : 0.99 Pa

SF₆ガスによる方法ではガスの流量・圧力などを適切に選ぶことによりエッチングレートの制御が可能であり、高い再現性を得ることができる。この方法では頂点部分の方がエッチングされやすいので形状は若干崩れてしまう。十分な時間エッチングをすれば表面粗さは小さくできる。

フッ硝酸は濃度・温度・混合比によりエッチングレートや表面粗さが大きく変わってしまう。溶液中で反応している時でも、例えば反応が進むウェハ近くとそれ以外の場所では濃度が変わってしまい、均一な濃度を得ることは難しい。また温度を一定に保ちながら反応させるという事も困難である。そのため高い再現性を得ることは難しい。

熱酸化後、形成された酸化シリコンをフッ酸で取り除く方法は、形状の制御性や再現性では優れているものの、数μmの酸化シリコンを形成するには熱酸化に多くの時間がかかってしまう。また一度の熱酸化では壁の部分が十分取り除けないため表面粗さが大きくなってしまう。

形状転写の正確さではやや劣るものの、それ以外の条件で平坦化プロセスにおける要求を満たすので、本論文では平坦化プロセスとしてSF₆ガスによるドライエッチングを選択した。そのプロセス条件を表2-3に示す。

・エッチング深さ計測に用いた装置

エッチング深さの計測には触針式表面形状測定器(Dektak3ST、アルバック)とSEM (S-4700、日立ハイテク)を用いた。触針式表面形状測定器は計測前処理がいらず計測時間も

SEMと比較して短いという利点がある。DRIE後の溝は水平方向の幅が数 μm 以下であり、触針先端半径以下大きさである。そのため、触針式表面形状測定器で計測できないのでSEMを用いて計測した。SEMで深さを計測する場合の手順を以下に示す。溝の断面が見えるようにウェハを割り、それを真横からSEMで観察する。この時、なるべく高倍率でかつ溝全体が見えるように観察する。得られた画像から溝部分の画素数を計測することにより深さを決定した。

- ・表面粗さの定義

表面粗さは平坦化プロセス後の表面を計測した。表面粗さの評価指標として主なものに算術平均表面粗さ(R_a : JIS B0601)や最大高さ(R_z : JIS B0601)がある。本章では表面粗さの評価指標として R_a を用いた (図2-6)。

- ・表面粗さ計測に用いた装置

表面粗さは3次元形状測定レーザ顕微鏡(VK-9700、キーエンス)を用いて計測した。この装置ではレーザ光の反射光量を検出することにより物体の3次元形状データを得ることができる。レーザ光は水平方向にスキャンされ、それをさらに高さ方向にステージを動かしつつ繰り返すことで3次元的な反射光量情報が得られる。得られた3次元形状データは専用のソフトウェアを用いて断面プロファイルの確認、表面粗さの計測、データの補正など様々な処理が可能である。本章ではこれらの機能のうち表面粗さを計測する機能を用いた。

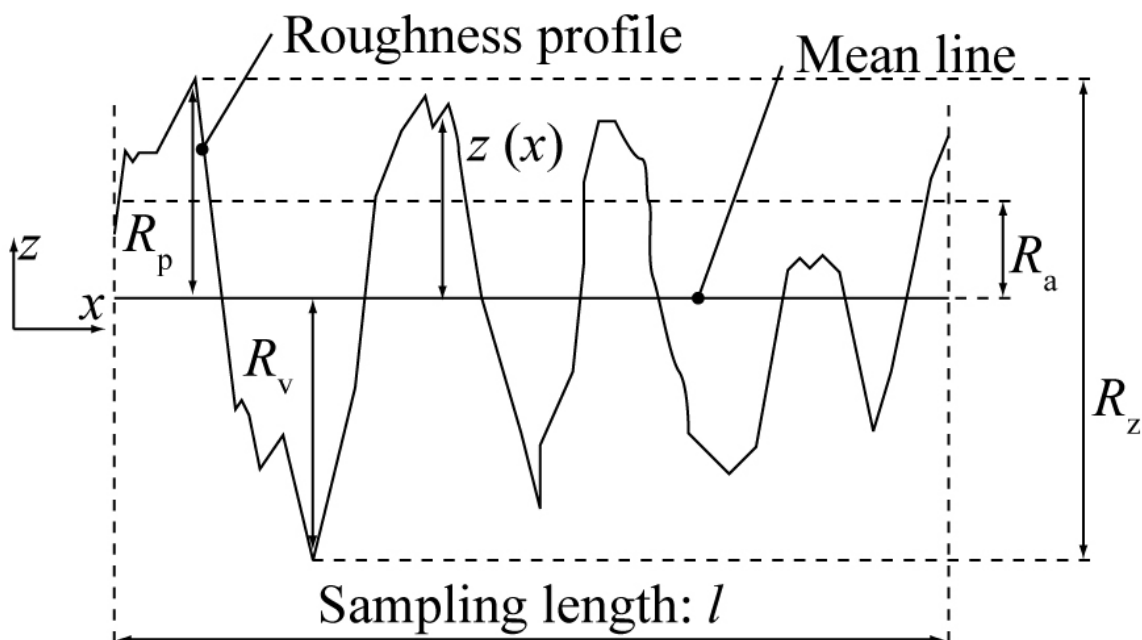


図 2-6 表面粗さの定義

表面粗さ計測時の開口形状の最小ピッチは400 nmである。また表面粗さは数十nmから数百nmになると考えられる。このため表面粗さ計測時には水平方向分解能は400 nm以下、垂直方向誤差は数十nm以下である必要がある。これら要件を満たすレンズとして150倍の対物レンズを用いた。150倍の対物レンズで計測すると90 μm ×67 μm の領域の3次元データが得られる。

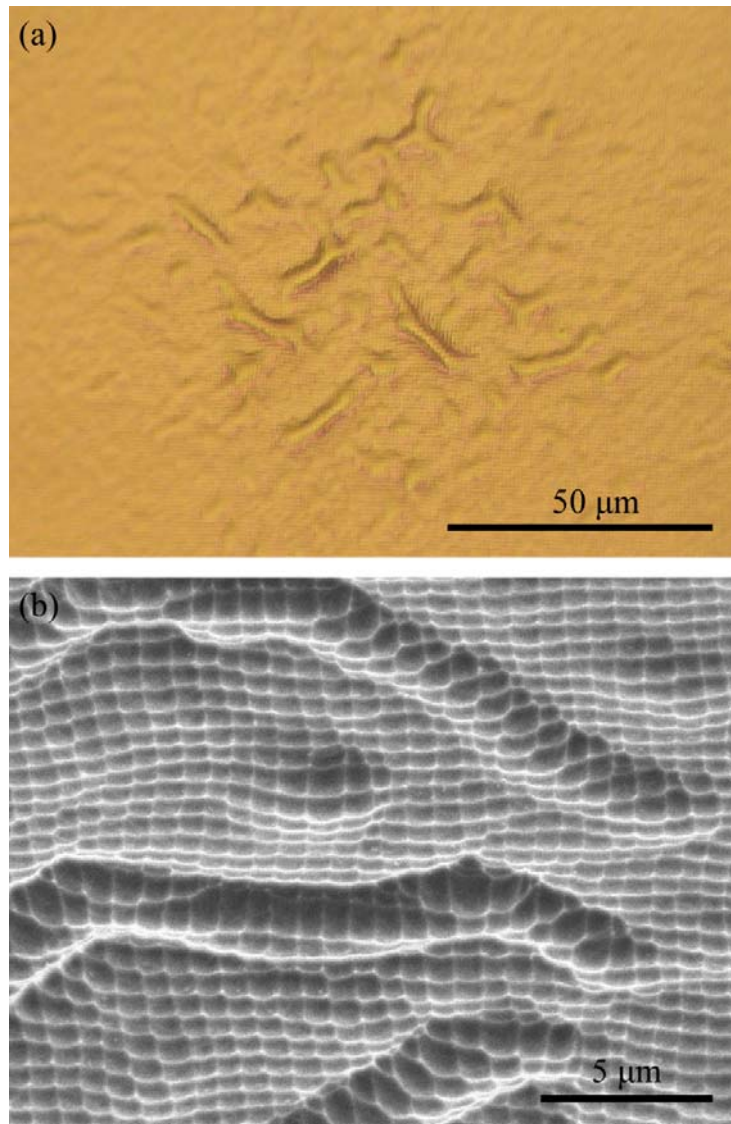


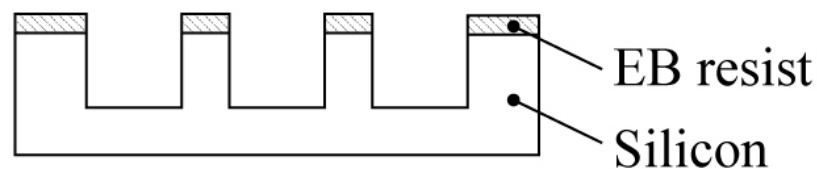
図 2-7 マスク幅が小さすぎる時の問題. (a)顕微鏡写真(b)SEM 画像

・マスクレイアウトの違いによるエッチング深さ・表面粗さへの影響

本節ではマスクレイアウトが深さ、表面粗さに与える影響について述べる。マスクレイアウトとは具体的にはマスク幅と開口形状の縦横比のことを指す。

マスク幅についてはDRIEの際シリコンの壁の部分がなくなる程度の幅を最小の値とした。垂直異方性エッチングといっても完全に垂直ではなく、サイドエッチングによりシリコンの壁の部分もエッチングされてしまうためである。DRIE時にシリコンの壁の部分がなくなってしまうと図2-7に示すような問題が生じる。これは同じ深さにエッチングされるように設計したものであるが、全体としてでこぼこな不均一な形状になってしまっている。図2-8に示すようにサイドエッチングの結果、壁が倒れてしまいレジストで覆われる部分が不均一にできてしまうためであると考えられる。レジストで覆われた部分はそれがマスクとなりシリコンはエッチングされなくなる。マスクされた部分とそれ以外の部分とでエッチング量に差が出てしまい不均一な形状になってしまったと考えられる。上記のような問題点を回避するため、DRIEプロセスレシピごとにマスク幅を変えてDRIEをし、最小のマスク幅を決定した。最小のマスク幅はDRIEエッチング時間にも依存する。本章ではDRIE1については最大4分、DRIE2については最大8分エッチングをする。そこでマスク幅の最小値を求める実験においてはDRIEエッチング時間をDRIE1、DRIE2でそれぞれ4分、8分とした。

Remained silicon sidewalls after DRIE



Fallen silicon sidewalls after DRIE because of side etching

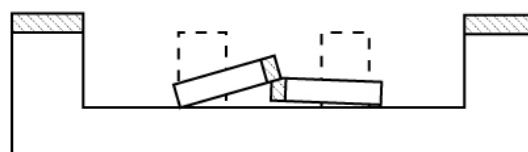


図 2-8 エッチングが不均一になる問題の原因

またマスク幅については $0.2\ \mu\text{m}$ を最小値として $0.1\ \mu\text{m}$ ごとに変化させて計測した。マスク幅の $0.2\ \mu\text{m}$ は本研究での電子線レジスト現像条件においてパターニング可能な最小の値である。

表 2-4 マスク幅最小値実験での条件

	DRIE1	DRIE2
プロセス条件		
DRIE エッチング時間 [min]	4	8
マスクレイアウト		
開口形状	正方形	正方形
最小マスク幅 [μm]	1.5	0.2

表 2-5 マスク幅計測での条件

	DRIE1	DRIE2
プロセス条件		
DRIE エッチング時間 [min]	3	7
SF ₆ エッチング時間 [min]	6	1.5
マスクレイアウト		
開口形状	正方形	正方形

シリコンの壁が倒れないようにするにはDRIE1、DRIE2についてマスク幅の最小値をそれぞれ1.5 μm 、0.2 μm とする必要があることがわかった。また、DRIEのエッチング時間の増加とともにシリコン側壁は薄くなっていることが確認できた。

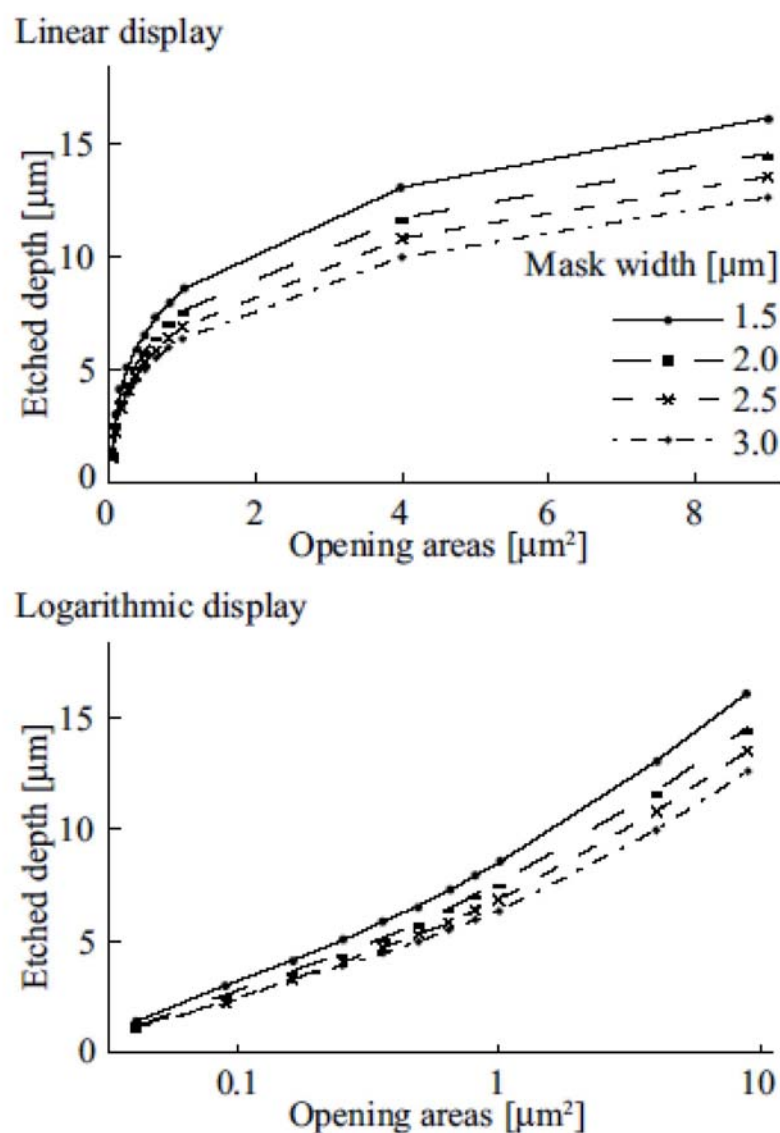


図 2-9 マスク幅とエッチング深さ（DRIE1）

・ 深さへの影響

マスク幅の違いによる深さへの影響を計測した。表2-5にプロセス条件とマスクレイアウトを示す。エッチング深さを計測した結果を図2-9、図2-10に示す。横軸を対数とした場合の結果も合わせて示す。

マスク幅が狭いほど深さは深いという結果が得られた。マスク幅が狭いと等方性エッチングの際、シリコンの壁の部分のエッチングする量が少なくすむので、その分深さ方向へのエッチングが進むと思われる。深さは等方性エッチング後に計測しているので上記のような結果が得られたと考えられる。

そこでDRIE後の深さと等方性エッチング後の深さを比較した。DRIE後の深さはSEMで観察することにより計測した。等方性エッチング後の深さは触針式表面形状測定器で計測

した。その結果、DRIE後の深さは開口の大きさが同じならば、マスク幅によらずほぼ同じであった。一方、等方性エッチング後には開口面積が同じでもマスク幅が狭い方が深いという結果が得られた。マスク幅によるエッチング深さの違いはRIE-lagが直接影響しているわけではなく、平坦化プロセスの際の等方性エッチングが影響しているということが確認できた。

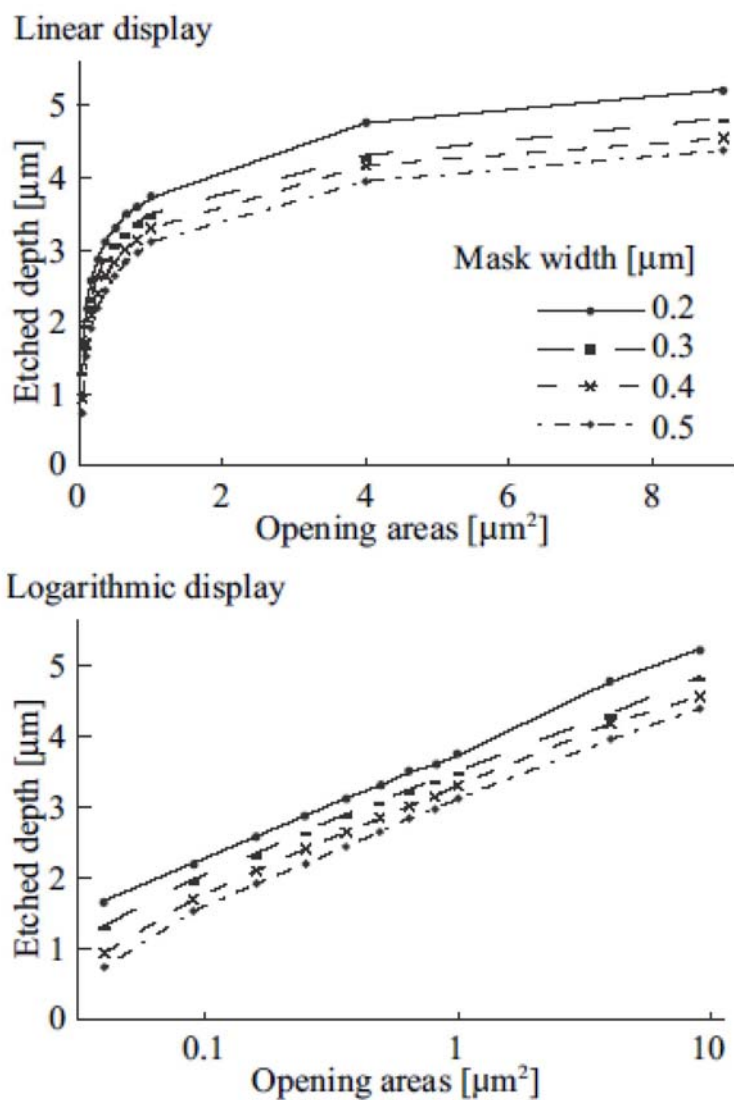


図 2-10 マスク幅とエッチング深さ (DRIE2)

- ・表面粗さへの影響

マスク幅と表面粗さの関係を計測した。プロセス条件とマスクレイアウトを表2-6に示す。結果を図2-11、図2-12に示す。

DRIE1、DRIE2どちらの場合もマスク幅が広いほど表面粗さは大きくなる傾向があった。等方性エッチング後の壁部分は図2-13に示すように尖った形状である。これが表面粗さに影響する。マスク幅が狭いほうが、壁部分が早くなくなる分、この形状の高さも小さくなると考えられる。よってマスク幅が狭いほうが表面粗さは小さくなったと考えられる。

表 2-6 プロセス条件

	DRIE1	DRIE2
プロセス条件		
DRIE エッチング時間 [min]	3	7
SF ₆ エッチング時間 [min]	6	1.5
マスクレイアウト		
開口形状	正方形	正方形

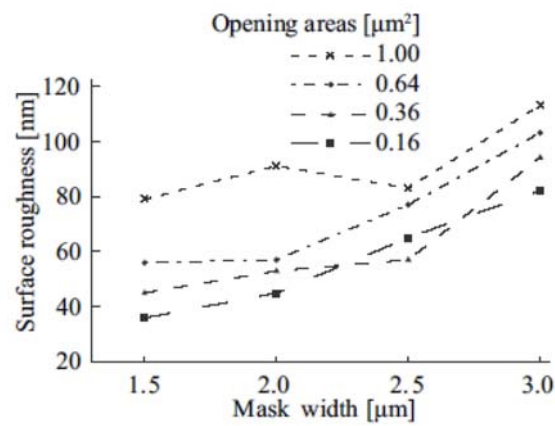


図 2-11 マスク幅と表面粗さ (DRIE1)

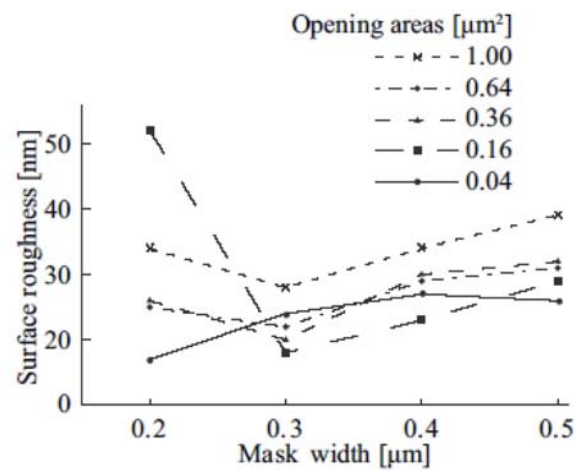


図 2-12 マスク幅と表面粗さ (DRIE2)

以上マスク幅に関する実験より、より深くエッチングするためにはマスク幅を狭くし、表面粗さを小さくするためにはマスク幅を狭くするという指針が立った。また、同じ開口面積でもマスク幅により深さは異なる。そこでマスク幅は一定とすることにした。

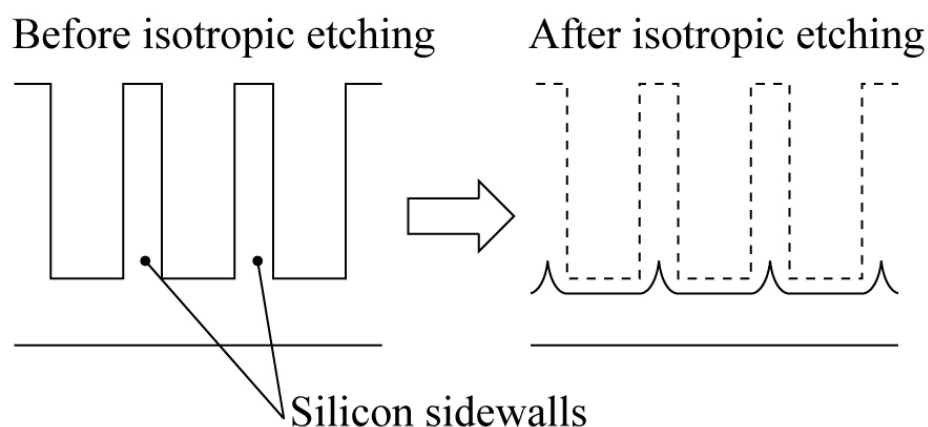


図 2-13 等方性エッチング後の形状

表 2-7 縦横比計測での条件

	DRIE1	DRIE2
プロセス条件		
DRIE エッチング時間 [min]	3	7
SF ₆ エッチング時間 [min]	6	1.5
マスクレイアウト		
開口形状	長方形	長方形
マスク幅 [μm]	1.5	0.2

・開口形状の縦横比

開口形状が深さに与える影響について調べた。開口面積が大きいほど深さは深くなることが知られているが、同じ面積でも形状が違えば深さは異なることが予想される。例えば、同じ面積でも正方形と長方形とでは深さは異なると考えられる。そこで、同じ開口面積である四角について、長方形の縦横比(長方形の短辺を長辺で割った値)による深さの変化を調べた。

プロセス条件とマスクレイアウトを表2-7に示す。結果を図2-14、図2-15に示す。同じ面積で比較した場合、正方形に近い形状の方が深くエッチングされることが分かった。RIE-lagの主な原因はイオン偏向であること前述の通りである。正イオンが静電気力により負に帯電した側壁に引き付けられるため、イオンが偏向する。この時の引力は距離の2乗に反比例するため、長方形のように側壁までの距離が小さい時はこの引力は正方形の時と比べて大きくなる。その結果、細長い長方形では底面まで到達するイオンが減少し、保護膜の除去が進まないためエッチング速度が遅くなったと考えられる。

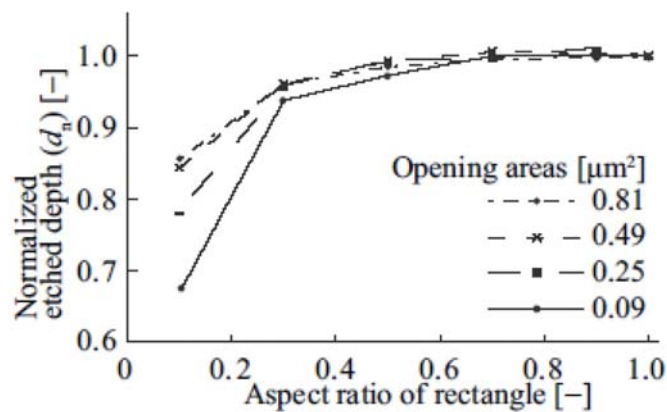


図 2-14 開口縦横比とエッチング深さ (DRIE1)

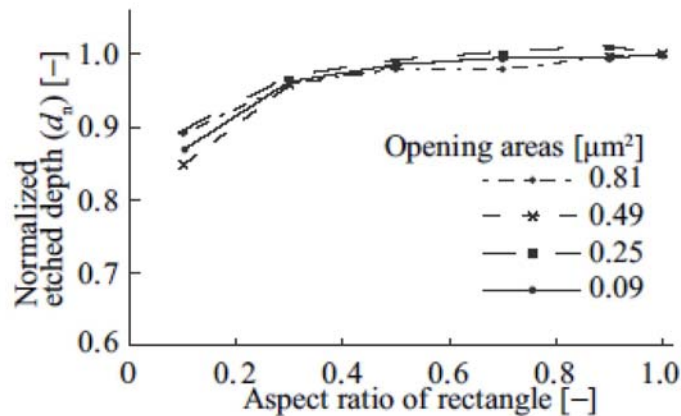


図 2-15 開口縦横比とエッチング深さ (DRIE2)

図2-14、図2-15では縦横比が0.1のところでは面積が小さいほどエッチング深さがより小さくなっている。これは開口が小さいほどレジストの現像速度が遅いため、実際の開口面積は設計値より小さな開口になっていたためと考えられる。

図2-14、図2-15の結果を読み替えると、同じ深さを得るためには長方形よりも正方形の方が、小さい開口面積ですむ。正方形を用いた方が一定の領域内により密に開口を敷き詰められることを示している。密に開口を敷き詰められる方が深さの制御は細かくできると考えられる。そこで開口形状については縦横比1である正方形を用いることとした。

・マスキレイアウトについてのまとめ

マスク幅については一定の幅とし、可能な限り狭くすることとした。マスク幅の最小値はDRIEプロセスにより異なり、DRIE1、DRIE2の場合でそれぞれ1.5 μm、0.2 μmであった。開口形状は正方形を用いることとした。

・ DRIEプロセス条件によるエッチング深さへの影響

DRIEのプロセス条件がエッチング深さに与える影響を調べた。具体的にはガス流量・圧力などのDRIEレシピによる違いと、エッチング時間によるエッチング深さの変化を調べた。DRIE1とDRIE2のそれぞれの条件について開口面積に応じて、どの程度の深さが得られるかを確認した。はDRIE1の条件における最大の深さは、DRIE2の条件のときと比べて約3倍であった。どちらの場合も開口面積が大きくなるにつれて曲線の傾きは小さくなっている。DRIE1の場合、開口面積が1 μm^2 のあたりまでで開口面積の変化に応じて深さは急激に変化するが、それ以上の開口面積では深さの変化は緩やかであった。一方DRIE2の場合、開口面積が0.25 μm^2 のあたりまでで開口面積の変化による深さの変化が大きかった。角度をつけた形状のように深い形状を製作したい時にはDRIE1が適しており、緩やかな斜面でもよいので深さを細かく制御したい時にはDRIE2の方が適している。

・ DRIEのエッチング時間

DRIEのエッチング時間を変化させて深さの変化を計測した。DRIEのエッチング時間が長いほどエッチング深さは深くなるが、その増加量はエッチング時間に対してほぼ線形の関係があった。

・ DRIEプロセスのまとめ

深い形状を製作したい時にはDRIE1が適しており、深さを細かく制御したい時にはDRIE2の方が適している。

・ 等方性エッチング条件による表面粗さ・形状への影響

平坦化プロセスの際の SF_6 ガスによる等方性エッチングが表面粗さ・形状に与える影響について調べた。 SF_6 エッチング時間と表面粗さの関係を調べた。

エッチング時間が長いほど表面粗さは小さくなった。図2-17と図2-18を見ると分かるようにそれぞれのSEM写真に格子状の模様が見える。これはもともとシリコンの壁があった部分で、等方性エッチングした後も山となって見えている。エッチング時にはこの山の頂点の部分ほどエッチングされやすいので、エッチング時間が長くなるほど表面粗さが小さくなったと考えられる。表面粗さを小さくするためには SF_6 エッチング時間を長くするという指針が定まった。

・ 形状への影響

SF_6 ガスによる等方性エッチングはシリコンの壁の部分を取り除くために行うが、エッチング時には同時に溝の底面の部分もエッチングされる。また横方向へもエッチングされる。長い時間の等方性エッチングは、表面粗さが小さくなるというメリットがあるが、形

状は全体としてなだらかになってしまう。プロセス条件選択時には、等方性エッチングにおいて形状が崩れるという点も考慮しなければならない。そこで SF_6 エッチング時における溝の底面と横方向へのエッチング量を計測した。

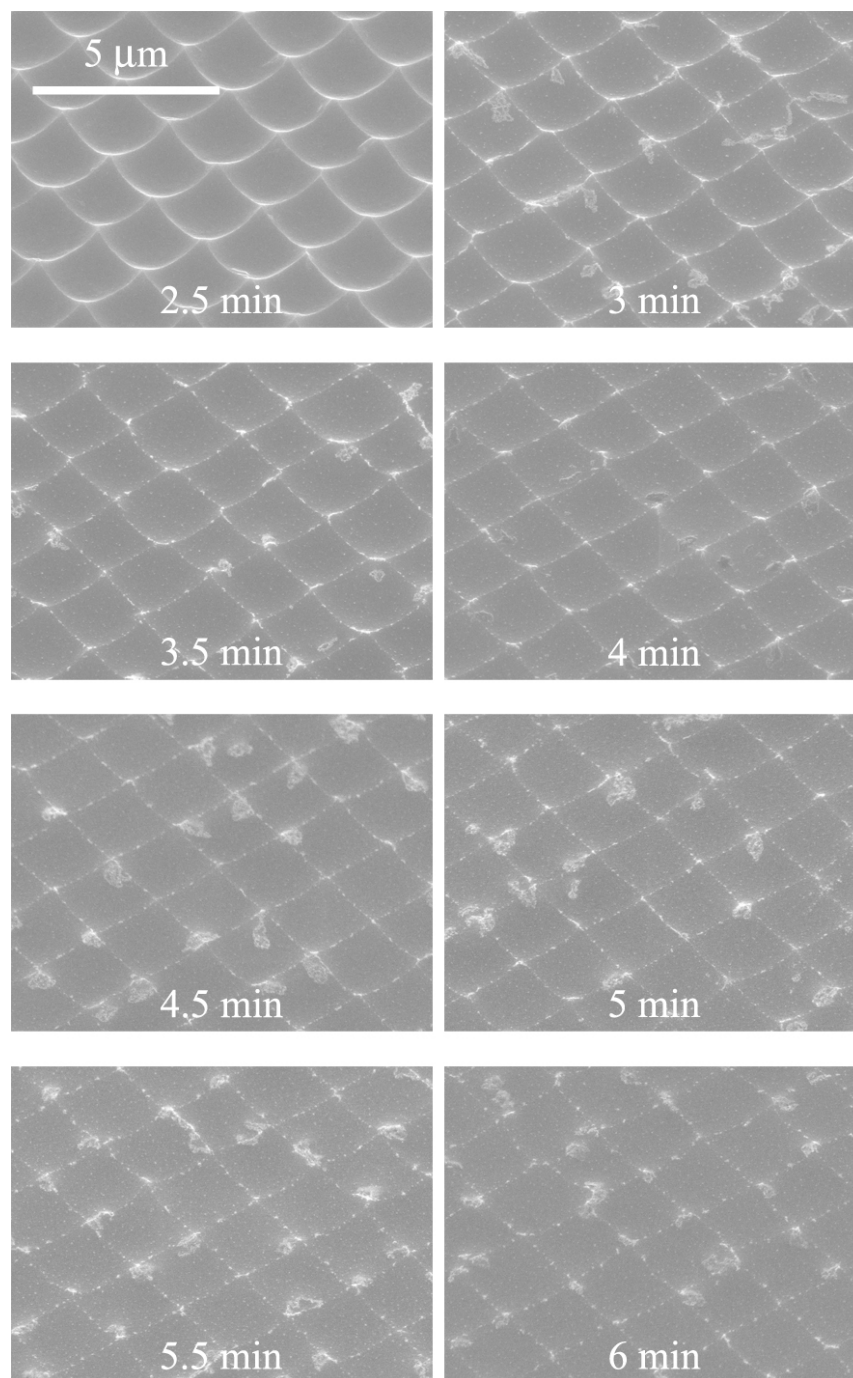


図 2-16 等方性エッチング後の表面 (DRIE1)

開口パターンとして一辺が $0.4\ \mu\text{m}$ から $0.9\ \mu\text{m}$ の正方形を用いた。これまでの実験で用いたマスクレイアウトのように開口を多数並べたものではなく、開口同士の間隔は十分大き

くしたマスクレイアウトを用いた。これは一つの溝形状に対する等方性エッチングの影響を調べるためである。

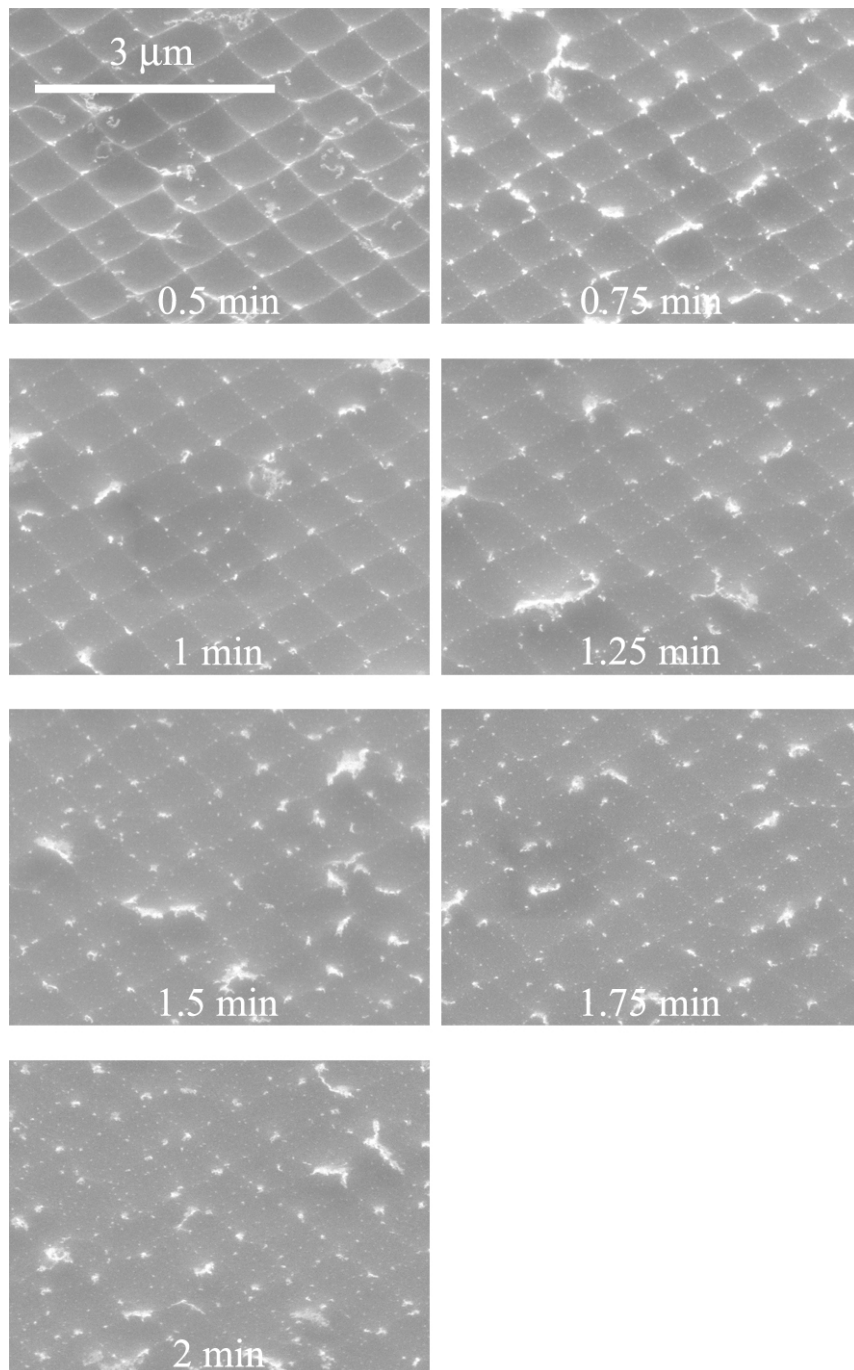


図 2-17 等方性エッチング後の表面 (DRIE2)

このマスクレイアウトを電子線露光によりレジストにパターンニングした後、一定時間DRIE装置でエッチングした。エッチング後の溝の深さと横幅をSEM画像から計測した。その後SF₆でエッチングした後、同様にSEM画像から深さと横幅を計測した。上面のエッチン

グ量は触針式表面形状測定器で計測した。これらの値から溝形状を SF_6 エッチングした時の深さ方向と横方向へのエッチング量を計算した。計測に用いたDRIE後、等方性エッチング後の溝のSEM写真の一例を図2-18、図2-19に示す。等方性エッチングにおける深さ方向と横方向へのエッチング量はSEMの観察から直接計測することはできないので計算により求めた。各変数の定義を図2-20に示す。DRIE後の深さと横幅をそれぞれ $E_{1, \text{depth}}$ 、 $E_{1, \text{width}}$ 、等方性エッチング後の深さと横幅をそれぞれ $E_{2, \text{depth}}$ 、 $E_{2, \text{width}}$ 、等方性エッチングにおける上面のエッチング量を E_{top} とする。これらの値はSEMの観察から計測可能な値である。開口の大きさに関わらず深さ方向、横方向のエッチング量はほぼ同じであった。エッチングレートは平均で深さ方向、横方向でそれぞれ $1.25 \mu\text{m}/\text{min}$ 、 $0.85 \mu\text{m}/\text{min}$ であった。上面のエッチングレートは $1.80 \mu\text{m}/\text{min}$ であったので上面のエッチングレートに対する底面のエッチングレートの比はおよそ0.69であった。

深さ方向へのエッチング量は開口面積によらずほぼ一定なので、これについては形状への影響はないと考えられる。横方向へのエッチングは例えば図2-21(a)に示す形状を製作したいと考えた時、等方性エッチングの影響により図2-21 (b)のようになってしまうと考えられる。形状を正確に製作しようと考えた場合には等方性エッチング時間は短いほうが良い。

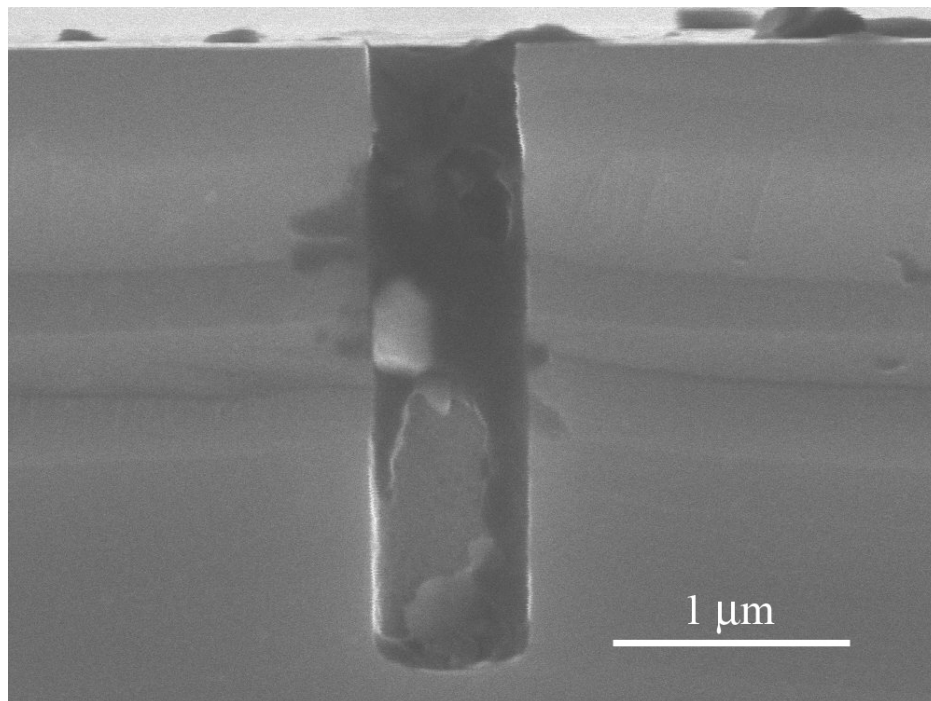


図 2-18 DRIE 後の溝形状

・等方性エッチングについてのまとめ

表面粗さ小さくすることと形状の制御性とはトレードオフの関係にあるので、等方性エッチング時間を適切に選択する必要がある。等方性エッチング時の形状を崩す原因は横方向へのエッチングであり、そのエッチングレートは $0.85\ \mu\text{m}/\text{min}$ であった。

・基礎実験のまとめ

本節で行ったマスキレイアウト・DRIEプロセス・等方性エッチングプロセスに関する実験結果をもとに、ミラー機構用斜面形状を製作する際の指針を下記の通り定めた。

マスク幅については一定の幅とし、可能な限り狭くすることとした。マスク幅の最小値はDRIEプロセスにより異なり、DRIE1、DRIE2の場合でそれぞれ $1.5\ \mu\text{m}$ 、 $0.2\ \mu\text{m}$ であった。開口形状は正方形を用いることとした。

DRIE プロセスレシピについては製作したいミラー機構用斜面の角度により決める。本章で行ったプロセス条件のもとでは DRIE1・DRIE2 それぞれについて、高低差は最大でそれぞれ $20.6\ \mu\text{m}$ 、 $6.9\ \mu\text{m}$ 得られた。

等方性エッチング時間については表面粗さと形状の制御性から適切に選択する。等方性エッチング時の形状を崩す原因は横方向へのエッチングであり、そのエッチングレートは $0.85\ \mu\text{m}/\text{min}$ であった。

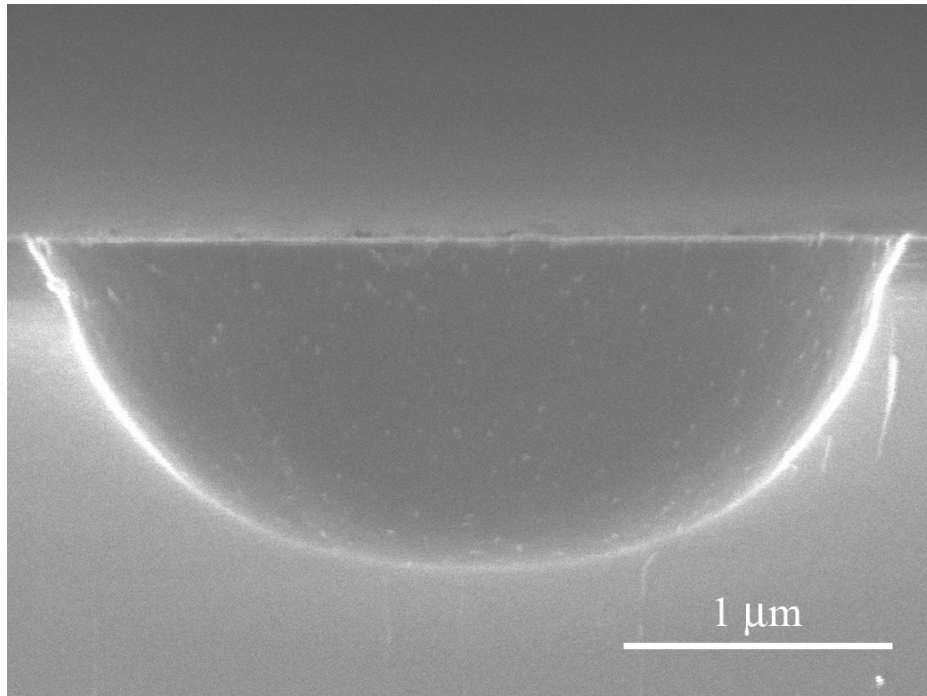


図 2-19 等方性エッチング後の溝形状

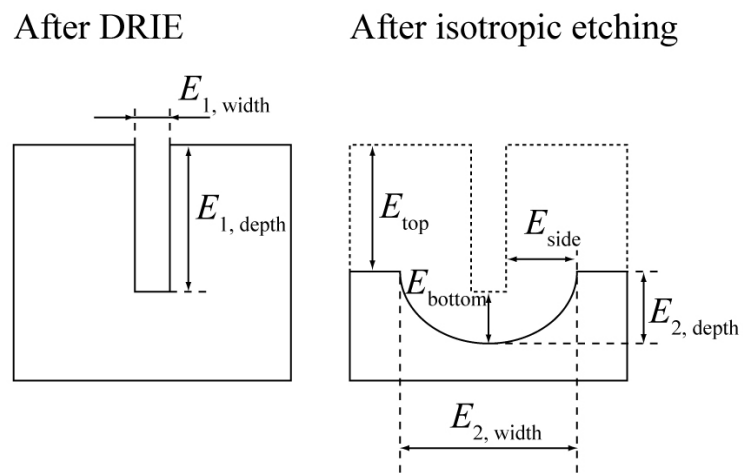


図 2-20 エッチング後の深さと幅の定義

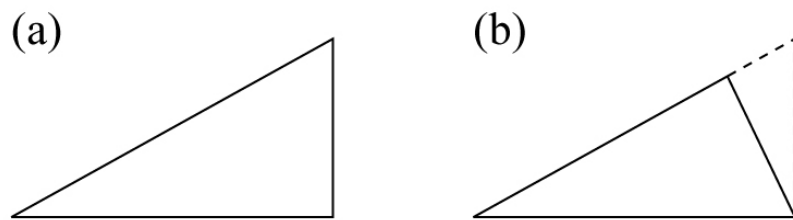


図 2-21 等方性エッチングによる形状への影響

2-2-4 45° 斜面形状製作

本節では、前述の2種類のDRIEプロセスによる、開口面積とエッチング深さの関係をもとに直描マスクを設計し、斜面形状の製作を行なった。数値目標として、深さ 10 μ m、斜度 45°、算術平均表面粗さ Ra50nm、PV250nm の斜面を RIE-lag によって製作することを目指す。

・DRIE プロセス

前節までで、DRIE1 と DRIE2 というエッチングガスパラメータの異なる2種類のプロセスによる条件だしを行なってきたが、本節で使用するDRIEプロセスは、目標とする構造がエッチング深さ 10 μ m と深いため、エッチング速度の速いDRIE1を用いることとした。

・マスクの設計

前節までの、マスク開口面積とエッチング深さの検証に基づいた、斜面形成のための直描マスクの設計について述べる。図2-22に、45°斜面製作のための直描マスクパターンを示す。青で塗りつぶされている部分が、後述のICP-RIEプロセスでエッチングされる部分となる。本研究では、45°斜面形成のために、様々なマスクデザインを検討した結果、図2-22に

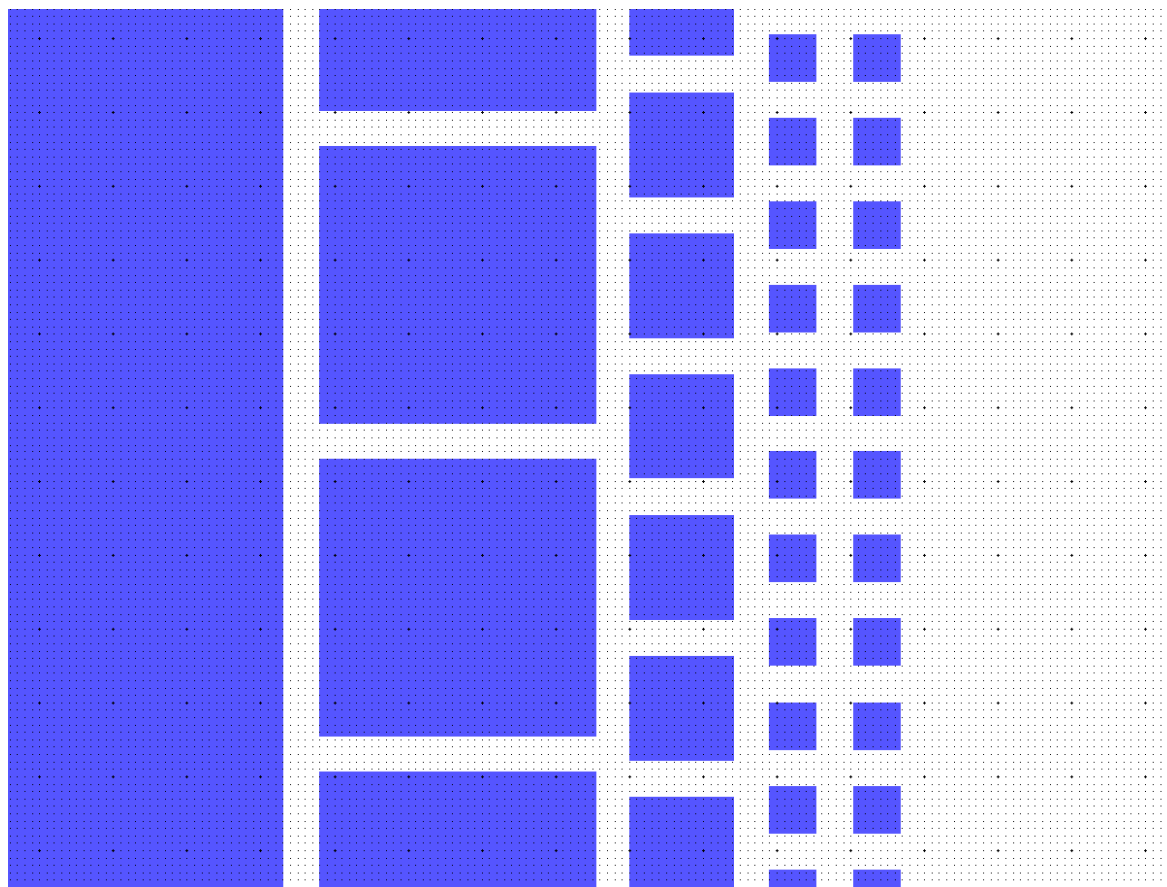


図 2-22 45°斜面形成のための直描マスクパターン

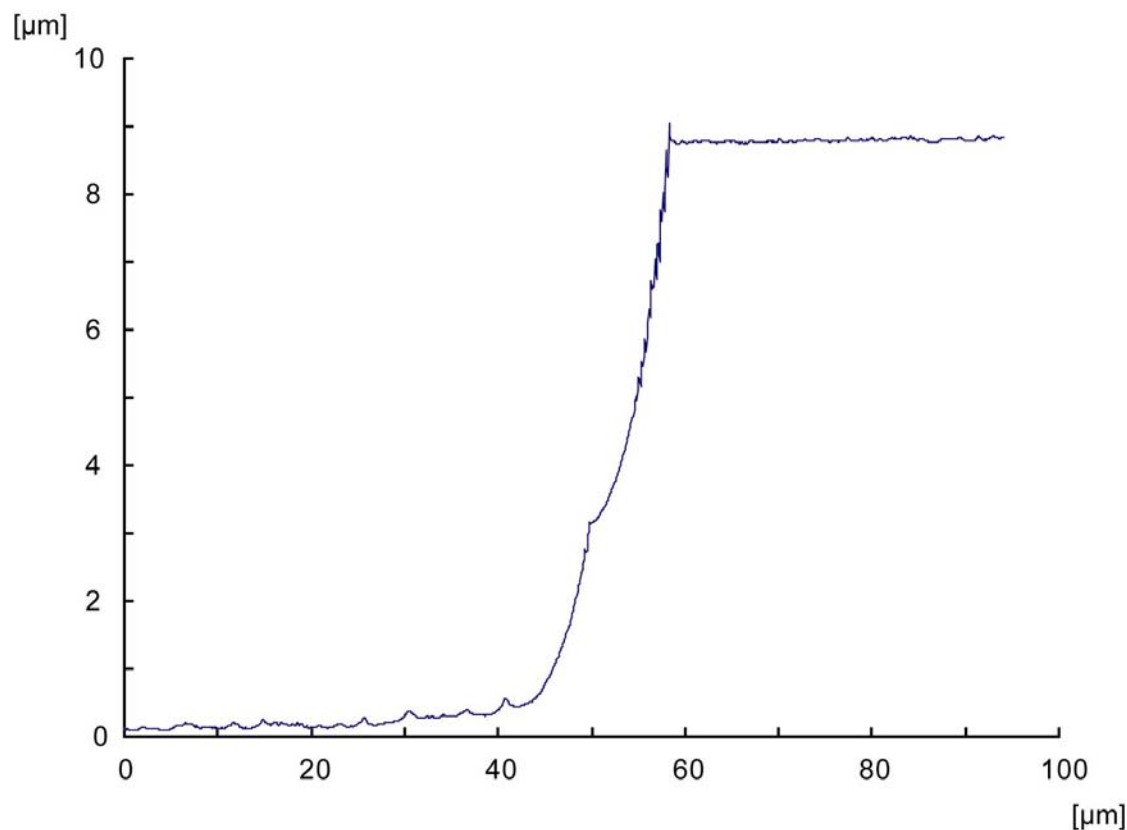


図 2-23 45°斜面プロファイル

示したような、5段の階段状のステップからなるデザインが、ICP-RIEによる等方性エッチングの際の斜面の表面粗さに関して、もっとも滑らかに製作できることから5段のデザインを採用した。デザインには、付録に示した、CADデザインをマスクデータに変換するプログラムを用いた。

・直描条件、プロセスなど詳細

EBによる、Siウェハ上へのパターン直描および、Siの異方性エッチング、等方性エッチングなどプロセスの詳細を述べる。

まず、切り出したSiウェハの自然酸化膜除去のために、46%HFにて洗浄を行なう。ウェハを110°Cのホットプレートで2分間乾燥させた後、電子線レジスト塗布プロセスへと移る。ウェハとレジストの密着性を向上させるために、OAPを挟み、その後電子線レジストZEP520Aをスピンコートする。スピンコートのプロファイルは以下の通りである。500rpm x 5sec、4000rpm x 60sec。塗布後は、ホットプレートで180°C、15分メインベークを行う。

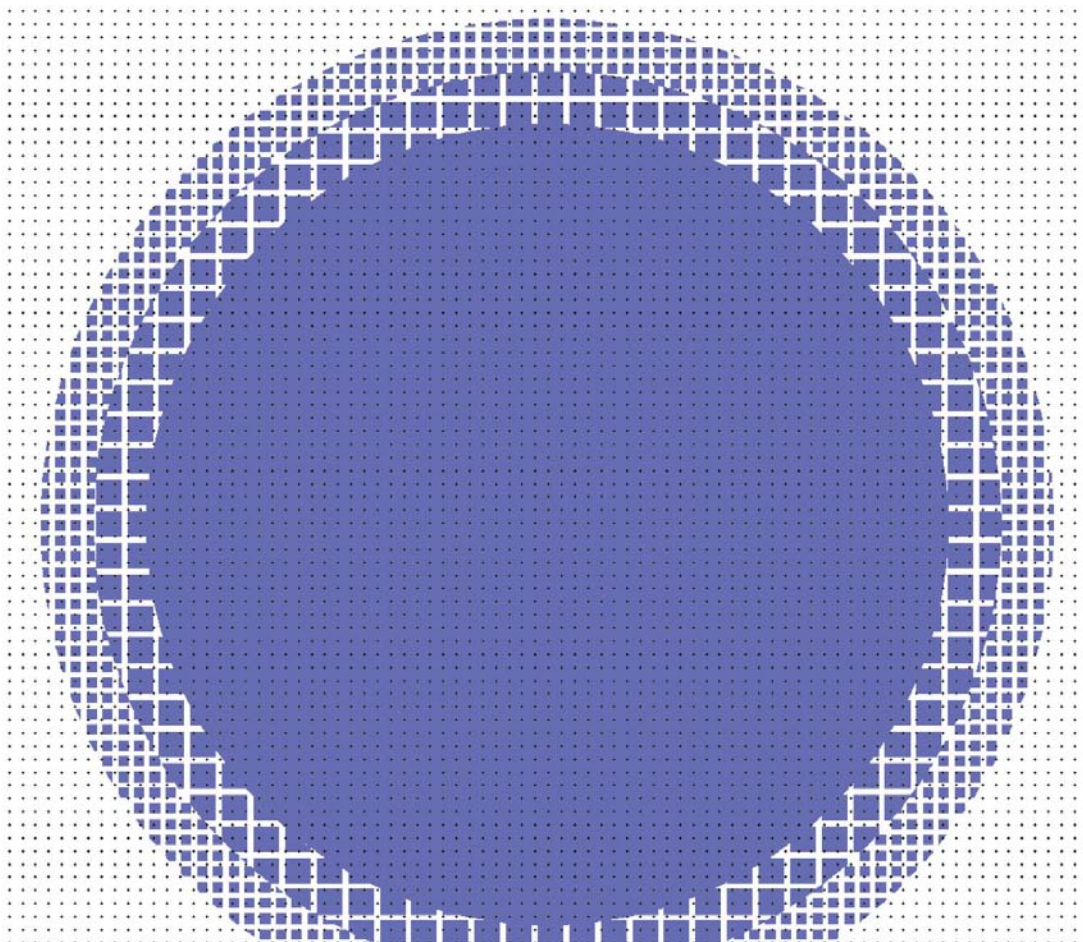


図 2-24 凹構造製作のための直描マスクパターン
(ドット間距離 10μm)

パターンのEB直描は、電子線露光量 $120\mu\text{C}/\text{cm}^2$ で行なった。現像は、1)ZMD-N50、160sec、2)ZMD-B、5sec、3)IPA、5secの順に行なっていく。

ICP-RIEエッチングは、上述のDRIE1プロセスを用いてエッチングを行なった。エッチング条件は、 SF_6 :500sccm、7sec C_4F_8 :150sccm、2sec Regulation mode: Position、Position 25%、出力：1900W/60W、温度 0°C で、エッチング時間は10minとした。

ICP-RIE後、レジストを除去するために、 O_2 プラズマエッチングを5分行なった後に、アセトンとエタノールで超音波洗浄を行なった。

その後、ICP-RIEを用いて等方性エッチングで側壁をエッチングし、加えて、表面を平滑化する。 SF_6 :130sccm、Regulation mode: Position、Position 45%、出力：500W/40W、温度 0°C で、エッチング時間は15minとした。

- ・レーザ3次元段差計による評価

レーザ 3 次元段差計で計測を行なった。断面図、斜度、表面粗さ評価。SEM による観

察も行なった。図 2-23 に、図 2-22 のマスクデザインで製作したシリコン基板上の 45°斜面の断面プロファイルを示す。設計値どおりの 45°斜面が得られたことがプロファイルから分かる。数パターンの斜面設計を行い、プロセスを行なった結果、**最大斜度 51°、算術平均表面粗さ : Ra : 10nm (平面)、Ra : 35nm (斜面)、Peak-Valley 値 : 200nm** を達成した。

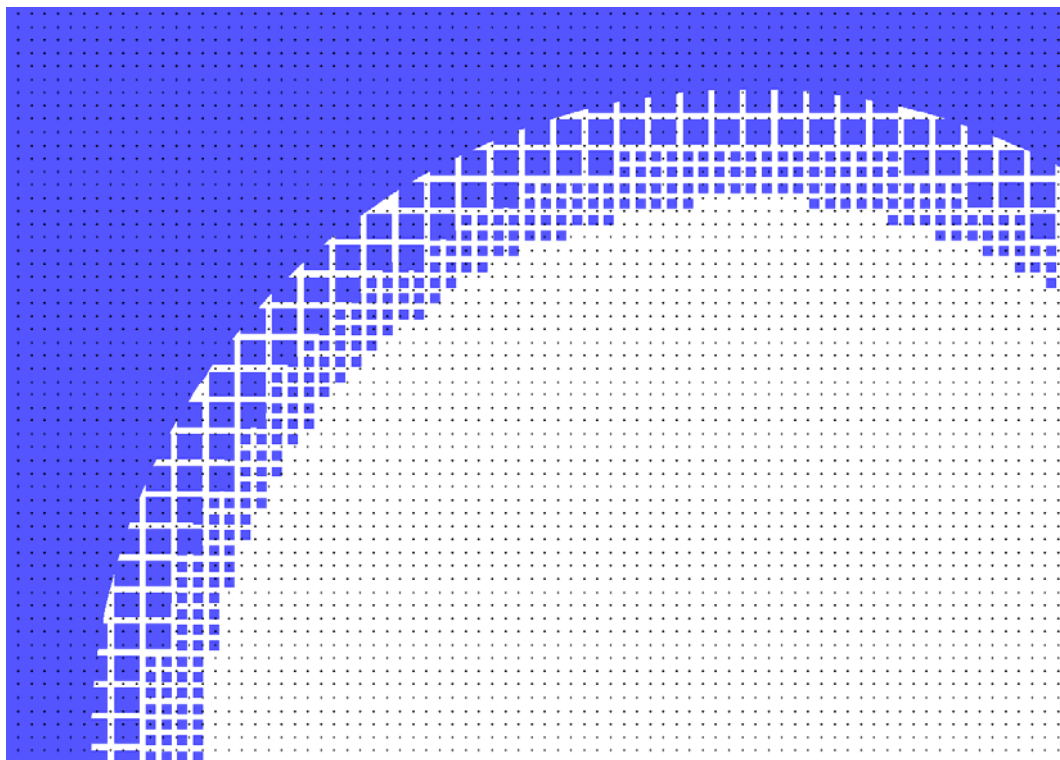


図 2-25 凸構造製作のための直描マスクパターン
(ドット間距離 10 μ m)

・斜面以外の形状試作

RIE-lagによる、3次元凹凸形状設計の有効性を検証するため、45°斜面以外に凹凸形状を試作した。図2-24に、凹形状のマスクデザイン、図2-25に凸形状のマスクデザインを示す。図2-22同様に、青で塗りつぶされている部分が、後述のICP-RIEプロセスでエッチングされる部分となる。図2-26に、凹凸形状のSEM画像を示す。

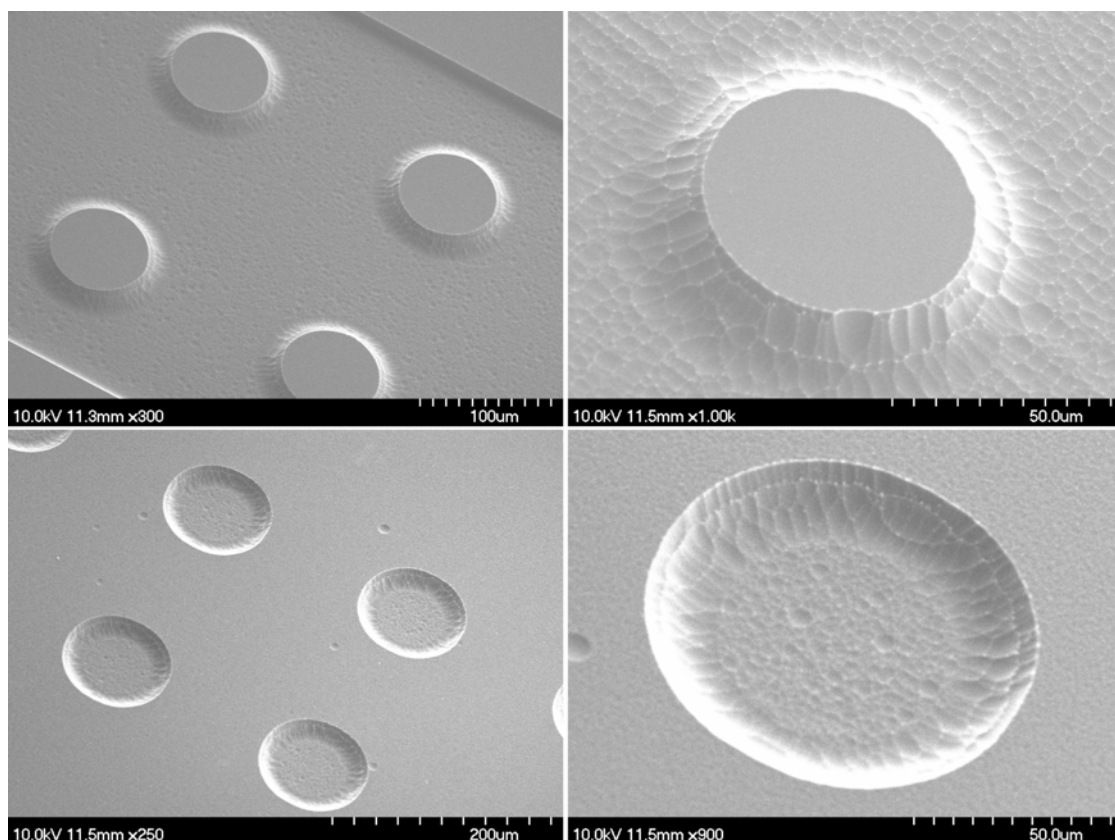


図 2-26 凹凸形状の SEM 画像

2-2-5 まとめ

量子化補正マスクエッチングと表面平坦化技術を用いた3次元曲面形成技術では、マスクの開口面積に依存したシリコンエッチングレートのラグ（RIE-lag）を利用して、シリコン表面に45°の斜面形成技術を確立した。このために、開口面積とエッチング深さの関係を実験データとして蓄積し、そのデータをもとに、凹凸形状のCADデザインを入力すると、RIE-lag用のエッチングマスクパターンを生成するプログラムを作成した。このマスクを用いてDRIEの異方性エッチングを行い、その直後にマスクの側壁をSF₆ガスによる等方性エッチングを行うことで除去し、目的の凹凸形状を製作した。このとき、異方性エッチングと等方性エッチングのプロセスの間に、HFディッピングを挟むことで、構造表面に付着したデポガスを除去し、スムーズな等方性エッチングを得られることを発見した。これにより、最終的に、最大51°の斜面形成に成功し、表面粗さRaを平面で10 nm、斜面で35 nmを達成した。また、このときのPeak-Valley値は200 nmであり、目標とした数値目標の達成に成功した。

○付録

斜面を製作するためのマスク書き出しプログラムを下記に示す。

```
(*単位はすべてnm*)
ew = 300000; (* 1つの電極の横幅*)
ei = 50000; (*電極と電極の間隔*)
el = 1000000; (* 電極の縦幅*)
wx = ew; (*描画領域のx幅*)
wy = el; (*描画領域のy幅*)
thi = 1500; (*マスク部分の壁の厚さ*)
SiO2 = 150; (*熱酸化膜の厚さ*)
z0 = 960; (*最小エッチング深さ*)
q = 1.2 Degree; (*斜面の角度*)

Area[depth_] := ; (*開口面積の関数*)

x1 = ew/2;
x2 = x1 + ei;
x3 = x2 + ew/2;
x4 = x3 + ew/2;
x5 = x4 + ei;
x6 = x5 + ew;

(*描画領域の最大値*)
xmax = x6;
ymax = wy;

(*斜面の関数*)
Slope[x_] :=
  If[0 <= x <= x1, z0 + SiO2,
    If[x2 <= x <= x3, z0,
      If[x3 <= x <= x4, Tan[θ]*(x - x3) + z0,
        If[x5 <= x <= x6, Tan[θ]*(x - x3) + z0 + SiO2, 0]]];

(*斜面グラフの表示*)
g1 = Plot[-Slope[x], {x, 0, x1}];
g2 = Plot[-Slope[x], {x, x2, x4}];
g3 = Plot[-Slope[x], {x, x5, x6}];
Show[{g1, g2, g3}, PlotRange -> Automatic]

(*出力を書き出すファイルを開く*)
stream1 = OpenWrite["outfile.tlc"];

(*tlcファイルのヘッダ書き込み*)
WriteString[stream1, "L¥n"]
WriteString[stream1, "I¥n"]
WriteString[stream1, "Openings I¥n"]
WriteString[stream1, "H¥n"]
WriteString[stream1, filename, "¥n"]
WriteString[stream1, "7.0.0.8¥n7.0.0.8¥n"]
```

```

WriteString[stream1, "1000¥num¥n"]
WriteString[stream1, "00/00/00¥n00:00:00¥n"]
WriteString[stream1, "1 0 0 100000 100000¥n"]
WriteString[stream1, "0 0 0 0¥n¥n"]

(*開口面積の計算とファイルへの書き込み*)
ycur = 0;
xcur = 0;
If[0 <= xcur <= x1 || x2 <= xcur <= x4 || x5 <= xcur <= x6,
{
  x1 = Sqrt[Area[Slope[xcur]]];
  px = x1 + thi;
  ycur = ymin;

  While[ycur < ymax,
  {
    y1 = x1;
    py = y1 + thi;

    x0 = Round[xcur + px/2 - x1/2];
    x1 = Round[xcur + px/2 + x1/2];
    y0 = Round[ycur + py/2 - y1/2];
    y1 = Round[ycur + py/2 + y1/2];
    ycur = ycur + py;

    WriteString[stream1, "=B¥n", "1 ", x0, " ", y0, " ", x1, " ", y1,
      " ", "¥n¥n"];
  }];
  xcur = xcur + px;
}, If[x1 < xcur < x2, xcur = x2,
If[x4 < xcur < x5, xcur = x5, Break[[]]]];

Close["outfile.tlc"];

```

2－3 平面可変ナノギャップ形成技術、及びギャップ駆動技術

2－3－1 研究の目的

本研究の目的は SPR バイオセンサにおいて、波長スキャンによる方法で検出する際の微小分光器を実現するために、ナノ～マイクロスケールのギャップを有した高精度可動平行平板の形成方法を確立することである。さらにその微小な可動平行平板の応用として、2枚の薄膜間の干渉を利用して分光を行うファブリペロー干渉計の2枚の薄膜ミラーとして利用することで、可変波長の光フィルタ機能実現し、その性能を評価することである。

2－3－1－1 研究の背景

近年、医療の分野において MEMS 技術を用いた微小センサによる生体情報の計測や、医療デバイスの小型化などが注目を集めている。MEMS 技術によってセンサが微小化するこ

とによって、より微小な領域に絞って計測可能であり、より細胞という生命の本質的な基本素子に迫っての医療行為が可能となるためである。また、現在の医療のキーワードである低侵襲・非侵襲治療という観点からも、MEMS 技術による医療機器の小型化が望まれている。医療分野において行われる生体情報の有効な取得方法の一つに光を用いたものがある。呈色反応を用いた吸光スペクトル解析で血液内の化学成分計測や、X 線 CT (ComputerTomography, コンピュータ断層撮影) で体内を観察することが可能である。光を用いた生体情報の取得は低侵襲・非侵襲のニーズに良く適合し、今後も発展が望まれる。そのような光学計測は MEMS 技術の得意とする分野でもある。ナノ～マイクロスケールのデバイスは光の波長を制御する上で適合性が非常に高く、光学計測以外でも光通信技術などで様々な分野のキーテクノロジーとなっている。以上の背景から、MEMS 技術を用いた医療用光学計測デバイスの実現を目標としており、その中でも体内・体外の環境情報を取得するための SPR センサで利用可能な分光デバイス製作技術の実現が期待されている。

2-3-1-2 マイクロファブリペロー干渉計

MEMS 技術は医療分野において幅広く適用可能であるが、MEMS 技術が有効と考えられるもののひとつに体内埋込型センサがあげられる。手術後の患部の経過確認や人工臓器の動作確認、内視鏡手術における局所的な生体情報の取得など、体外からの計測が困難かつ連続的な生体情報の取得が必要な場合に求められている。実際に胎児治療の治療後の経過確認や、心疾患における詳細かつ継続的な病態確認への適用の報告がされている。このように埋込型センサの要望は幅広く、実現は意義深い。MEMS 技術を用いれば、微小な光学計測デバイスを作成し、それを生体適合性に優れたカプセル内に格納することで、カプセル内から低侵襲・非侵襲な生体情報の光学計測が実現可能である。以上を踏まえ、医療用埋込型光学計測センサとしての利用も目指し、その具体的なセンサとしてマイクロファブリペロー干渉計を提案する。ファブリペロー干渉計とは、2 枚の薄膜間で光が干渉することを利用して、任意の波長に感度を持つようにギャップを制御することで可変波長光フィルタとして機能する。様々な分光法の中でも、構成がシンプルであるために MEMS 技術で作成可能な構造であり、小型化によって埋込型センサへの応用が可能であると考えられる。SPR における波長スキャンや生体組織の吸収スペクトル解析を行うことで、その組織の状態や成分などの様々な生体情報が取得できるという意味でも、直接的に生体内で機能する小型化可能な分光器のニーズは強い。

2-3-1-3 マイクロファブリペロー干渉計

埋込み型センサとしてファブリペロー干渉計を MEMS 技術で小型化し、マイクロファブリペロー干渉計を製作する上での問題点がある。それは MEMS で扱う微小領域において、ギャップを制御可能な向かい合う 2 枚の平行平板を精度良く製作することが難しいということと、その制御で平行性を維持することが難しいということである。これは、従来平行

な 2 平板を MEMS で作成しようとした場合、2 枚のミラーを間に犠牲層を挟んだ形で形成し、後からその犠牲層を取り除くという方法が取られていた。これは、2 枚の平面を予め準備しておいてそれを平行に貼り合わせようとするには、貼り合わせる際の位置合わせが困難であり、また、そもそも貼り合わせた構造同士を接合に至らせる手段が限られていたことが背景にあった。しかし、犠牲層を用いて 2 枚の平行平板を形成する場合には、その犠牲層とミラー層に必ず生じてしまう内部応力によって、ミラー全体が歪んでしまうというファブリペロー干渉計にとっては致命的な問題があった。さらに、2 枚の平行平板のギャップを制御する場合、MEMS ではその平行平板間に電圧を印加して、平板をコンデンサとした静電気力によってお互いを引き合わせるのが一般的だが、この方法では原理的に平板間の初期ギャップの 1/3 までは絶対にギャップを狭くできないという制限があった。医療で実用的に使えるマイクロファブリペロー干渉計の製作には以上のような障壁が存在している。マイクロファブリペロー開発の上で最大の障壁となっているこの 2 点

(1)犠牲層を用いた平行平板の歪み

(2)初期ギャップ 1/3 を超えられない

に対して、これらを解決するための方法は MEMS において未だ確立されておらず、解決のための手法が求められている。本研究ではこれらを解決する全く新しい平行平板製作プロセスを提案する。これらの技術はまだ MEMS において確立されておらず、実現するための手法が求められる。

2-3-1-4 研究の目的

以上より本研究の目的を、従来のプロセスでは実現不可能であった、高い平坦度・平行度を持った 2 枚の可動平板の新しい形成方法を開発し、その精度及びギャップ制御性能を検証することとする。また、その平行平板のマイクロファブリペロー干渉計としての分光性能を評価する。新しい形成方法とは具体的には、2 枚のミラーを別々に製作し、PDMS (Poly-dimethyl Siloxane)と呼ばれるシリコンゴムを用いた構造の転写技術を用いて、2 枚のミラー構造を貼り合わせる。ミラー間のギャップは TMAH (Tetramethyl Ammonium Hydroxide) による異方性エッチング、あるいは Si の部分的熱酸化による手法で形成する。TMAH による異方性エッチングの場合には、そのエッチング速度を制御することで正確な大きさのギャップを形成する。さらに、従来のようにミラー間に電圧をかけてお互いを引き合わせるのではなく、一方のミラーをもう一方のミラーとは反対側から静電気力で引っ張ることでミラー同士を遠ざける方向に動かすようにすることで、ミラー間の初期ギャップ 1/3 の可動制限を無くした。

以上より本研究では、提案するマイクロファブリペロー干渉計の製作プロセス技術の確立を行い、さらに製作技術の改善をおこなうことで、最終的に 100 nm 以下のギャップ間隔を有するナノギャップの形成を行い、ギャップ間隔変位量 800 nm を実現することを目的とする。製作プロセス技術の確立では、「2-3-2 平面ナノギャップ構造の設計」をもとに

「2-3-3 製作」を行い、さらに試作デバイスを評価するための「2-3-4 実験・考察」を行う。さらに、「2-3-5 製作技術の改善」を行うことで、従来実現が困難であった、可視～近赤外の幅広い波長範囲で透過波長を変化できる可変型ファブリペロー干渉計の製作プロセス技術を実現する。

2-3-2 平面ナノギャップ構造の設計

本節では、ファブリペロー干渉計の原理を述べ、一般的なマイクロファブリペロー干渉計についてその問題点を述べる。その上で問題点を解決するための新しいマイクロファブリペロー干渉計を提案し、キーとなる要素技術及び制約条件を踏まえたデザインについて述べる。最後に、そのデザインでの機械特性・光学特性のシミュレーションを行い、本研究で提案する新しいマイクロファブリペロー干渉計の実用性について述べる。

2-3-2-1 ファブリペロー干渉計の原理

ファブリペローの基礎的な特性について述べる。図 3-1 左図に示すように、ファブリペロー干渉計は 2 枚の半透過鏡を光の波長と同程度のギャップをおいて平行に配置されており、このギャップを調節することができる。ギャップの変化によって透過する光の波長を変化させたり、コヒーレントな光の透過率・反射率を変化させられるハーフミラーとして利用されている。

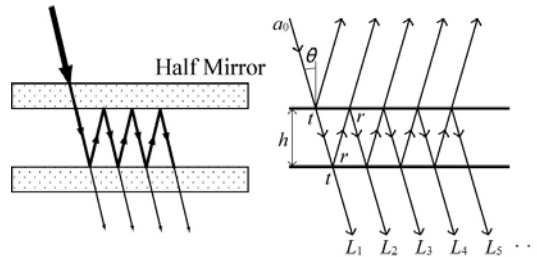


図 3-1 Principle of Fabry-perot interferometer

図 3-1 右図にファブリペロー干渉計の模式図を示す。ここでは簡単のために半透膜は理想的な厚さ 0 の薄膜とし、薄膜内での干渉は考えない。ファブリペロー干渉計に入射角 θ で振幅 a_0 、波長 λ の光が入射する場合を考える。半透過鏡の振幅透過率を t 、振幅反射率を r とすると、図に示す透過光 $L_1, L_2, L_3, \dots$ の振幅はそれぞれ $a_0 t^2, a_0 t^2 r^2, a_0 t^2 r^4, \dots$ となる。ここで隣接する透過光間の位相差 δ は

$$\delta = \frac{4\pi h \cos \theta}{\lambda} \quad (3-1)$$

となることを考えて、透過光の複素振幅 a_t は

$$a_t = a_0 t^2 + a_0 t^2 r^2 e^{i\delta} + a_0 t^2 r^4 e^{i2\delta} + \dots \quad (3-2)$$

と表せる．これは Stokes の定理より $t^2 = 1 - r^2$ を用いて，

$$a_t = \frac{a_0(1-r^2)}{1-r^2 e^{i\delta}} \quad (3-3)$$

とまとめられる．よってファブリペロー干渉計を透過する光の透過率 T は，入射光強度を I_a ，透過光強度を I_t ，強度反射率を $R = r^2$ として以下のようなになる．

$$T = \frac{I_t}{I_a} = \frac{|a_t|^2}{|a_0|^2} = \frac{1}{a_0^2} \cdot \frac{a_0^2(1-r^2)^2}{1+r^4-2r^2 \cos \delta} = \frac{1}{1 - \frac{4R \sin^2(\delta/2)}{(1-R)^2}} \quad (3-4)$$

この結果に基づき，ミラー間隔 $h = 1000$ [nm] において強度反射率が $R = 0, 0.1, 0.5, 0.9$ のときの透過率と波長の関係を図 3-2 に示す．

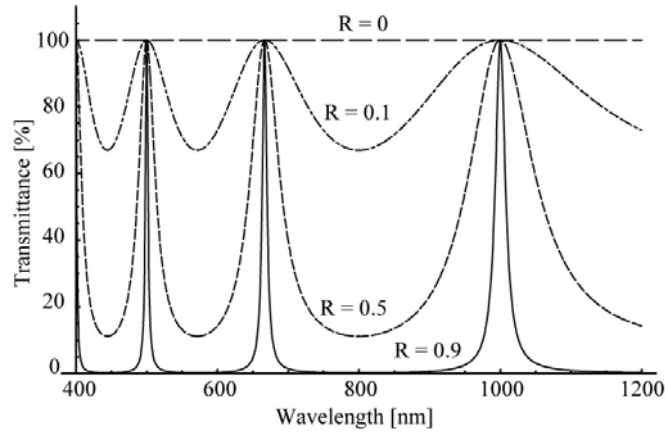


図 3-2 Transmittance change with reflectance ratio

簡単のため入射角 θ は 0° とした．図 3-2 から，反射率が高いほど透過光のピークが鋭くなり，波長の選択性が高まることが分かる．また，ピークは式(3-4)において $\sin(\delta/2) = 0$ のとき，即ち，

$$\lambda = \frac{2h \cos \theta}{m} \quad (m = 1, 2, 3, \dots) \quad (3-5)$$

の場合である．

2-3-2-2 構造の設計

本節では，従来の典型的なマイクロファブリペロー干渉計の問題点を述べ，それを解決するための本研究での新しいマイクロファブリペローのコンセプトと，そのためのキーとなる要素技術について述べる．

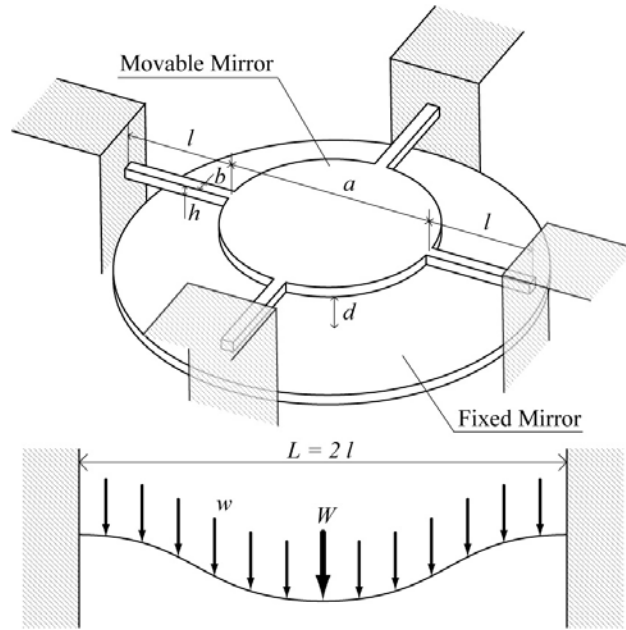


図 3-3 Mechanical model of typical micro Fabry-Perot interferometer.

図 3-3 に典型的なマイクロファブリペロー干渉計のモデルを示す．2 枚のミラー間に電圧をかけることで，生じる静電気力を利用してギャップを狭くすることが可能である．まずはこのモデルで材料力学計算を行い，機械特性を明らかにすると共に，その限界を示す．尚，2 枚のミラーの材質は，本研究で用いるミラーの材質と同じく単結晶シリコンとして計算する．始めに，可動ミラー電極に加わる力と変形量を求める．可動ミラーは図 3-3 に示すように，広い円形ミラーが幅の細い 4 本の梁によって支えられた構造になっている．また，その下にギャップをもって十分に広い面積の平坦な固定ミラーが配置されている．このとき，4 本の梁と円形ミラー中心部分での断面 2 次モーメントはそれぞれ，

$$\begin{aligned} I &= \frac{1}{12}bh^3 \\ I' &= \frac{1}{12}ah^3 \end{aligned} \quad (3-6)$$

となっている．ここで，円形の中心部の径 a は 4 本の梁 b よりも 10 倍程度太く，また，円形ミラーは 4 方向から支えられているために 2 方向から支えられている梁よりも変形しにくいと考えられる．そのため実際の断面 2 次モーメントは梁の 10 倍以上であるので，ミラー部分では変形しないと仮定して計算を行う．この仮定の下では図 3-3 下のように，中心部分に集中加重 W が加わり，それ以外の梁の部分に分布加重 w が加わっているとモデル化できる．このときの中心部分のたわみ v は次式となる．

$$v = \frac{WL^3}{192EI} + \frac{wL^4}{384EI} \quad (3-7)$$

ここで E はシリコンのヤング率 190×10^9 [Pa] である．続いて 2 枚のミラー電極に加わる力から集中加重 W と分布加重 w を求める．表面積が S の 2 枚の電極が距離 d で置かれていて，電圧 V [V] が印加された場合の力 F [N] は

$$F = \frac{1}{2} \frac{\varepsilon_{air} \varepsilon_0 S}{d^2} \cdot V^2 \quad (3-8)$$

で表される． ε_0 は真空中の誘電率， ε_{air} は空気の比誘電率である．式(3-8)より W と w はそれぞれ，

$$\begin{aligned} W &= \frac{1}{2} \cdot \frac{\varepsilon_{air} \varepsilon_0 \cdot \pi(a/2)^2}{(d-v)^2} \cdot V^2 \\ w &= \frac{1}{2} \cdot \frac{\varepsilon_{air} \varepsilon_0 \cdot b}{(d-v)^2} \cdot V^2 \end{aligned} \quad (3-9)$$

と求められる．これを式(3-6)と共に式(3-7)に代入すると最終的に次式が得られる．

$$v = \frac{\varepsilon_{air} \varepsilon_0}{(d-v)^2} \cdot \frac{\pi(a/2)^2 l^3 + bl^4}{4Ebh^3} \cdot V^2 \quad (3-10)$$

これが印加電圧 V とたわみ v の関係式である．ここから， v の挙動を調べるために，式(3-10)の両辺を V で微分すると，

$$\begin{aligned} \frac{d}{dV} \{v(d-v)^2\} &= 2CV \\ \leftrightarrow \frac{dv}{dV} &= \frac{2CV}{(3v-d)(v-d)} \end{aligned} \quad (3-11)$$

と変形できる．ここで C は構造の寸法に依存する定数

$$C = \varepsilon_{air} \varepsilon_0 \cdot \frac{\pi(a/2)^2 l^3 + bl^4}{4Ebh^3} \quad (3-12)$$

である．式(3-11)が示すところは， $v \rightarrow d/3$ でたわみの電圧に対する変位が無限大となり，ギャップがゼロになる方向に可動ミラーが引き込まれることを意味している．つまり，原理的にこの構造ではミラーのギャップを初期ギャップの $1/3$ までしか制御することができない．

本研究では以上の問題点を解決するための新しいマイクロファブリペロー干渉計の製作方法を提案する．本研究で提案する新マイクロファブリペローで最も画期的な点は，ミラーに電圧をかけることで近づけるのではなく，遠ざける設計にしたことである．これにより，ミラーの初期ギャップまでの可動域制限を無くすることが可能となった．SOI (Silicon on Insulator) と呼ばれる薄膜単結晶 Si，絶縁層(SiO₂)，基板 Si の三層構造ウェハ 2 枚を製作に用い，2 枚のミラーを別々に製作，最後に貼り合わせて接合する．このように別々にミラーを製作することで，犠牲層を用いた場合に比べて格段に小さな応力でミラー平面を形成できる．しかし一方で，別々に製作してしまったことで，平行度を高く張り合わせるための方法・工夫が求められる．この方法として，SOI 表面の研磨された極めて平坦な平面同士を，

水酸基同士の接合力を利用して直接的に接合させ、さらにその平坦な SOI 表面に対して、ミラー面を高さは異なるが平行に製作しておくことで、それらを貼り合わせたときにミラー同士も十分に平行であるという手法を提案する。

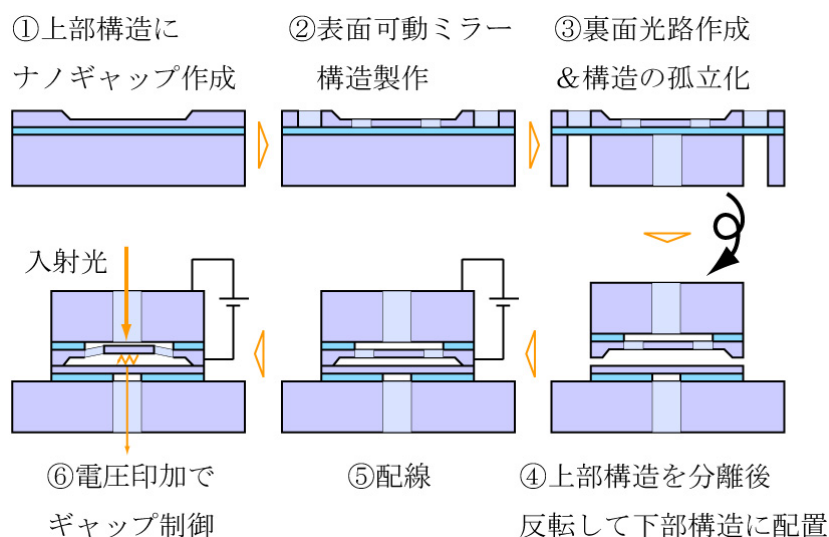


図 3-4 Schematic fabrication flow

図 3-4 に製作方法の概要を示す。まず可動ミラーを有する上部構造 SOI 表面の単結晶 Si 層を TMAH (Tetramethyl Ammonium Hydroxide) による異方性エッチングにより、元の Si 表面から極めて高い平坦性を維持したままナノギャップを形成する(図 3-4 ①)。続いて上部構造の表面・裏面を加工し、分離可能な状態にする(図 3-4 ②~③)。別のプロセスにて製作した、固定ミラーを有する下部構造に上部構造を PDMS を用いたスタンピング技術を用いて転写し、直接接合とシリコンフュージョンボンディングの技術を用いて接合力を強固なものにする(図 3-4 ④)。最後に上部構造に電圧を印加できるようにアルミワイヤで配線を行う(図 3-4 ⑤)。以上のプロセスを経て、新マイクロファブリペローによる分光が可能となる(図 3-4 ⑥)。

2-3-2-4 製作時の各プロセスに応じた境界条件

2-3-2-4-1 TMAH

単結晶シリコンは、結晶性のために、TMAH (Tetramethyl Ammonium Hydroxide)や KOH といった強アルカリ溶液に対して、特定の結晶方向に向かって優先的にエッチング（異方性エッチング）が進行する。中でも TMAH は MEMS プロセスにおいて異方性エッチングに良く用いられており、温度や濃度を変えることで、エッチングレートを制御することが出来る。またそのエッチング面は平坦を良く維持し、そのために本研究では初期ギャップとして TMAH によるエッチングを利用しながらも、その面をミラーとして利用することが可能となる。

2-3-2-4-2 PDMS スタンプング

上部構造と下部構造を張り合わせる際に、シリコンゴムの一種である PDMS (Poly-dimethyl Siloxane) を用いた。PDMS は任意の型に成型可能であり、また、その表面に適度な粘着性を持っていることを利用して、上部構造の把持が可能である。図 3-5 に PDMS を用いた上部構造の、下部構造へのスタンプング方法を示す。

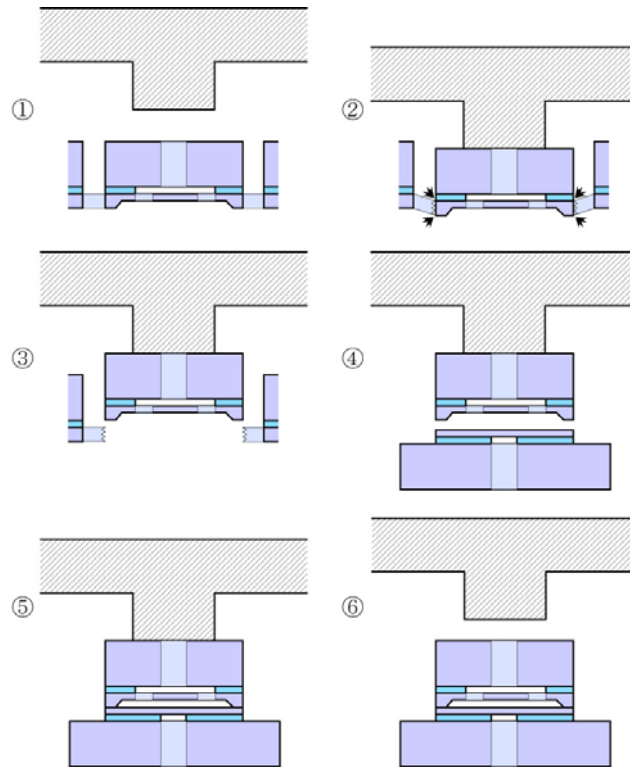


図 3-5 Schematic stamping flow

まず、円柱形に成型した PDMS を、反転させた上部構造の上から押し付ける(図 3-5 ①). そのままゆっくりと押し下げていくと、上部構造を保持していた僅かな架橋構造が破壊され、PDMS 表面の粘着性によって上部構造は PDMS に把持される(図 3-5 ②). そのまま引き上げ(図 3-5 ③), 下部構造に接地させる(図 3-5 ④～⑤). ここで、次項で述べる直接接合が接地表面に生じる。PDMS の粘着力よりもこの直接接合の接合力の方が勝るために、PDMS を引き上げると上部構造は下部構造に残される(図 3-5 ⑥). 下部構造への転写で PDMS スタンプングを使うことによるメリットを以下に挙げる。

- (1) 上部構造の裏面のみを用いた把持のために、構造を傷つけることが無い
- (2) PDMS が透明なため、下部構造を透かして確認しながら正確な位置合わせが可能
- (3) 常に上部構造の表面が下を向いているため、表面に汚れが付着しにくい

特に(1)と(3)が重要である。構造を傷つけるときに発生する微小な飛沫や、空気中に存在する塵が接合平面に僅かでも存在すると、それが妨げとなって、水酸基の結合が進まず、直

接合にとっての致命的な障害となるため、細心の注意を払って接合面を保護しなければならない。

2-3-2-4-3 直接接合

前述した PDMS スタンプングが成功するためのキーとなる直接接合について述べる。貼り合わされる 2 枚のシリコン平面が以下の条件を満たすとき、接合面には速やかに直接接合が進行する。

- (1) 接合平面が極めて平滑であること
- (2) 接合面に塵が全く無いこと
- (3) 接合面に水酸基が存在すること

本研究では、SOI ウェハの研磨面を 2 枚の接合面に用いることで(1)を満たし、製作プロセス中に十分な洗浄を行い、可能な限り表面を清浄に保ち続けることで(2)を満たした。また、(3)に関しては、プロセスの最後に O_2 プラズマを表面にかけることで、表面を水酸基を持った親水性にすることが可能である。それ以外でも、RCA-SC1 洗浄を行うことで表面を親水性にすることが出来る。しかし、リリース後の SC-1 洗浄は、高い確率でスティクションを生じてしまい、詳細は後述するが、その場合は、針でつつくなどしてスティクションを解消しなければならない。このときにミラー構造を破壊、もしくは構造を削ってしまうことで細かい粉塵が表面についてしまう恐れがある。ただ、一方の O_2 プラズマも、構造を破壊する可能性が少なからずある。5 μm のミラー厚であれば何とか耐えられるが、3 μm だと破壊される確率が格段に上がってしまうことを確認した。上記の条件を満たした平面を貼りあわせると、その間には室温でも水素結合が生じることが直接接合の実体である。実際には、表面に水酸基が無い場合でも直接接合が生じたと報告されているが、この場合の接合は水素結合によるものではなく、van der Waals によるものであると示唆されている。本研究ではこの後のアルミワイヤによる配線時に、構造に相応の力がかかり、その力には水素結合による接合力では耐えられない。そこで配線の前に、さらにシリコンフュージョンボンディングを行うことで、結合力を強化し、配線を安全に行えるようにする。シリコンフュージョンボンディングには水素結合が必要であるため、van der Waals 力による直接接合は利用できない。つまり、破壊の危険性があっても、 O_2 プラズマか RCA-SC1 洗浄による接合表面の親水性修飾の必要がある。

2-3-2-4-4 シリコンフュージョンボンディング

図 3-6 にシリコンフュージョンボンディングによる接合表面での変化を示す。直接接合でシリコン平面間には水素結合が生じている場合、これをさらに加熱 (200~400°C) すると、脱水縮合が生じる。これをさらに熱すると残った酸素が拡散し、Si 間の直接的な結合に至ると考えられている。この加熱は窒素雰囲気下よりも酸素雰囲気下の方がより強固な結合が生じると報告されているが、本研究では、シリコン表面の必要以上の酸化を防ぐために、

窒素雰囲気下で行った。

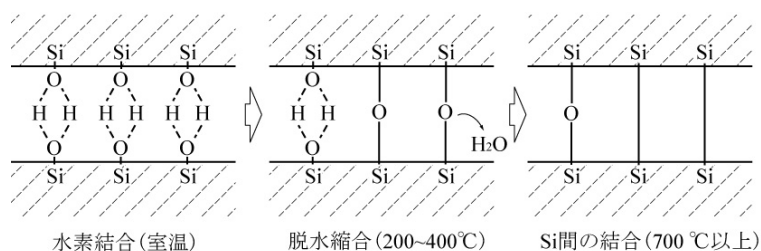


図 3-6 Model of Silicon fusion bonding

2-3-2-5 SOI ウェハの制約条件

本研究では、既に述べたように SOI ウェハを用いることで多くのメリットを得ている。その一方で、SOI ウェハを用いることによるデメリットも存在する。本節では、そのようなデメリットを述べると共に、それに対処するために避けられない制約条件について述べる。対処法はマイクロファブリペローの要求仕様に反する部分もあり、それに対する本研究の限界についても触れる。

SOI ウェハは MEMS プロセスにおいて極めて有効な材料だが、問題点も存在する。その一つが SOI ウェハに内在する残留応力である。SOI ウェハは、その工業的な製法上、表面の薄膜シリコン層と中間の SiO₂ 層に圧縮応力がかかっている。図 3-7 ①にその様子を示す。SiO₂ 層の応力は薄膜シリコン層の応力よりも強い。これは、シリコンの熱膨張係数の方が、SiO₂ の熱膨張係数よりも高いので、熱した状態で張り合わせられると冷えた場合により強く圧縮されるためである。そのために、SOI ウェハの基板を裏から掘って表面の 2 層だけが残るような状態になると、図 3-7 ②に示すように、SiO₂ の応力が開放されて SiO₂ 側に大きく歪んでしまう。このときに歪む力はとても大きく、表面の薄膜シリコンが歪みに耐えられずに SiO₂ もろとも破壊されてしまう場合がある。本研究の製作プロセスではこの図 3-7 ②の状態を必ず経なければならず、この応力に耐えるための対策が必須である。本研究でとった対策は大きく二つある。一つが、次章で詳説するが、表面 2 層だけになる間はその上にレジストを保護膜として使うことで、破壊を防ぐことである。もう一つが、表面の薄膜シリコン層が 5 μm, SiO₂ 層が 2 μm, 基板シリコン層が 450 μm の SOI を使うことである。5 μm の薄膜シリコンは 2 μm の SiO₂ の応力に耐えられることが確認された。

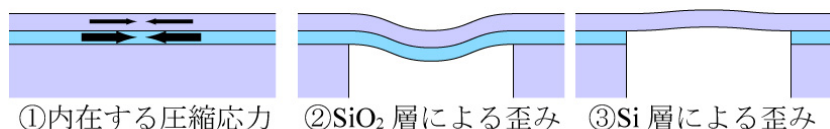


図 3-7 Skew by remaining stress

接合面を最終的に親水性に修飾するために、 O_2 プラズマか RCA-SC1 洗浄を行わなければならない。しかし、これらのプロセスは構造に一定の圧力が加えられるものであり、それに耐えうる強度が求められる。本研究のマイクロファブリペローのデザインにおいては、表面薄膜シリコン層が $5\ \mu\text{m}$ の場合では耐えられて、 $3\ \mu\text{m}$ の場合は破壊されてしまうことが確認された。

以上の制約条件により、薄膜シリコン層が $5\ \mu\text{m}$ の SOI ウェハを利用する必要があることが分かった。しかし、これは即ちマイクロファブリペロー干渉計のミラーの厚さが $5\ \mu\text{m}$ 程度になることを意味している。マイクロファブリペローの光学特性の検証によれば、材質が単結晶シリコンで厚さが $5\ \mu\text{m}$ のミラーの場合、ミラー内での薄膜干渉によって分光性能が著しく下がってしまう。しかしながら、確かに $5\ \mu\text{m}$ のミラーだけでは優れた分光特性には期待できないが、ミラー表面への金属薄膜の多層蒸着やその他構造の改良によって、分光性能は改善が可能であると考えられる。また、製作プロセスの高精度化や、SOI ウェハ残留応力の改善・解消によって、将来的には十分に薄い薄膜シリコンミラーを用いた製作は可能であろう。現段階においては、ミラー厚以外の、ミラーの平坦性や平行性もマイクロファブリペロー干渉計には重要な要素であり、これらを高い精度で製作可能であるということは、極めて意義深いことであると考え、本研究では表面の薄膜シリコン層が $5\ \mu\text{m}$ 、 SiO_2 層が $2\ \mu\text{m}$ 、基板シリコン層が $450\ \mu\text{m}$ の SOI を用いた製作を行うこととした。

2-3-2-6 応力を考慮した初期ギャップの調整

前項までで、製作中に SiO_2 層の応力での破壊を防ぐことが可能であると述べた。しかし、もう一つ無視できない応力が残っている。 SiO_2 層が無くなってもなお残る、表面シリコン層の残留応力である。図 3-7③に示すように、 SiO_2 層が除かれて、表面一層だけになったシリコン層は、逆に表面方向に反る。表面シリコン層に生じていた残留圧縮応力は、 SiO_2 層のそれと比べると遥かに小さいものであり、その歪みで破壊されるということは無い。しかし、ミラー表面の平坦性が必要とされるマイクロファブリペロー干渉計において、この僅かな歪みですら致命的である。図 3-8 に $5/2/450\ \mu\text{m}$ の SOI ウェハの裏に直径 $500\ \mu\text{m}$ の円形の穴を掘り、表面のシリコン層だけにしたときの状態を図示する。このとき厚さ $5\ \mu\text{m}$ の表面シリコンは歪み、その大きさは最大で $600\ \text{nm}$ にも達していた。

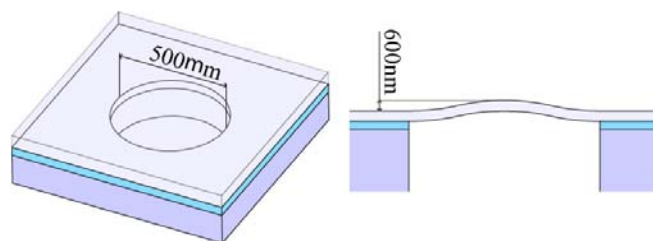


図 3-8 Large skew without beams

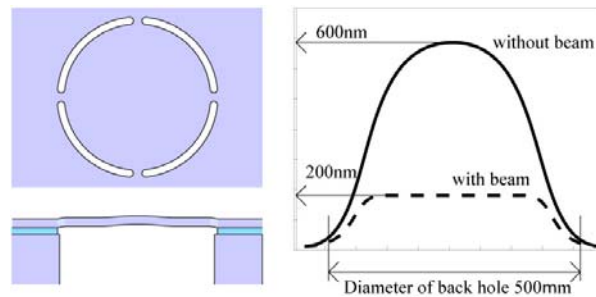


図 3-9 Improvement skew with beams

本研究でのマイクロファブリペロー干渉計の下部構造は図 3-4 で示したように、表面のシリコン層のみを残した、図 3-8 と同じ構造なのだが、このように歪んでしまうのでは、ミラーの高い平坦度は望めない。そこで、図 3-9 左図に図示するように、単に裏面に穴を製作するだけではなく、ミラー部を上下左右の 4 箇所の梁で支えるような構造にすると、図 3-9 右図のグラフのように梁部分ではやはり歪んでしまうものの、ミラー部は高い平坦性を維持できることが分かる。また、ミラー周辺の溝部分にミラーが膨張することで応力の大部分が開放されるために、全体の歪む大きさも軽減される。とは言うものの、やはり歪みはゼロには出来ない。これは同様に梁構造でミラーが支えられているマイクロファブリペロー干渉計の上部構造についても全く同様である。ただし、歪みの大部分は梁の部分で生じ、ミラー平面は平坦を保っている。むしろ積極的に梁を歪ませて、ミラーの平面を確保することが出来るという点が特筆できる。この歪みは、2 枚のミラー間の初期ギャップを狭める方向に生じているので、どの程度歪みが生じているのかを予め計測し、それに応じて改めて TMAH で形成する段差の大きさを決定すれば良いことが分かる。

2-3-2-7 機械特性を考慮したデザインの決定

以上までを踏まえて、本研究で用いるマイクロファブリペロー干渉計の上部構造・下部構造のデザインを図 3-10 に示す。図 3-10 左図が可動ミラーを持つ上部構造である。四隅にある台形部分が、初期ギャップを形成するための段差である。図 3-10 右図が固定ミラーを持つ下部構造である。左右の図に四隅に突起部があるが、この部分は二つの役割を担っている。一つは、配線端子としての役割である。上部構造の可動ミラーのある層は、下部構造に張り付けた後は配線可能な部分がこの突起部だけになる。恐らくは、下部構造と接地することで下部構造固定ミラー部分と導通するのであろうが、シリコンフュージョンボンディングによって接合面が酸化されている可能性もあるため、念のために端子としてデザインした。もう一つの役割は、PDMS スタンプングの際に正確な位置合わせをするためのアライメントマークである。上部構造と下部構造のアライメントが不十分で、ずれて張り合わされてしまった場合、通常であれば可動ミラーに遮られて静電気力が殆ど及ばない固定ミラーにまでも力が働いてしまう恐れがある。そうすると、固定ミラーまでもが動いて

しまい、ギャップの制御が出来なくなるため、上部構造と下部構造の位置合わせは重要である。

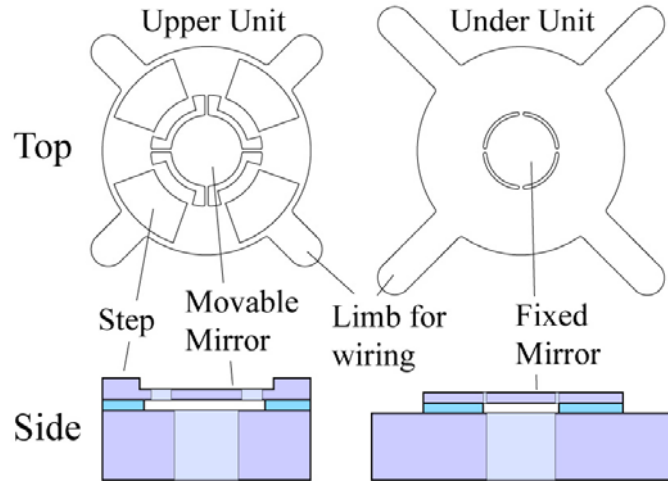


図 3-10 Upper and under unit design

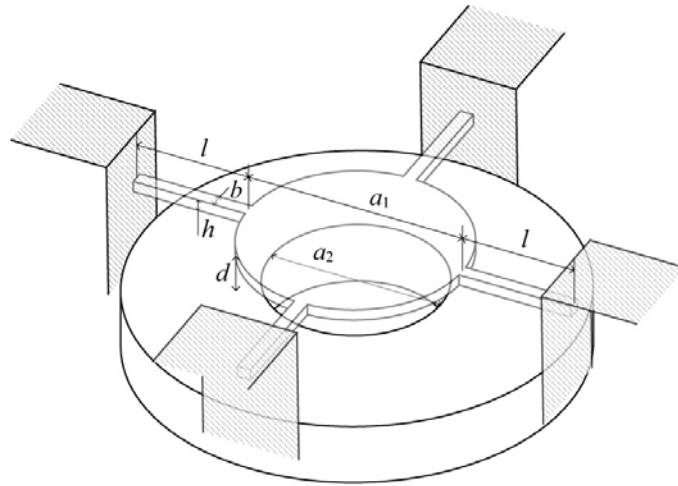


図 3-11 Model for dynamic mechanical property

次に、図 3-10 に示した上部構造のデザインに従い、梁及びミラーの寸法を決めるために、その機械特性を検証する．基本的には図 3-3 に示したモデルとほぼ同様に考える．異なるのはミラーを引き込む電極に光を通すための穴があることである．そのモデルを図 3-11 に示す．開いている穴の分、可動ミラーとコンデンサとして重なる部分が少ない．実際には重なっていない部分も力を及ぼすのだが、ここでは寸法を決めるための大まかな傾向を掴むために、重なっている部分だけが力を及ぼすと仮定して計算する．その場合、式(3-10)より、

$$v = \frac{\varepsilon_{air} \varepsilon_0}{(d-v)^2} \cdot \frac{\pi \left\{ (a_1/2)^2 - (a_2/2)^2 \right\} l^3 + b l^4}{4 E b h^3} \cdot V^2 \quad (3-13)$$

となる．ここで、式(3-13) よりミラーの高さの変位にもっとも影響を与えるのは梁の長さ l であり、次に大きな影響を与えるのがミラーの厚さ h であることが分かる．これらと比較して、梁の幅 b が変位に与える影響は少ないことが分かる．ただし、ミラーの厚さは使用する SOI ウェハの薄膜シリコン層の厚さから TMAH でエッチングする深さを引いたものになり、本研究では制約上 5/2/450 μm の SOI を使用することは前項で述べた．つまり、ミラーの厚さ h はミラー間の初期ギャップをいくつにするかによって自動的に決まる値であり、ここでは変更できない．また、梁の幅 b 及び、ミラー径 a_1 と裏の穴の径 a_2 の差 $a_1 - a_2$ は、製作プロセスの最後で HF 蒸気リリースにかかる時間を決めるため、あまり大きくすることが出来ない．一方で $a_1 - a_2$ を小さくしすぎると、プロセスの途中の DRIE でのエッチングの際に、 a_2 が設計よりも大きくなってしまふことがあるため、電極として重なる部分がなくなってしまう．従って、ここで設計できる寸法は、主に梁の長さ l だけになる．この l を決めるために、式(3-13)を用いて l をパラメータとした印加電圧とミラーの変位との関係を求める．その上でその他の寸法を制約条件を考慮しながら決定しておく．

まず、ミラー直径は大きければ大きいほど干渉部分に入射できる光量が増え、感度が増す．しかし、大きくしすぎるとミラー面の応力によって歪みも大きくなってしまふ．そこで、ミラー径は十分に大きく確保しながらも、歪みを許容範囲に抑えることができると考えられる、

ミラー直径 a_1 : 500 [μm]

に決定した．次に裏面の穴径だが、これは前述したように、HF 蒸気でのリリースに要する時間を決める重要な寸法である．HF リリースの時間が増えるということは、余計な部分の SiO_2 までリリースされてしまうことを意味し、それによって表面薄膜シリコン層の応力が余計に解放されてしまふ．そのため、リリース時間は最小限に抑える必要がある．ただし、 $a_1 - a_2$ はある程度の幅が無いと、電圧が印加される面積が狭くなってしまふことと、製作プロセスの誤差で裏の穴の位置が表のミラーに対して僅かでもずれてしまふと、光がミラーを透過せずに入ってしまう．これらのような、原理と、実際のプロセスを行う上での技術と経験に基づいた判断の結果、

裏の穴の径 a_2 : 450 [μm]

に決定した．つまり、HF 蒸気リリースが必要な幅は、

$$\frac{500[\mu\text{m}] - 450[\mu\text{m}]}{2} = 25[\mu\text{m}] \quad (3-14)$$

となる．同様に HF 蒸気リリースの制限を受けるのが梁の幅 b であるが、これも式(3-14)と同程度にして、

梁の幅 b : 20 [μm]

とした．ミラーと下の電極との高さ h は、これも SOI の SiO_2 層の厚さがそのまま h となるので、

ミラーと電極の間の高さ h : 2 [μm]

である．以上の値を用いて，式(3-13)より，現実的な電圧で十分な変位を得るための梁の長さを求める．を 100 [μm], 150 [μm], 200 [μm], と変えたときの印加電圧とミラーの変位の関係を図 3-12 に示す．

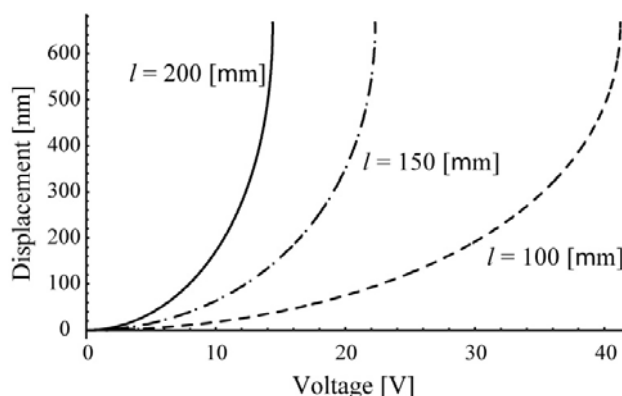


図 3-12 Relationship between the displacement of the gap and applied voltage.

これを見ると分かるように，最大印加電圧 40 [V] 程度で 3 つの梁の長さ全てで，変位上限値である初期ギャップ 2 [μm] の 1/3 の 650 [nm] まで変位できている．低電圧駆動という意味では，梁の長さが 200 [μm] の場合が最も良いが，梁が長すぎると応力によって歪む量も増えてしまう．逆に短すぎた場合，技術的な制約ではあるが，ミラーがスティクションした場合に修復させにくいというデメリットがある．そこで，

梁の長さ l : 150 [μm]

として製作することにした．

2-3-3 製作

設計したマイクロファブリペローの具体的な製作方法と，その際の注意点などを述べる．

2-3-3-1 上部構造の製作

本節では段差構造とミラー部を持つ上部構造の製作方法について述べる．詳細なプロセス条件に関しては後述する．設計の部分で述べた理由により，本研究では 5/2/450 μm の SOI ウェハを利用する．ウェハは表面の結晶方向が<100>で，ダイシングソーにより 1 inch 四方に切り出して用いる．研磨されていない SOI ウェハの裏面には自然酸化膜がついているので，HF に浸けてこれを除去する．注意すべきは，ダイシングソー及び HF に浸けるプロセスの際にウェハが汚れることがあるので，常に顕微鏡でウェハ表面の状態を確認しながら，必要に応じて適宜アセトン+超音波洗浄や RCA-SC1 洗浄を行う．汚れが残っているままランプヒータで高温に熱してしまうと，不純物がシリコン内部に拡散してしまう恐れがある．

2-3-3-1-1 TMAH による段差構造の製作

TMAH を用いてシリコンを均一にエッチングし、段差構造を製作する。前処理で洗浄したウェハをランプヒータで 1100°C 45 min 酸化し、表面に熱酸化膜を形成する。熱酸化した表面にレジストを塗布し、フォトリソグラフィーでこのレジストをパターニングした後、さらに BHF (Buffered HF)により熱酸化で形成した酸化膜をパターニングする。この酸化膜をマスクとして SOI ウェハの表面シリコンをエッチングする。このとき、酸化膜の上にはレジストが付きにくいので、OAP (東京応化、表面改質親水) をスピコートで塗布して表面を疎水性にしてからレジストを塗布する必要があることに注意する。この BHF でウェハの裏面に形成されていた酸化膜も除去される。TMAH はエッチングレートを低くするために 50 °C で使用する。50 °C におけるエッチングレートは約 80 nm/min 程度であるが、TMAH の濃度によっても多少エッチングレートは上下する。そのため、こまめに蝕針段差計で深さを測定しながら、目標の深さまでエッチングする必要がある。本研究では 1000 nm の段差を目標としていたので、12~13 min を要した。図 3-13 に TMAH でエッチング後の顕微鏡写真を載せる。この過程で熱酸化によって形成した酸化膜には、TMAH に対するマスクという役割以外にも段差部分の保護膜としての重要な役割を持っている。TMAH のエッチングを終えて、段差構造部分にのみ残っている酸化膜は、プロセスの最後に構造全体をリリースするまで残して、この後のプロセスの間、構造の表面を保護する膜として機能させる。この段差構造表面を如何にして清浄に保ったまま下部構造と張り合わせるかが、接合が成功するか否かのキーポイントとなる。

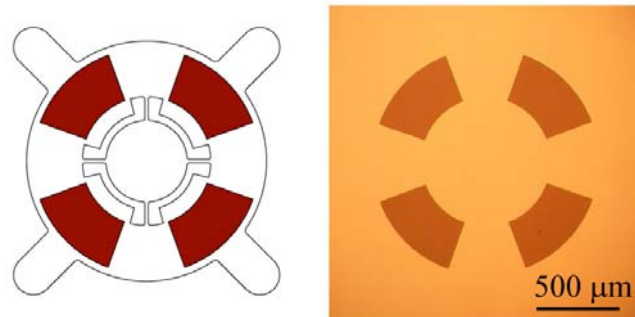


図 3-13 Etch 4 Steps of upper unit by TMAH

2-3-3-1-2 表面可動ミラー構造の製作

段差構造の酸化膜を残したまま、再度表面にレジストをスピコートして、表面可動ミラー構造をパターニングする。シリコンのエッチングには Deep Reactive Ion Etching (DRIE)を用いる。エッチング後、IPA (イソプロパノール) に浸けて超音波洗浄を行い、DRIEの際に使用したオイルとレジストをまとめて除去する。この超音波洗浄でほとんどの汚れが除去できるはずだが、もしこれで汚れが残るような場合には、ピラニア洗浄($\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 = 3 : 1$)や RCA-SC-1 洗浄を行い、完全に汚れを取り除いておく。図 3-14 に表面可動ミラー

構造をエッチングした状態の顕微鏡写真を載せる．上下左右にある梁部分は，次のプロセスで裏面をエッチングしたときに構造がウェハから外れないようにするための架橋部分である．PDMS スタンピングの際に，この架橋部分が破壊されることになる．

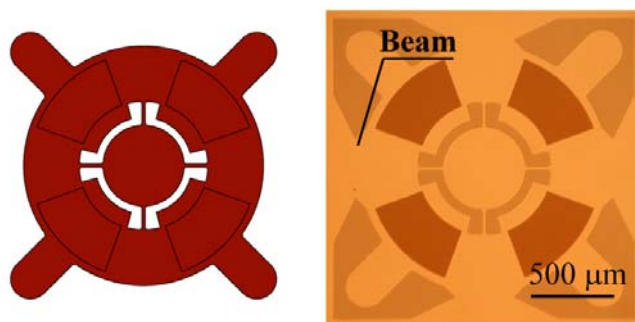


図 3-14 Etch movable mirror layer of upper unit by DRIE

2-3-3-1-3 裏面構造の製作

裏面のマスクを作成する前に，これまでで製作した表面にレジストを塗布しておく．この塗布には，この後のプロセスから表面構造を保護するという意味以外にも，SOI ウェハの SiO_2 絶縁層の応力に抵抗する保護膜としての役割がある．レジストを塗布しないと，裏面を DRIE で絶縁層まで $450\text{ }\mu\text{m}$ のエッチングを進めた瞬間に，絶縁層の応力が開放されて，表面のミラー構造ごと破壊されてしまう．そのため，塗布するレジストは粘性が高く保護力の大きな OFPR-100cp（東京応化）を用いた．表面をレジストで保護した後は，裏面にアルミを蒸着する．裏面のエッチング深さは $450\text{ }\mu\text{m}$ と深いので，レジストだけでは DRIE のマスクとして耐えられない．そこでレジストマスクでアルミをパターンニングし，改めてアルミをマスクとして DRIE でエッチングする．DRIE でエッチングを終えた後は，通常ならば IPA に浸しつつウェハを，DRIE でウェハを固定していたアルミ板から剥がし，さらに IPA に浸けてディフュージョンオイルやレジストを除去するのであるが，ここでは前述の通り，レジストを剥がしてしまうとガラスの応力で表面のミラー構造が高い確率で破壊されてしまう．そのため，IPA に浸けつつ慎重にウェハをアルミ板から剥がした後は，そのまま HF 蒸気で絶縁層の SiO_2 を除去する．HF 蒸気で絶縁層の除去が進むと， SiO_2 の応力で膨らんで見えていた表面のミラー部分が平らになるので，除去終了のタイミングを目で見て確認できる．裏面のエッチングが終了した時点から，構造が非常に脆くなっているので，決して超音波洗浄や O_2 プラズマ洗浄にかけてはいけなない．僅かな振動でも上部構造が枠から壊れ落ちてしまうので，操作には細心の注意を払う必要がある．絶縁層の除去が終了した時点では表面全体にレジスト OFPR-100cp が付いているので，これを注意深くアセトンに入れて，ある程度除去する．完全に除去するのは難しいので，続いてピラニア洗浄を行う．この過程で裏面に残っていたアルミのマスクも除去される．最後に RCA-SC1 洗浄を行う．この際，

攪拌しながらだと水流で構造が破壊される恐れがあるので、ウェハを入れている間は攪拌子の回転を止めておく。また、SC-1 洗浄で生じる大量の気泡でウェハが持ち上がってしまうことがあるので、ウェハはディッパーにしっかりと固定しておく。泡で構造が破壊されることは殆ど無かった。ここまでで、上部構造の表面に汚れがほとんど無い状態になっているはずである。もしもまだ残っているようならば、再度ピラニア洗浄を試す。アセトン洗浄、ピラニア洗浄、SC-1 洗浄の 3 つで落ちないゴミはこのプロセスでは殆ど生じない。

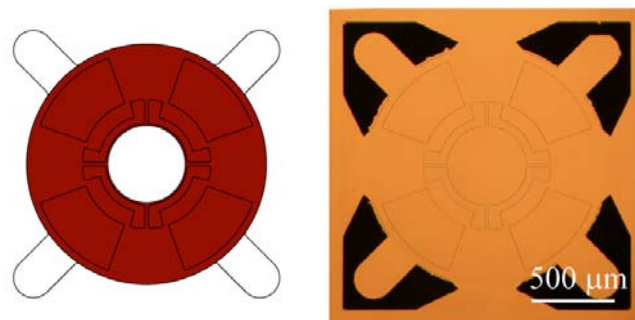


図 3-15 Etch bottom layer of upper unit by DRIE

2-3-3-1-4 リリース

裏面をエッチングして洗浄した後可動ミラーのすぐ裏にある SiO_2 は、HF 蒸気によって既に除去されているが、図 3-16 左図のように、ミラーの縁やミラーを支える 4 本の梁の裏にはまだ SiO_2 が残っているのでこれを HF で除去し、可動ミラーが宙に浮いた構造にする。リリースで注意すべきは図 3-16 右図のように、構造が歪んだまま張り付いてしまうスティクションである。HF で SiO_2 を除去する時に水滴が生じるのだが、この水滴の表面張力によって構造が歪み、そのまま分子間力などで張り付いてしまうことが原因である。一度スティクションが生じてしまうと、針でつつく等して解消する以外に方法はない。本研究ではスティクションを避けるために、ホットプレートを用いた、常温よりも高い温度雰囲気下での HF 蒸気リリースを行った。高温雰囲気下では、HF により生じた水滴が大きくなる前に蒸発し、表面張力を及ぼさない。この方法でスティクションが生じる割合を劇的に減少させることが出来た。具体的には、ホットプレートにウェハをテフロンテープで固定し、ホットプレートごと逆さにして、HF 原液を入れてあるシャーレの上に固定する。ホットプレートの温度は 30°C で行う。温度が高いほど、HF 蒸気が SiO_2 を溶かす際に生じる水滴が付きにくいのでスティクションが生じにくい。一方で水滴が全く付かない場合だとリリースも全く進まない。 40°C 程度でリリースがほとんど進まなくなる。リリースの進行具合は赤外線顕微鏡で逐一確認する。過度にリリースしてしまうと、その分、開放された表面シリコンの応力でミラーが歪んでしまうので注意する。

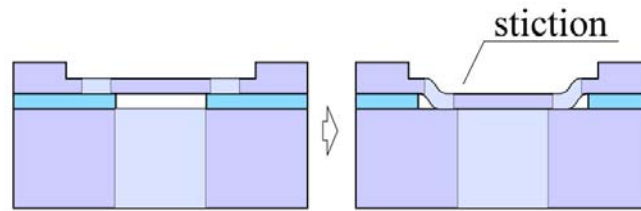


図 3-16 Schematic of the HF release process.

2-3-3-1-5 接合表面の親水性修飾

上部構造の最終プロセスとして、下部構造との接合のために表面を親水性にする必要がある。この時点では、HF リリースによって表面は水酸基の無い疎水性になってしまっているため、 O_2 プラズマを 5 sccm, 50 W で数秒かけることで表面を親水性修飾する。このプロセスは本研究で利用している SOI ウェハの表面薄膜シリコン層が 5 μm と比較的厚いからこそ実現出来ることは既に述べた。

2-3-3-2 下部構造の製作

本節では固定ミラー部を持つ下部構造の製作方法について述べる。上部構造よりも容易なプロセスであり、重複する部分も多いので、概略のみを述べる。詳細な条件に関しては後述する。

2-3-3-2-1 表面の固定ミラー製作

SOI ウェハは上部構造同様にダイシングソーで切り出した 1 inch のものを用いる。HF 原液で裏面酸化膜を除去した時点で、表面を十分に洗浄することも同様である。その後、表面にレジストを塗布してフォトリソグラフィーでパターニング、DRIE でエッチングを行う。エッチング終了後は IPA でディフュージョンオイルを落とし、アセトン・エタノール超音波洗浄を行い、レジストを除去する。

2-3-3-2-2 裏面製作・リリース・親水性修飾

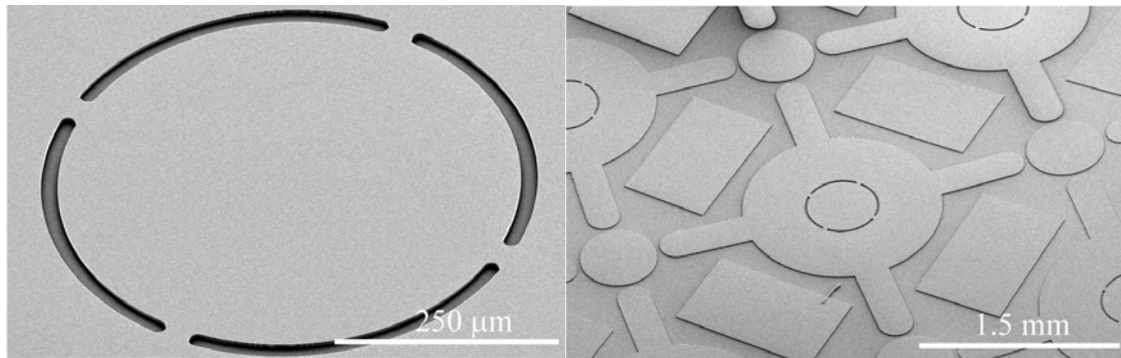


図 3-17 SEM image of under unit

上部構造と同様に，DRIE でのエッチング終了時に，絶縁層の応力からミラー部分を保護するために，粘性の高い OFPR-100cp を表面に塗布する．その後，裏面にアルミをパターニングし，DRIE でエッチングを行う．オイルを除去する前に HF の蒸気でミラーの裏にある絶縁層を除去し，応力を可能な限り消す．その後アセトン・ピラニア・RCA-SC1 洗浄を十分に行ってから，ホットプレート 30 °C でリリースしてから O₂ プラズマで親水性修飾を行うのは上部構造と全く同じである．図 3-17 に完成した下部構造の SEM 写真を載せる．図 3-17 上図が下部構造の全体像で，図 3-17 下図が中心のミラー構造である．SOI ウェハ表面には下部構造以外にも配線などで使えるように円形と四角形の電極用パターンも製作した．

2-3-3-3 PDMS スタンピングによる転写と PDMS スタンパの成型

スタンピングに用いたセットアップの概略を図 3-18 に示す．製作した上部構造は，接合面に汚れが付着しないように十分に注意しながら，PDMS のスペーサで X-Y-Z-θ Stage に固定した．PDMS の上にある顕微鏡で，PDMS を透かして上部構造及び下部構造を見ながら Stage を動かして高精度な位置合わせが可能である．

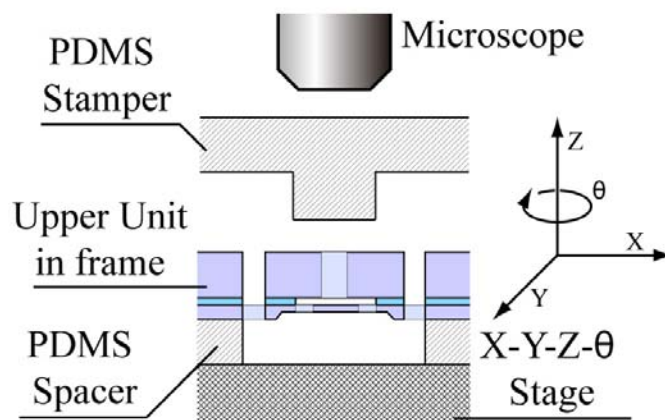


図 3-18 Schematics of the PDMS stamper.

次に上部構造を把持するための、円柱突起構造を持つ PDMS スタンプを成型する。成型のための鋳型にはアクリルの板を用いた。円柱の直径を大きくすると上部構造との接着面積が増え、把持力が増す。しかし、下部構造との直接接合力を超えてしまうと、転写できない。PDMS の把持力は、上部構造を落とさないために必要十分なだけの力が望ましい。また、円柱の高さは上部構造を押し込み、枠から破壊して取り出すためにある程度必要である。以上を考慮して、把持のための突起部分は直径 1 mm、高さ 2 mm の円柱とした。

このセットアップの下で、上部構造の PDMS へのハンドリングと下部構造へのスタンピングを行った。図 3-19 に、PDMS に接着している上部構造の様子を載せる。

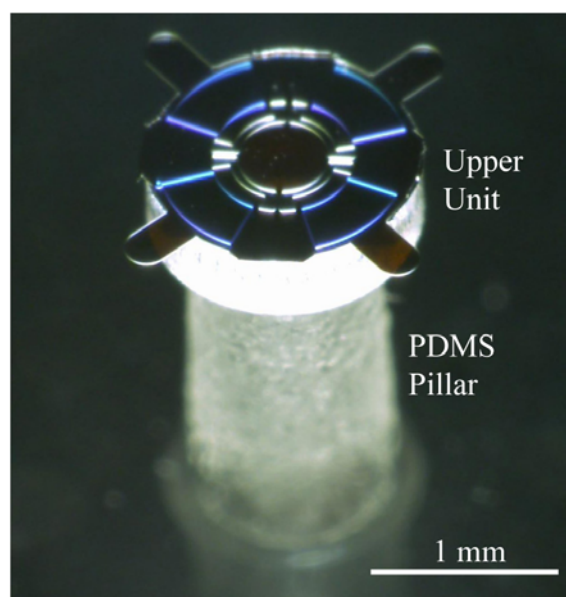


図 3-19 Upper Unit on PDMS Stamper

2-3-3-4 シリコンフュージョンボンディングによる接合力の強化

次にシリコンフュージョンボンディングを行った。ランプヒータに入れ、300°C 5 min, 700°C 10 min の加熱を行った。また、ミラー表面の酸化を防ぐために完全に窒素雰囲気下であった。このプロセスで確実に接合力は強化されることを確認し、次のワイヤボンディングの際の衝撃に耐えられる強度を実現した。

2-3-3-5 ワイヤボンディングによる配線

製作プロセスの最後は、アルミワイヤによる配線作業である。この際に上部構造に配線時の衝撃が加えられるが、シリコンフュージョンボンディングの高い結合力によって安全に配線を行うことが可能である。配線の詳細を図 3-20 に示す。2 枚のミラー構造と下部構造の土台を全て GND とし、電圧印加の際に、この 3 層の構造間に力が働かないようにした。留意すべき点の一つ、ワイヤボンディングは繋ぐ 2 点で、接合対象に与える衝撃が異なるということである。図 3-21 に図示するように、ワイヤを 1 点目に接合するときと、2

点目に接合して引き離すときとは、後者の方が大きな衝撃を対象物に与える。そのため、1 点目を上部構造に接合し、2 点目を外部電極に接合した方が良い。シリコンフュージョンボンディングによって十分な強度が得られてはいるものの、衝撃によって内部のミラーが破壊されるようなことも考えられるためである。

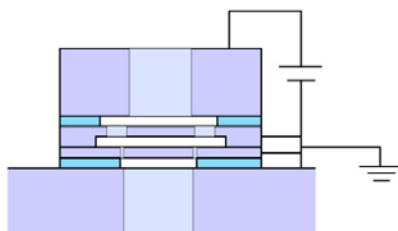


図 3-20 wiring map

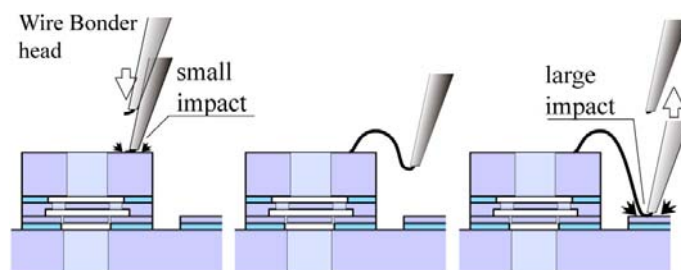


図 3-21 wire bonding steps of a procedure

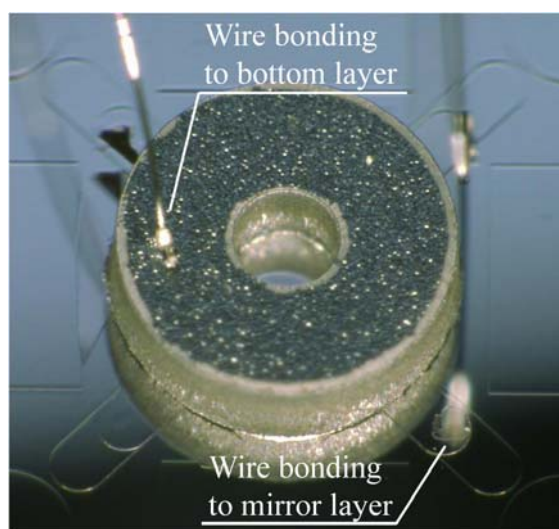


図 3-22 Photograph of the wired structure.

ワイヤボンディングを行ったマイクロ FPI の顕微鏡写真を図 3-22 に載せる。また、完成したマイクロファブリペロー干渉計の SEM 写真を図 3-23 に載せる。

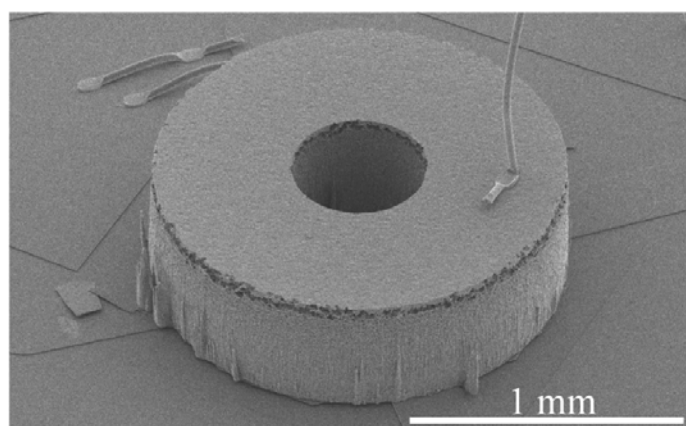


図 3-23 SEM Image of Micro Fabry-Perot Interferometer

2-3-3-6 ミラー平行度確認用構造の製作

本研究の目的の一つが、マイクロファブリペロー干渉計の 2 枚のミラーの平行度を高精度に製作することである。しかし、前節までで製作したマイクロファブリペロー干渉計では、図 3-24 左図に示すように上下構造の穴から覗き見ることができる領域は各ミラーの面のみであり、2 枚がどれだけ平行に配置されているのかは、直接計測することが出来ない。そこで、上下構造を張り合わせたときに、2 枚のミラーがどのように配置されているのかを確認するために、図 3-24 右図のように上部構造の穴の径を大きくした仕様のマイクロファブリペロー干渉計を製作した。張り合わせた後で、ミラーを覗き見る事が可能である。ただし、穴が大きいため上部電極は機能しないので、電圧を印加した際の挙動は保障されない。そのため、電圧を印加しないときのみの平行性確認に留まる。上部構造裏面のマスクが異なること以外は、通常のマイクロファブリペロー干渉計の製作プロセスと全く同じである。製作した平行度確認用マイクロファブリペロー干渉計の SEM 写真を図 3-25 に載せる。

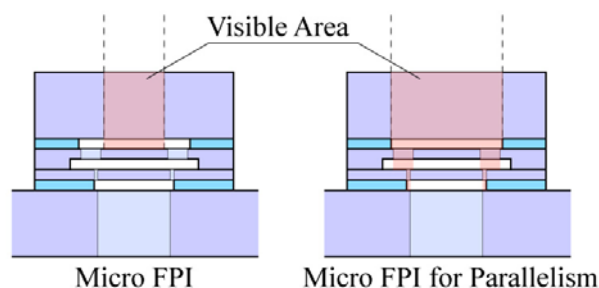


図 3-24 Difference of Visible Area between two types of Micro FPI

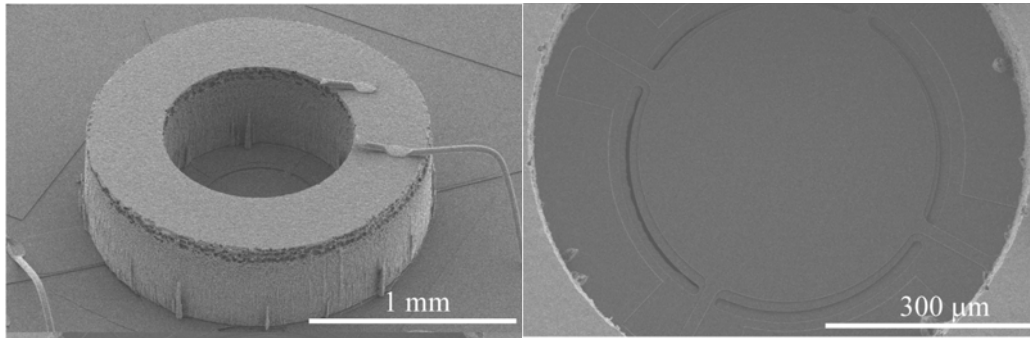


図 3-25 SEM Image of Micro Fabry-Perot Interferometer for parallelism measurement

2-3-3-7 ギャップ確認用構造の製作

前節で述べた平行度を真上から確認するための構造とは別に、ミラー間のギャップを確認するための構造をさらに製作した。これは、前節のミラー平行度確認用構造では、構造の真上から覗くことは可能だが、ギャップを確認するために斜め上から覗き見るには構造の壁が邪魔だったためである。SEMでの確認の際には、観察物から放射される2次電子が多いほど鮮明な画像が得られるが、この構造の壁が邪魔をして、電子の検出精度が悪い、というのも問題であった。そこで、前節の平行度確認用構造に、さらに壁の部分に切れ目を入れて、ゆるい角度で斜め上から2枚のミラーを除けるようにした。ただし、このように構造を変更するほどに、元々のマイクロFPIの特性から離れたものになってしまう。そのため、このギャップ確認用の構造は、あくまでもギャップの有無をSEM写真で定性的に確認するためだけのものでしかない。

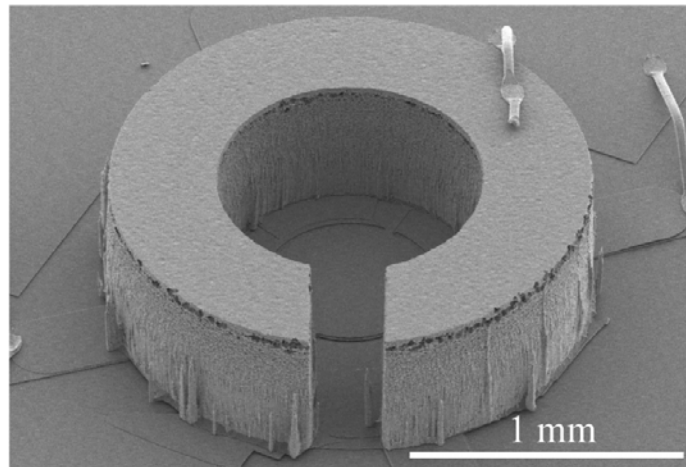


図 3-26 SEM Image of Micro Fabry-Perot Interferometer for mirror gap confirmation

2-3-3-8 製作プロセスの詳細

これまで述べてきた製作プロセスの詳細なレシピを図 3-27、および図 3-28 に示す。

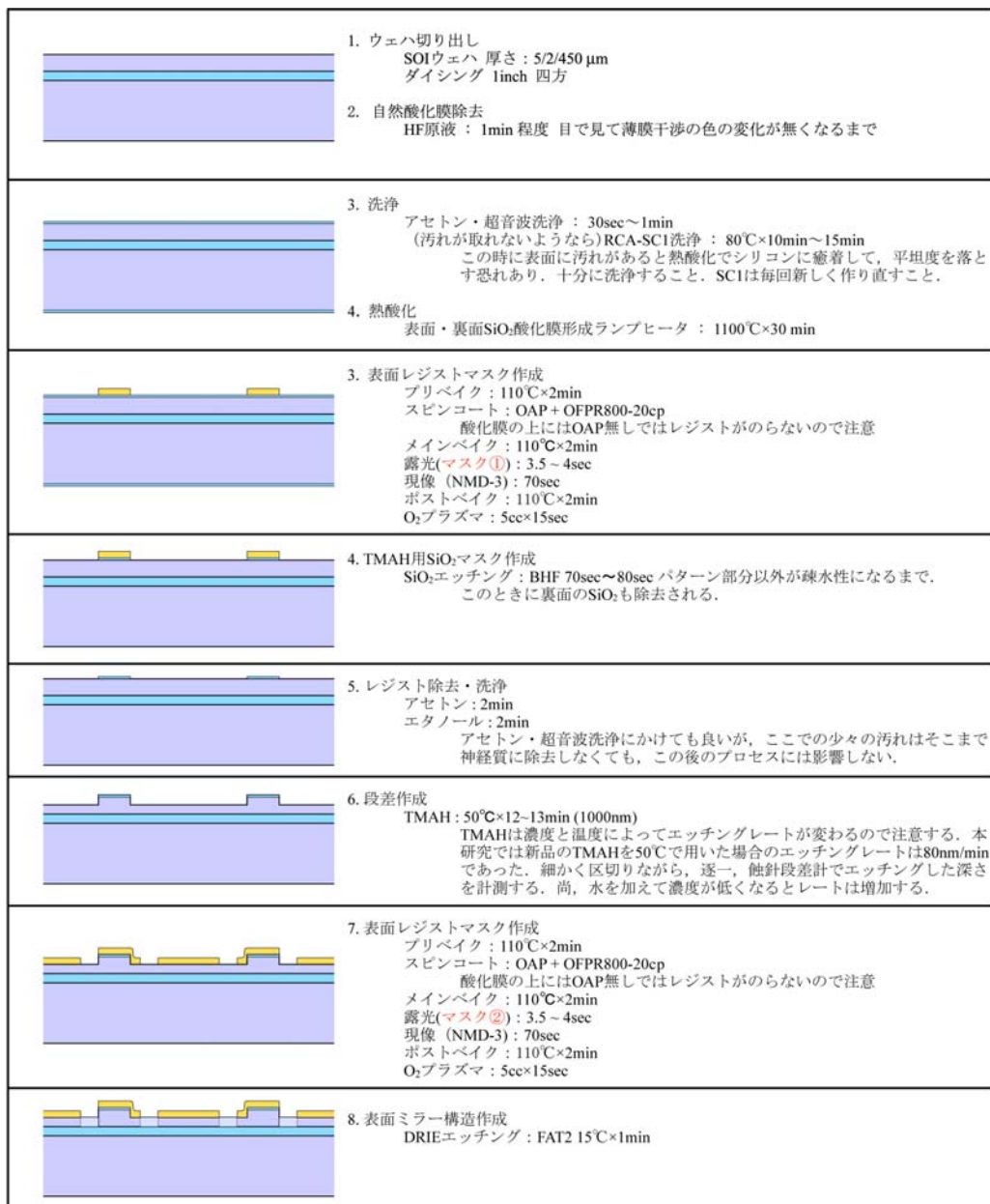


図 3-27 Fabrication process of a tunable sub-micrometer planar gap.

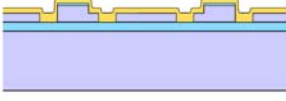
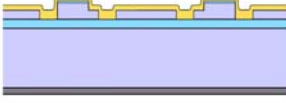
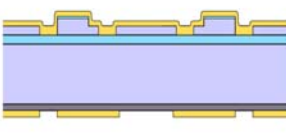
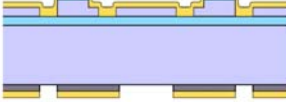
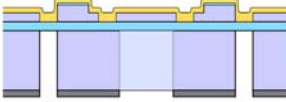
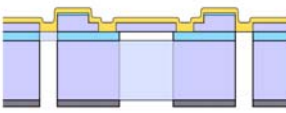
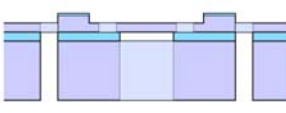
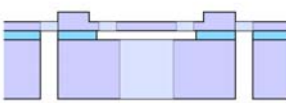
	9. レジスト除去・洗浄 IPAでウェハをアルミ板から剥がす：浸しながら十分に時間をかけてゆっくりと。 IPA+超音波洗浄：4~5min 残っているオイルとレジストをまとめて除去 アセトン：2min エタノール：2min (汚れが取れないようなら)ピラニア洗浄：十分な時間 (それでも汚れが取れないようなら)RCA-SC1洗浄：80℃×10min~15min
	10. 表面レジスト保護 プリベイク：110℃×2min スピンコート：OAP+OFPR800-100cp 酸化膜の上にはOAP無しではレジストがのらないので注意 メインベイク：110℃×2min 裏面に回りこんでいるレジストをベンコット+アセトンで拭く ポストベイク：110℃×4min以上 本論でも述べたように、このレジスト保護には応力からの保護という重要な役割があるので、十分にベイクしておく。 11. 裏面酸化膜除去(裏面に酸化膜がまだ残っている場合のみ) BHF：70sec~80sec
	12. 裏面アルミ蒸着 小真空蒸着：アルミの膜厚は適宜
	13. 裏面アルミ用レジストマスク作成 プリベイク：110℃×2min スピンコート：OAP+OFPR800-20cp 酸化膜の上にはOAP無しではレジストがのらないので注意 メインベイク：110℃×2min 露光(マスク③)：3.5~4sec 現像(NMD-3)：70sec アルミの上のレジストパターニングは、レジストが残りやすいので注意。 ポストベイク：110℃×2min
	14. アルミマスク作成 アルミエッチャント：65℃×15~30sec程度 気泡が消えるまで 生じる気泡でディップバーから外れやすいので注意。 流水洗浄：十分な時間 アルミエッチャントは粘度が高いので十分に流水洗浄する。
	15. 裏面構造作成 DRIEエッチング：FAT2 15℃×50~60min (450μm) エッチング中に、アルミの上についていたレジストはほとんど無くなる。 本論でも述べたように、DRIEによる裏面構造作成が終わり、表面の構造だけが残る部分には、SiO₂層による応力が強く生じ、壊れやすくなっているのに注意する。
	16. アルミ板から剥がす アルミ板ごとIPAに十分な時間に浸けた後、僅かに滑らせながら剥がす アルミ板から剥がす際のせん断応力で、ミラーが壊れてしまう可能性があるため、IPAでオイルを十分に溶かしてから、ゆっくりと剥がす。 17. 応力の一部除去 HF蒸気リリース：HF原液 10~15min (2μm) リリース前にレジストを除去してしまうと、SiO₂層による応力でミラーが壊れてしまう可能性があるため、HF蒸気で先にミラーの裏部分など一部のSiO₂を除去しておく。除去が進むに従って、肉眼でも見えていたミラーの応力による歪みが無くなっていき平坦になるので、リリースの終了を確認できる。 洗浄：HF原液 10sec程度 HF原液に少し浸けることで、表面レジストの上ののっているオイルが除去される。
	18. レジスト除去・洗浄 アセトン：1min程度 構造が壊れやすいので、ピンセットで掴んだまま、ディスポーザブルカップに入れたアセトンに浸ける。揺るする必要はない。 エタノール：1min程度 アセトンと同様に、ディスポーザブルカップに入れて浸けるだけ。 ピラニア洗浄：15min以上 裏面に残っているアルミも同時に除去される。 RCA-SC1洗浄：80℃×30min以上 (汚れが取れないようなら)再度ピラニア洗浄とRCA-SC1洗浄を繰り返す
	19. リリース HF蒸気：ホットプレート30~35℃雰囲気下 温度を上げる程ステイクションしにくくなるが、進行が遅くなる。35℃が限界。5~10minおき程度で赤外線顕微鏡によりリリース状況を確認しながら進める。 20. 表面親水性修飾 O₂プラズマ：5cc×15sec

図 3-28 Fabrication process of a tunable sub-micrometer planar gap.

2-3-4 実験・考察

製作したマイクロ FPI について以下の特性を評価するために、実験及び測定をおこなう。

- (1) 平坦度や平行度など構造的特性
- (2) 電圧印加時の機械特性
- (3) 強度透過率など光学特性

(1)に関しては、上部構造と下部構造それぞれ単体の際に、接合面に対してのミラーの平行度はどの程度なのか、また、ミラー自体の平坦度はどの程度なのかを測定する。(2)に関しては、上部構造単体に電圧印加した際に、どの程度平坦度と平行度を保って上下に動くのかを測定する。(3)に関しては、上下構造を張り合わせたマイクロ FPI に電圧を印加した場合の透過スペクトルを測定し、電圧変化に対する強度透過率の変化を測定する。

2-3-4-1 平坦度と平行度の定義

特性の評価に先立ち、定量的な評価に必要な尺度の定義を行う。本研究では、マイクロ FPI の 2 枚のミラーそれぞれの平坦度を高く製作することを目的の一つとしているが、この平坦度を具体的にどう定義するべきかを考える。本研究の製作プロセスでは、下部構造のミラーは SOI ウェハの薄膜シリコン層をそのまま用いているために、極めて微小なスケールでの表面粗さは、十分に精度が良いことが保障されていると考えられる。また、上部構造のミラーに関してもその片面のみを TMAH でエッチングしており、TMAH によって表面がミラーの光学特性に影響する程に荒くはならない。ここで光学特性に影響を及ぼすような、という意味での平坦度とは、やはり残留応力によるミラーの撓みであると考えべきである。その意味において、ミラーが残留応力でたわむ場合は、ミラーの中心が構造に対して凸にたわむことが分かっている。そこで、本研究で定義する平坦度とは、即ちシリコン薄膜に内在していた残留応力によって、ミラー中心がどれほど膨らむかという意味で、

$$\text{平坦度} = \frac{\text{ミラー中心の高さ} - \text{ミラー縁部分の高さ}}{\text{ミラー直径}}$$

と定義した。

平坦度と並んで、本研究でミラーの構造的評価に用いるもう一つの尺度が平行度である。平坦度同様に、製作したマイクロ FPI において、実際に意味のある平行度の定義を考える。本来、平行度を議論するには、十分に平坦な 2 平面が必要である。歪んだ 2 平面においては平行度の議論は意味を為さない。その意味では製作したマイクロ FPI のミラーは応力によって多少の歪みが生じてしまっているので平行度の議論は難しい。ただし、前項でも述べたようにその歪みを中心が構造の外側に凸になるような特徴的な歪みを示すことを踏まえ、歪んだ形状をお椀形と捉えれば、その平面を一意的に表現することが可能である

と考えられる。即ち、お椀型の縁は円形ミラーの縁に相当し、その部分は平面を保ち続けるとする。その上で、その平面と、基準平面との平行性を、その 2 平面間の傾きとして定義する。

$$\text{平行度} = \text{基準平面とミラー縁を含む平面の傾き}$$

2-3-4-2 カラー3D レーザ顕微鏡による計測

本節では、平坦度・平行度を計測する際に用いるセットアップと、得られたデータの基本的な特徴と処理方法について述べる。製作したマイクロ FPI の平坦度・平行度を計測するために、カラー3D レーザ顕微鏡 VK-9700(キーエンス社製)を用いた。この装置は、波長 408 nm のバイオレットレーザを用いて測定対象物上を 3 次元走査し、対象物からのレーザの反射光を調べることで、対象物の高さ情報を得ることが出来る。得られた高さデータは、専用の解析ソフトウェアで、その補正や断面プロファイルの確認など、様々な処理が可能である。

2-3-4-2-1 画像前処理

図 3-29 に、3D レーザ顕微鏡から得られる高さデータを視覚化した画像と、それに基づいて得られる断面プロファイルの一例を示す。画像は、図のようにカラーマップで高さ情報を視覚化することが可能である。確認したい高さにカラーマップを集約させて、より精密な高さ情報を得られるようにする。また、多くの場合、計測対象物がステージに対して傾いているので、得られる高さデータも傾いたものになっている。そこで、解析ソフトウェア上で、手動によってこれを補正する。

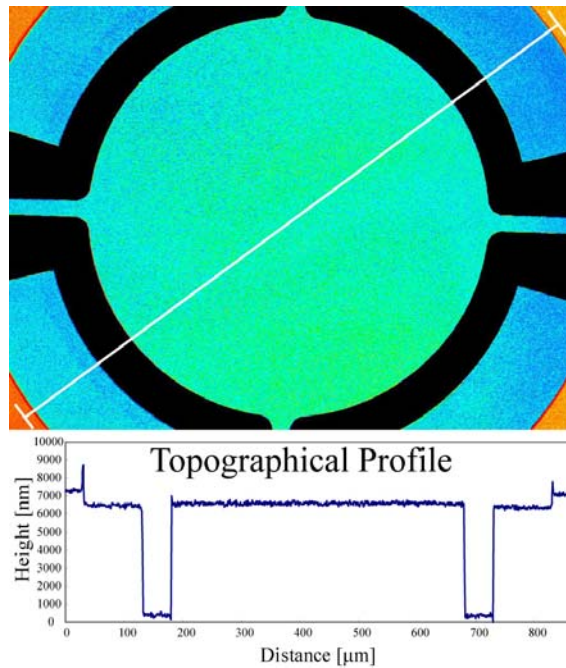


図 3-29 3D Microscope Image and Topographical Profile

2-3-4-2-2 レンズの倍率と誤差

3D レーザ顕微鏡を使い、高さ計測を行う上で注意すべき点が、その誤差である。図 3-29 下図の断面プロファイルを見ても分かるように、測定結果には比較的大きいノイズがのる。このノイズは使用するレンズの倍率が低い程大きくなることが分かっている。そのため、レンズ倍率の違いによる誤差の程度を予め知っておき、実際のマイクロ FPI の計測時には、その誤差を考慮する必要がある。レンズ倍率と誤差の関係を知っておくために、表面粗さが既知の新品の SOI ウェハ (5/2/450 μm) 表面を使って、それぞれのレンズで表面形状の計測を行った。新品 SOI の表面の凹凸の最大高低差は 3 nm 程度である。図 3-30 に、倍率 10 倍のレンズで新品 SOI ウェハ表面を計測した場合のカラー画像とそのプロファイルを示す。プロファイルは単純平均 (ランク ± 12) の前後でどれ程ノイズが軽減されるかを示す。この結果から、本来 3 nm 程度の表面凹凸しかないのに、実に 900 nm もの誤差が生じているのが分かる。そのプロファイルに対して、単純平均をランク ± 12 でかけた場合は、その誤差が 300 nm まで軽減しているが、それでも尚、実際の凹凸の 100 倍もの値になっている。10 倍のレンズでは本研究の構造に対して平面を評価するのは不可能であることが分かる。同様にして、20, 50, 150 倍のレンズに対して、単純平均 (ランク ± 12) をかけた前後で誤差がどのようになるのかを計測した結果を Table 3-1 に載せる。この表から分かるように、実際の SOI ウェハの凹凸 3 nm は、全てのレンズにおいて計測不可能であることが分かる。単純平均による平滑化をかけた場合ではノイズ自体は軽減されるが、ノイズと同等の大きさ形状は平滑化によって埋もれてしまう。本研究で見たいような 10 nm ~ 100 nm のサイズの形状は、少なくとも 50 倍のレンズで計測する必要があることが分かった。

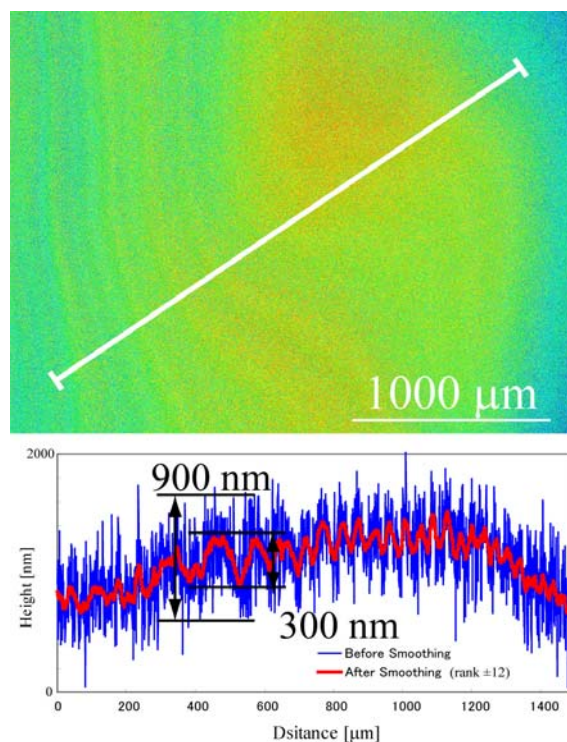


図 3-30 3D Microscope Image and Topographical Profile

表 3-1 Relationship between the error and magnification of the lens

レンズ倍率	平滑化前誤差	平滑化後誤差
10 倍	900 nm	300 nm
20 倍	300 nm	50 nm
50 倍	50 nm	10 nm
150 倍	30 nm	7 nm

2-3-4-2-3 ミラー平坦性平行性測定

本研究で製作したマイクロ FPI のミラーが高い精度で平坦・平行に配置されるためには、上部構造と下部構造のミラーがそれぞれ、最終的な接合平面に対して十分に平坦・平行であることが必須となる。本節では、前述した三次元レーザ段差計により取得した上部構造のミラー部分の表面形状プロファイルを図 3-31 に示す。図 3-31 のカラーマップは、ミラー部分の表面凹凸が強調されるように設定しており、ミラー面と高さが大きく異なる面は黒く表示される。図で、ミラー周囲の黒い部分は上部構造の基板層であり、その面はミラー面から 6~7 μm 下にあり、十分に異なる高さなので黒くなっている。図の左上と右下に僅かに見える部分が、最終的に下部構造と接合する段差面であるので、この段差面に対するミラーの平行度を計測するために、この段差面を画像全体の基準平面として、傾きを補正した。

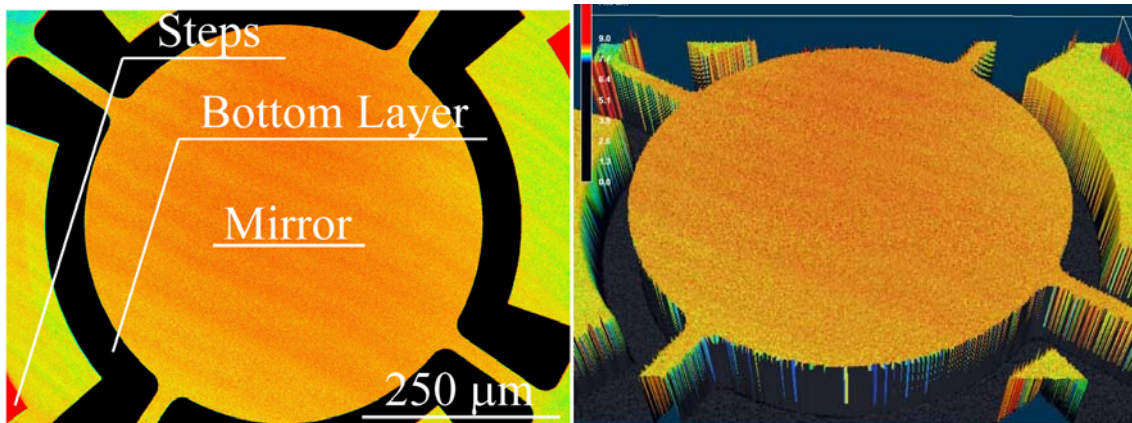


図 3-31 Surface profile of upper unit

2-3-4-2-4 表面全体の波形状

ここで平坦度と平行度の計測を行う前に、図 3-31 で確認できる平面全体で確認できる一様な波形状について言及しておく．このはっきりと確認できる波形状は、実は数多く製作したマイクロ FPI の中でも、この写真に示している製作ロットにのみ生じたものである．初めはこの波を計測機器由来の誤差によるもので、画像上のみで生じているのではないかと考えた．しかし、別の製作ロットでは確認できなかったことと、波形が計測機器由来では不自然なはずの曲線を描いていたために実際に表面に生じている波形状ではないかと考えた．そして実際に、図 3-32 に示すような 20 倍の低倍率レンズでのプロファイルだけでなく、図 3-33 と図 3-34 のような 50 倍、150 倍の高倍率レンズでのプロファイルにもその波形状が確認できた．倍率 20 倍のレンズに比べて、50 倍と 150 倍のレンズでの波形状は誤差の分が減ったため小さくなっているが、やはり最大で 30 nm 程度の波が生じていた．このような波がこの製作ロットで特異に生じた原因に考察を加える．本研究のマイクロ FPI 上部構造の製作プロセス中（後述するマイクロファブリペロー製作プロセス参照）で、ミラー表面部分に影響を与える可能性のあるプロセスは以下が考えられる．

- (1) ランプヒータによる表面への熱酸化
- (2) TMAH によるエッチング
- (3) SC-1 またはピラニア洗浄

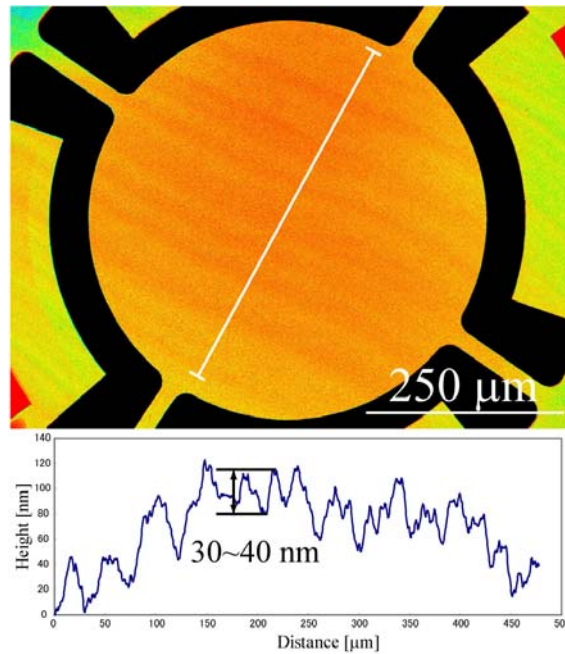


図 3-32 Surface wave image and profile before rank 12 smoothing with lens of 20 magnifications

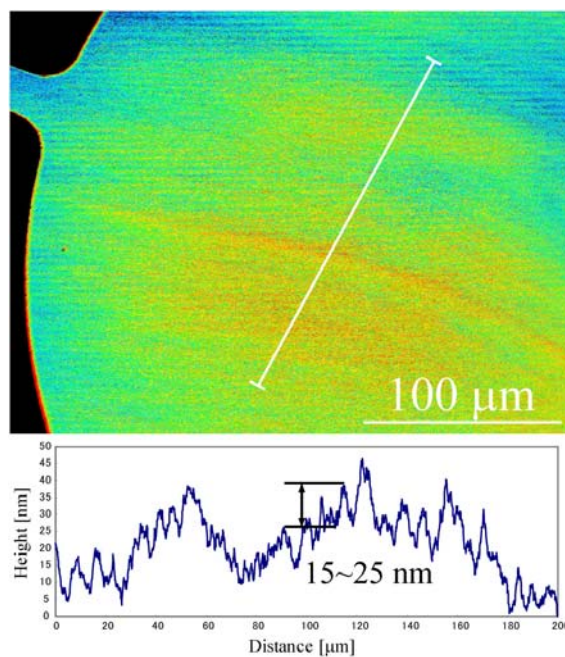


図 3-33 Surface wave image and profile before rank 12 smoothing with lens of 50 magnifications

これらについて検証を行う．まずは(1)の熱酸化である．熱酸化の過程で，ウェハ内を熱が伝わっていくが，これが SOI の場合はシリコンの間に SiO_2 絶縁層があるためにうまく伝導できない可能性がある．そのため酸化膜の厚さにムラが生じ，波形状が形成されたと考えられる．一方向に形成されている点に関しては，SOI に用いられている単結晶シリコンには結晶方向として特異な方向があり，これが波形状の一方向という事実と良く一致する．

さらにこの可能性を支持する事実として、この波形状が新品の SOI ウェハにはまだ生じていないことと、熱酸化以外のプロセスには殆ど影響を受けていないはずの段差表面部分にも Fig. 3-33 に示すように同様の波形状が観察されたことである。この波形状の最大高低差はやはり 30 nm 程度であった。しかし、この可能性は、次に述べる(2)の TMAH のエッチング前には波形状は形成されていなかったという事実によって否定された。(2)の TMAH のエッチングについてだが、これが一番可能性が高いのではないかと考えられた。なぜならば、TMAH は 50 □に溶液を温めながら攪拌子でかき混ぜて、そこにディッパーに固定したウェハを入れるのだが、攪拌子による溶液の回転によって、ウェハには一方向に力、または溶液濃度に密度分布が生じるのではないかと考えられたためであった。この一方向の影響は、一方向についた波形状によく一致する。しかし実際には、TMAH でエッチングを行っている最中の蝕針段差計による計測データから、それは否定された。その証拠を Fig. 3-34 に示す。TMAH でエッチングし終えた時点での、エッチング面の表面粗さは最大高低差で 10 nm にしか過ぎず、これが直接 20 ~ 30 nm の波形状であるとは考えにくい。

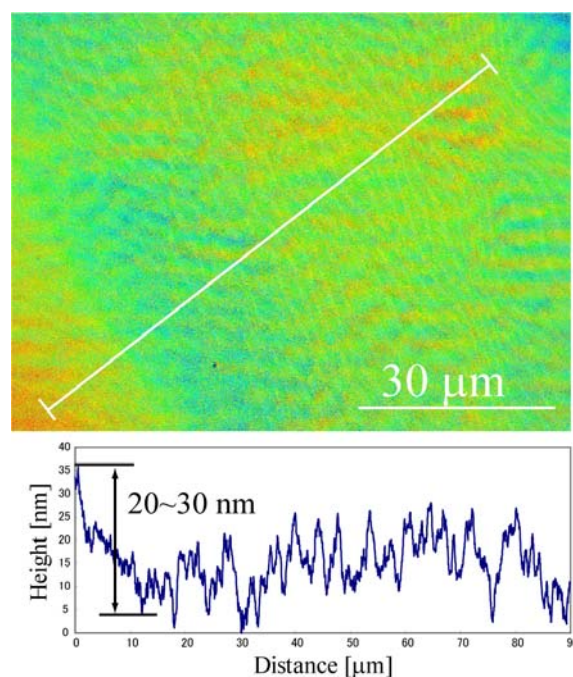


図 3-34 Surface wave image and profile before rank 12 smoothing with lens of 150 magnifications

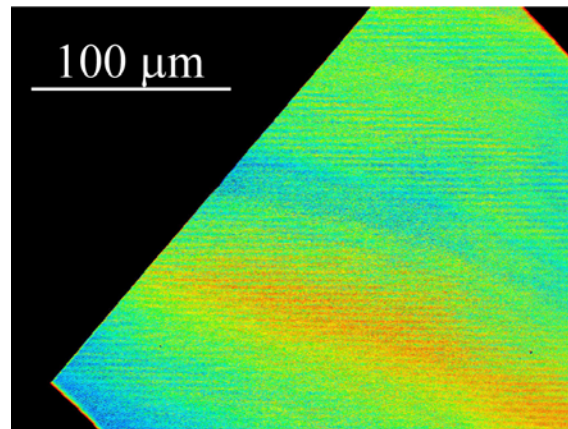


図 3-35 Surface profile of sub-micrometer step.

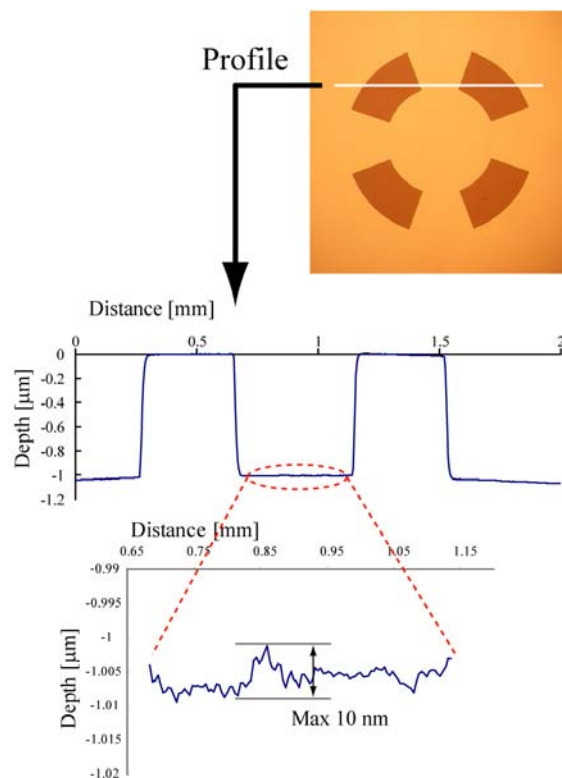


図 3-36 Surface profile measured by the stylus method

次に、(3)の洗浄が原因であるという仮説である。これは、この製作ロットに唯一の現象であることから、この製作ロットが以前のロットに比べて異なるプロセスを行ったと考えられ、その最大の可能性が洗浄工程であったことによる。このロットは汚れの付着が多かったために通常よりも多くの洗浄工程を踏んだ。その結果、表面が侵食されて波形状が形成されたという仮説だが、これら洗浄によってこのような現象が生じたという報告はされていない。検証は不足しているが、洗浄が原因であるという可能性はそれ程高いとは言

えない．問題は解決できていないが，波形状があるにも関わらず，親水性の接合表面によって直接接合に成功したと言う事実は，30 nm 程度の段差ならば，直接接合可能だという事実を与えた．本研究での，この問題に対する原因の考察はここまでに留める．

2-3-4-3-1 上部構造ミラー平坦度計測

10 nm オーダーの高さ計測を行う場合は，最低でも倍率 50 倍のレンズを用いる必要がある．それに従い，50 倍レンズで計測したミラー部のプロファイルから，ミラー縁部分の平均高さとレンズの中心部分で最も高くなっている部分の平均高さを計測し，平坦度の定義に従って，上部構造のミラーの平坦度を求めた．具体的には，図 3-37 に示す上部構造ミラー 50 倍画像上で，まずはミラーの縁を基準平面として全体の傾きを補正した．これは，平坦度がミラーそのものの絶対的な高低差のみを定義するためであり，相対的な基準平面を必要としない．傾きを補正した上で，図 3-37 の左部分に示すように，まずはミラーの縁に沿ったプロファイルを取得する．このプロファイルに沿った高さを全て平均することで，レンズ倍率に起因する誤差をキャンセルできる．次にミラーの中心付近にあるであろう最も高くなっている部分を探し，その周辺のプロファイルを取得する．ここでも 1 点をそのまま高さとするのではなく，ある程度の幅を持った領域の平均を採用することで誤差のキャンセルを実現している．

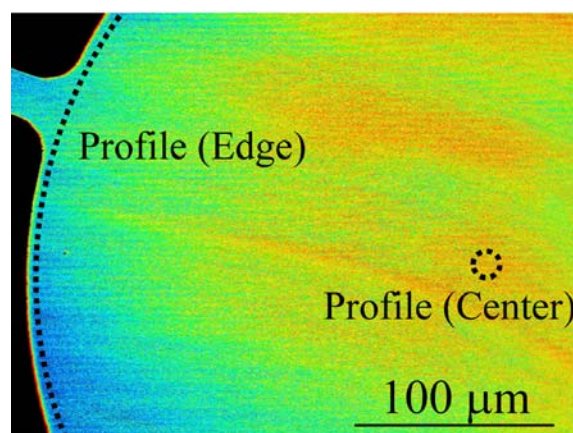


図 3-37 Flatness of upper unit mirror

以上より得られた 2 つの値の差は，78 nm であった．従ってこのミラー面の最大高低差をミラー径 500 μm で割った値を平坦度と定義したので，

$$\text{上部構造ミラーの平坦度} = 0.15 \text{ nm}/\mu\text{m}$$

となった．

2-3-4-3-2 上部構造ミラー平行度計測

続いて上部構造ミラーの平行度を求める。平行度は平坦度とは異なり、基準平面を必要とする。ここで言う基準平面とは、最終的に下部構造と接合する TMAH による段差構造の面であるべきなのだが、図 3-37 を見れば分かるように、ミラーと段差面との間の距離が長すぎるがために、ミラーの面を表示しながら同じ範囲内に段差構造を表示することが出来ない。一方でレンズの倍率を落として 20 倍にしてしまうと誤差で計測できなくなる。理想的には段差構造平面で傾きを補正したいが、ここでは以上の理由により断念し、代わりにミラーの縁のすぐ外側に見える SOI 基板シリコン層の上面を傾き補正に利用する。この基板シリコン層の上面と段差構造の面は、それぞれ SOI の元々の薄膜シリコン層の上面と基板シリコン層の上面であり、その平坦性と平行性は極めて高いと考えられる。そのために、基板シリコン層の上面を基準面として傾き補正することは、段差構造の面を基準面として傾き補正することと同義であるとしてよい。図 3-37 でミラーの縁を基準平面として傾き補正していたものを、基板シリコン層の上面で補正しなおしたものを図 3-38 に図示する。このとき、領域の左端に僅かしか見えていない基板シリコン層でより正確に傾き補正をするために、画像全体に平滑化処理を加えている。平行度はミラーの細かい凹凸の変化がそれ程大きく影響しないものと考えられるためである。この図を見ると、ミラーが図の上のほうに向かって上向きに傾いていることが分かる。この最大の傾きが、平行度である。最大方向となるようにプロファイルを取って計測した結果、

上部構造ミラーの平行度 = 0.02°

と求められた。

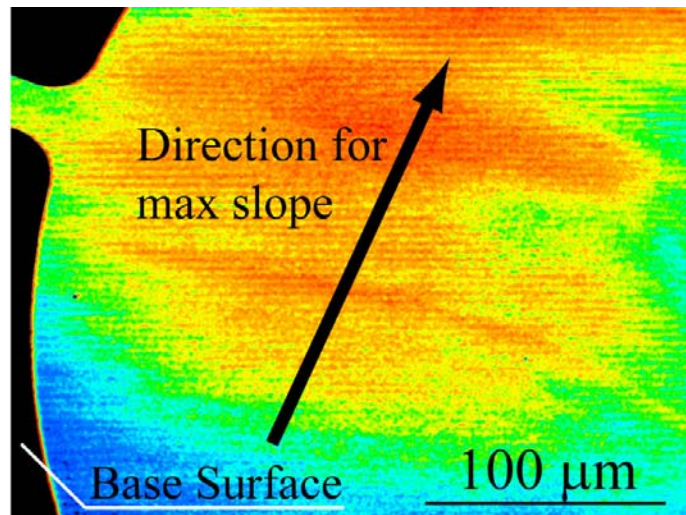


図 3-38 Flatness of upper unit mirror

2-3-4-3-3 下部構造ミラー平坦性計測

上部構造と同様に下部構造についても平坦性を求めた。結果は、最大高低差が 80 nm、ミラー径が 520 μm なので、

$$\text{下部構造ミラーの平坦度} = 0.15 \text{ nm}/\mu\text{m}$$

と求められた。

2-3-4-3-4 下部構造ミラー平行性計測

下部構造の平行性を議論する際の基準平面は下部構造ミラーと同じ平面であるミラー周辺の面なのであるが、上部構造と全く同様に、その領域を下部構造ミラーと同時に画面に収めることが難しい。そのため、やはりミラーの縁からすぐ外側にある基板シリコン層の上面を傾き補正の基準平面とした。結果は、

$$\text{上部構造ミラーの平行度} = 0.017^\circ$$

と得られた。

2-3-4-3-5 平坦度平行度の考察

以上より、本研究で製作したマイクロ FPI の平坦度平行度について以下のことが分かった。上部構造は、その表面の平坦度より最大で

$$0.15 \left[\frac{\text{nm}}{\mu\text{m}} \right] \times 500 [\mu\text{m}] = 75 [\text{nm}] \quad (3-15)$$

の誤差を生じ、その表面全体の平行度より、最大で

$$500 [\mu\text{m}] \times \sin(0.020^\circ) = 170 [\text{nm}] \quad (3-16)$$

程度の誤差を生じる。下部構造は、その表面の平坦度より最大で

$$0.15 \left[\frac{\text{nm}}{\mu\text{m}} \right] \times 520 [\mu\text{m}] = 78 [\text{nm}] \quad (3-17)$$

の誤差を生じ、その表面全体の平行度より、最大で

$$520 [\mu\text{m}] \times \sin(0.017^\circ) = 150 [\text{nm}] \quad (3-18)$$

程度の誤差を生じる。これらの値は、初期ギャップ 400~1000 nm に対して決して小さい値ではないが、値の大きな原因はミラー径が非常に大きいことによる。ミラー径を小さく製作することでこれらの誤差は比例して小さくなるので、結局は、必要な精度と必要なミラーの大きさの関係で設計することになる。平坦度及び平行度はマイクロ FPI にとって、十分に高精度な値であると考えられる。

2-3-4-4 ナノギャップ確認実験

2-3-4-4-1 上部構造単体ミラー電圧駆動実験

本節では，上部構造を下部構造に接合する前の状態で薄膜シリコン層と基板シリコン層に電圧を印加し，ミラーが実際に平坦度・平行度を保ったまま動くことを確かめた．実験方法は，薄膜シリコン層に+の電圧，基板シリコン層に GND を印加し，0 V から 10 V 刻みの電圧各々の状態でのミラーの高さを 3 次元レーザ顕微鏡で計測した．また，ヒステリシスの確認のため，ミラーが破壊されない範囲内で電圧を昇降させ，各電圧に対してミラー高さは一意に決まり，ヒステリシスが無いことを確認した．

結果を図 3-39 に示す．電圧を 0 V から 100 V まで 10 V 刻みで印加していったときの，ミラー位置の変位量と，ミラー平面の最大傾斜角度を表している．ミラー高さの変位量は，0 V から 60 V まではヒステリシスも無く，印加した電圧に応じて 0 nm から約 500 nm まで動くことが確認できた．また，その際にミラー平面は初期状態と変わらない高い平行度を維持していた．印加電圧 70 V でミラーの変位量が突然下がり，この時点では電圧を下げててもミラーの状態は初期状態には戻らなかった．一方でミラーの平行度は高いままであった．その後さらに印加電圧を上げていくと，100 V で電圧が一気に下がり，過電流により構造が破壊された．そのとき，ミラーは完全に基板シリコン層に接触し，スティクションを起こしていて，ミラーの大きな傾斜も確認された．用いている SOI の SiO_2 層の厚さが 2 μm なので，理論的にはその 1/3 の 666 nm までミラーは変位する．

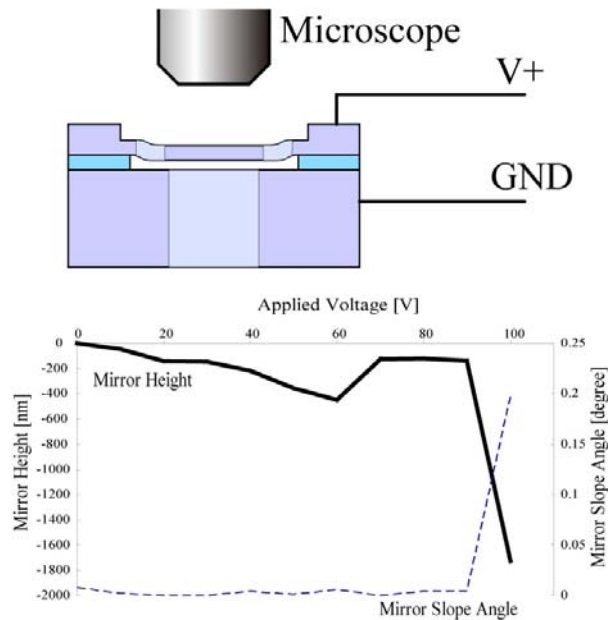


図 3-39 experimental setup

実際にはミラーに歪みが生じたり，GND 電圧を印加している基板シリコン層の形が均一で無いために生じる静電気力に偏りがあることが予想され，そのために 666 nm までは変位しなかったと考えられる．印加電圧 70 V ~ 90 V でのミラーの状態は不明である．前述のミ

ラー歪みや電極の形の不均一によって、その変位限界値付近では予期せぬ挙動であったと考えられる。その不安定な状態を超えて、100 V で変位限界値の 1/3 を超え、一気に基板シリコン層に接触したと考えられる。この結果から、変位限界値付近では動作が不安定になるものの、限界値 666 nm に対して 500 nm という十分な範囲でヒステリシス無く、かつ平行度を保った動作を確認できた。これにより、下部構造と接合した場合にもマイクロ FPI として、本研究で目指す高い平坦度・平行度を維持した動作が十分に期待できる。

2-3-4-4-2 マイクロ FPI ナノギャップ確認

前節までで、上部構造の平坦度・平行度・電圧印加特性、及び、下部構造の平坦度・平行度が、マイクロ FPI の要求を満たすものであることが確認できた。本節以降で、上部構造と下部構造を接合した後の特性を検証していく。まず初めに、直接接合、シリコンフュージョンボンディング、ワイヤ配線を経て、果たして上部構造と下部構造の 2 枚のミラーの間にギャップが存在しているのかどうかを、定量的な計測の前に定性的に確認した。

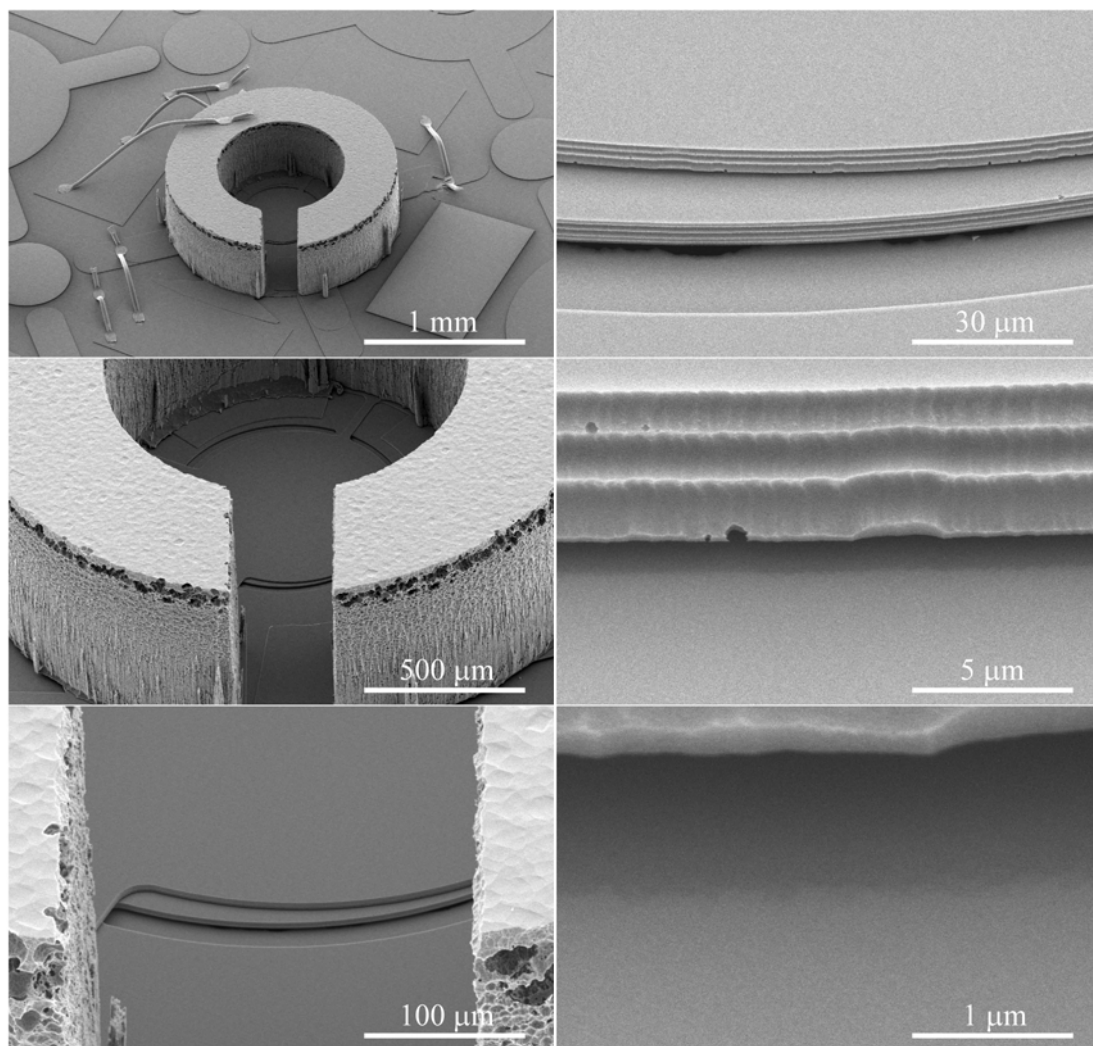


図 3-40 SEM images of fabricated planar gap.

確認には、ミラーギャップ確認用構造を用いた。それを用いてギャップを確認した写真を Fig. 3-38 に示す。斜め上 45 度からの観察であり、一番上の写真から徐々にミラーギャップに向けての拡大写真を示してある。これを見ると分かるように、2 枚のミラーの間にはっきりとギャップが形成されているのが確認できた。図 3-40 の一番下の拡大写真で確認できるギャップと斜め上 45 度からの観察であることを踏まえて、形成されているギャップは 800 ~900 nm であった。この値は、TMAH で形成した 1000 nm の段差から、上下構造 2 枚のミラーそれぞれの梁部分でのたわみの合計 100 nm を引いたものであると考えられる。ミラーの中心部分では、式(3-15)と式(3-17)と見積もられているミラーの平坦度の精度の分、ギャップがより小さくなっていると考えられ、その大きさはそれぞれの合計より、最大 150 nm 程度になる可能性がある。実際には、完全にミラーの中心部分で最も接近しているわけではないので、これよりも接近量は小さくなると考えられる。

2-3-4-4-3 マイクロ FPI ミラー平行性計測

前節で考察したミラー間のギャップをより詳しく検証するために、ミラー平行度確認用構造を用いて、ギャップの計算を試みる。図 3-41 に、平行度確認用構造を上部構造ミラーの穴から覗いた様子の 3D レーザ顕微鏡カラーマップ画像を示す。前項でも確認できていたように、下部構造のミラーを覆うように、上部構造のミラーが配置されているのが確認できる。また、上部と下部の位置合わせが僅かにずれて、図ではミラーの上の方が下部構造ミラーが見えにくくなっている。この 3D レーザ顕微鏡画像から上部構造と下部構造の高さを調べ、2 つのミラーの平行度を計測する。注意すべきなのが、これは 20 倍のレンズで撮った画像なので、平滑化などの処理をせずにそのままプロファイルを計測に用いると、最大で 300 [μm] の誤差が生じてしまう。そこで、以下のようにして計測を行った。まずは図 3-41 のように、上部構造のミラーの縁ぎりぎりの円形プロファイルと、下部構造のミラーの縁ぎりぎりの円形プロファイルをそれぞれ取る。これらのプロファイルにはノイズが乗っているので、まずこれをランク 12 の単純平均で平滑化する。このミラー面はスティクションなどをしていなければ十分に平坦な面であるはずなので、この平滑化によって、何か重要な構造物が消えてしまうといったことは無い。次に、円の縁を 16 分割し、それぞれに番号をつける。この 1 から 16 まで番号をつけた場所の上部構造と下部構造のミラーの高さをプロファイルから読み取るのだが、そのまま読んでしまうと、前述したようにノイズがのってしまう。そこで、番号に対応する場所で、円形プロファイルから一定長さの部分プロファイルを切り出してくる。それに対して平均高さを求め、それをそこでの高さだとする。具体的には上部構造ミラーのプロファイルからは 23.978 [μm]、下部構造ミラーのプロファイルからは 25.262 [μm] の長さの部分プロファイルを切り出す。この値は、解析用ソフトウェア上での分解能に依存しているものであり、特に意味は無い。そして、それぞれの場所に対する上部構造ミラー高さから下部構造ミラーの高さを引いた値を、下部構造ミラーを基準平面とした場合の上部構造ミラーの高さだとする。結果を図 3-42 に示す。全体

的に 4.8 [μm]前後の値を示している．もしも 2 枚のミラーが理想的に平坦平行だった場合の高さが、5 [μm]であることを考えて、この差の約 0.2 [μm]が応力によるミラー梁部分の歪みであると考えられる．Fig. 3-40 から、最もミラーが接近しているのが 2 番で 4.69 [μm]、最も離れているのが 6 番で 4.90 [μm]であったので、この 2 点間の距離約 350 [μm]も考慮して、2 枚のミラーの平行度は、

$$\text{atan}\left(\frac{4.9-4.49}{350}\right) \times \frac{360}{2\pi} = 0.034 \text{ [degree]} \quad (3-19)$$

と求められた．この値は、上部構造のミラーの平行度と、下部構造のミラーの平行度を足したものにほぼ等しい．つまり、それぞれが最も傾いている方向でさらに貼り合わされたということが考えられる．しかしそれでもこれほどの高い精度の平行度を持っていると言える．ミラーの半径が 500 [μm]という大きな面に対してこの精度なので、ミラーを小さくすれば、マイクロ FPI として全く問題ない精度の平行度が得られると考えられる．

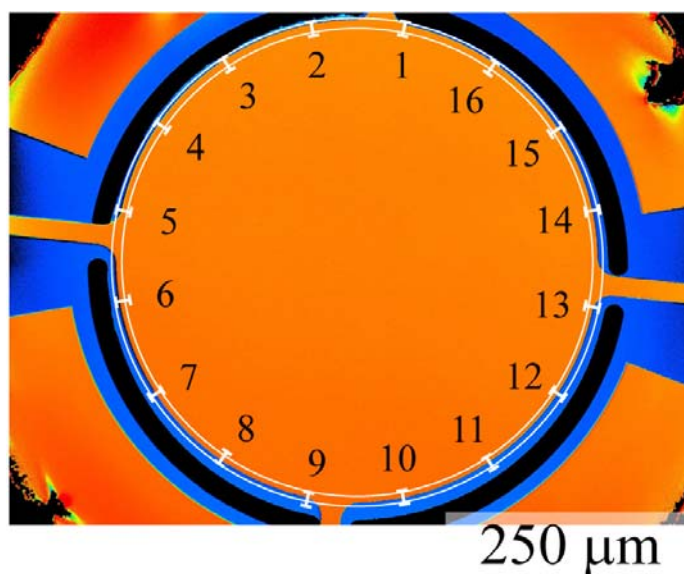


図 3-41 Surface profile of the mirrors.

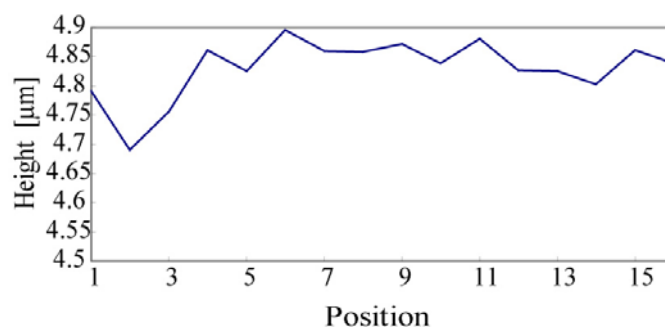


図 3-42 Height of the surface of the upper mirror.

2-3-4-4-4 マイクロ FPI ミラー電圧駆動実験

以上までの実験で, 本研究で製作したマイクロ FPI が以下の性能を有していることが分かった.

- (1) 上下ミラー共に $0.15 \text{ [nm/}\mu\text{m]}$ の平坦度
- (2) 貼り合わせて 0.034 [degree] の平行度
- (3) 電圧印加に対し $0 \sim 500 \text{ [nm]}$ のミラーの可動範囲
- (4) 電圧印加時に平行度を維持.

以上の性能は, マイクロ FPI の機械的機能面での要求を十分に満たす. 最後に, 製作したマイクロ FPI の光学的機能面からの評価を行うために, 透過率を計測した. 図 3-43 から図 3-44 までに, 0 V から 38 V まで電圧を印加していったときのマイクロ FPI の透過率を示す. シリコン層による薄膜干渉が出てはいるが, スペクトルのピークが 800 [nm] 付近から 1100 [nm] を超えてシフトしていく様子が観察された. また, 電圧が $34 \text{ V} \sim 36 \text{ V}$ でミラーの可動限界を超えて破壊された. この結果は, ミラー平面が確かに 400 [nm] 程度平行に動いたことの証明であり, 貼り合わせた状態でもミラーが平行性を保って動くことが確認できた.

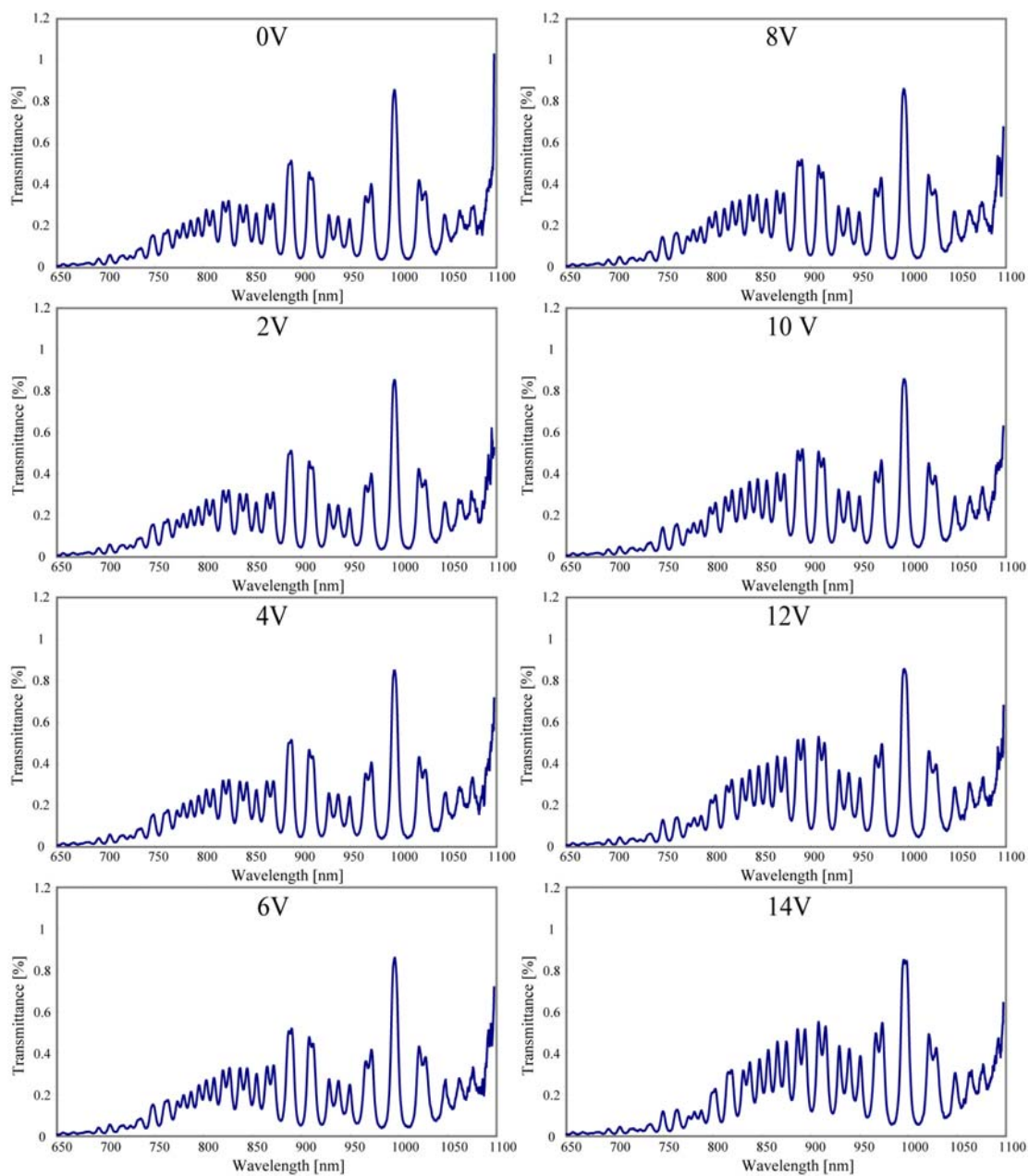


Fig. 3-43 Change of the transmittance of the FPI.

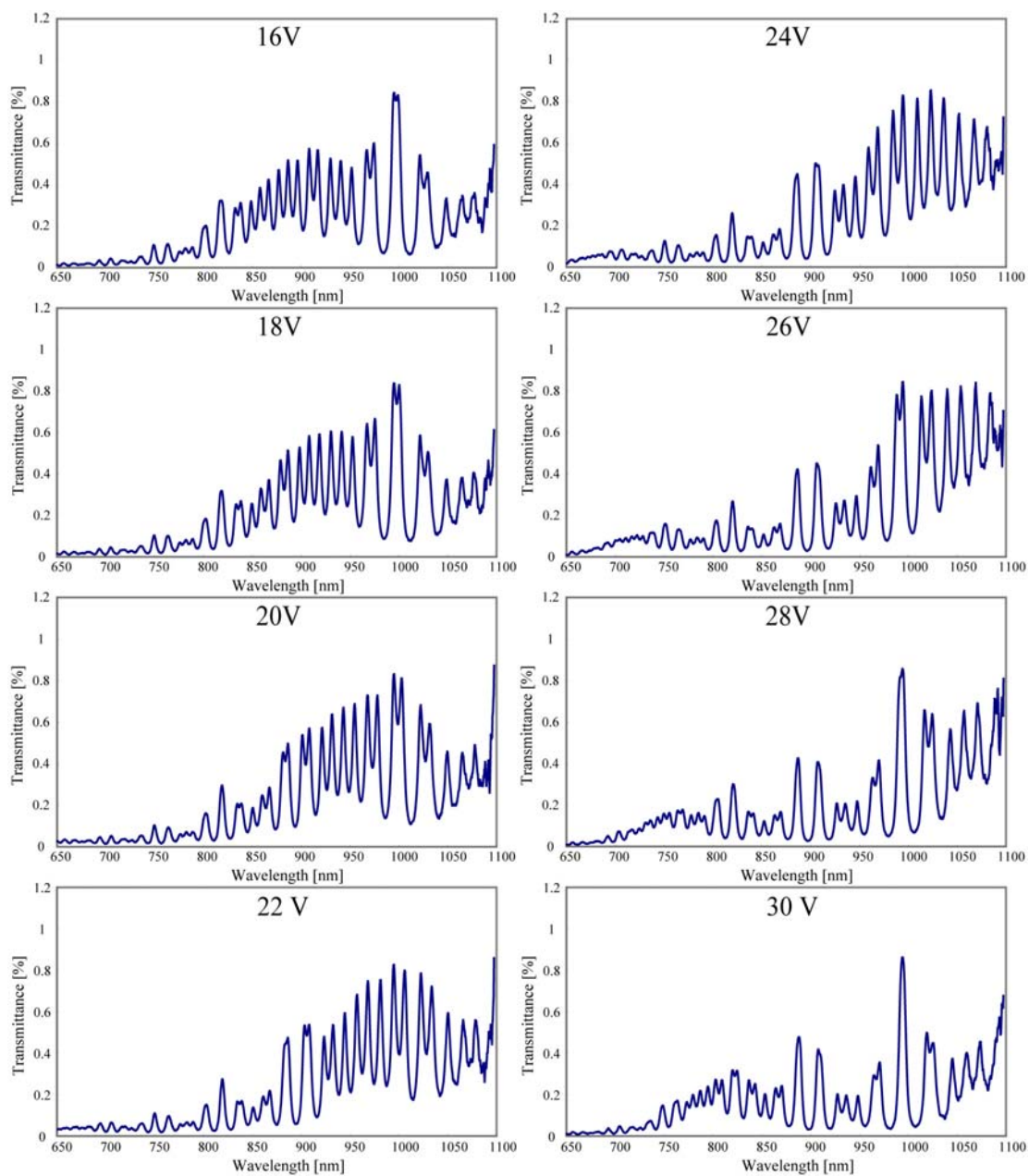


Fig. 3-44 Change of the transmittance of the FPI.

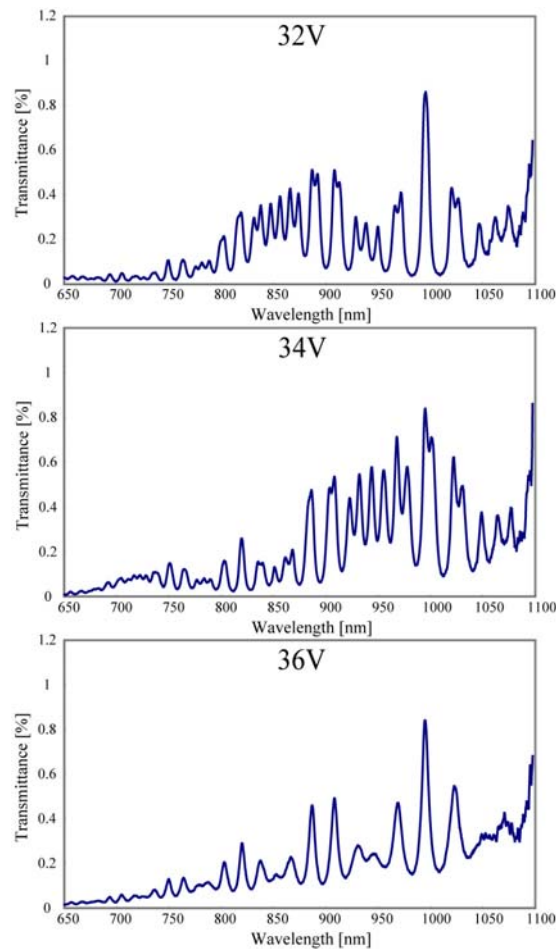


図 3-45 Change of the transmittance of the FPI.

2-3-5 製作技術の改善

2-3-5-1 数値目標達成のためのプロセス改善点

前節□-3-4までにおいて、平面可変ナノギャップを形成するための新しい製作プロセスの確立を行った。また、試作デバイスに電圧を印可することで平面ギャップの間隔を変化させ、ファブリペロー干渉計としての光学特性を変化させることを実現した。

本節では、試作デバイスの特性向上を目的として、平面ナノギャップの初期ギャップの減少とギャップ変化量の増大を行う。初期ギャップを 80 nm 以下まで減少させ、さらにギャップの間隔変化量 800 nm 以上を実現することによって、干渉する光の波長範囲を 200～1600 nm 程度とすることが期待できる。

2-3-5-2 初期ギャップの低減

初期ギャップを低減するためには、スタンピング転写する段差構造を持つユニットの段差を減少させることが必要となる。「2-3-3-1-1 TMAH による段差構造の製作」において、ユニットに段差構造を試作したが、この手法ではエッチングレートが約 80

nm/min と試作目標である 80 nm 以下の初期ギャップと比較するとエッチングレートが高く、適切な段差を持つ構造を作ることが困難である．そこで、80 nm 以下の初期ギャップを試作するために、複数回の熱酸化を行うことによって高い再現性でのギャップ製作を試みた．

製作プロセスとしては、まず 1100°C の 60 min ドライ酸化により、約 100 nm の熱酸化膜を形成する．次に、段差構造の凸部を除いて SiO₂ 層を除去し、再度 1100°C の 60 min ドライ酸化を行うことによって、ナノ段差構造を試作することとした．ここで、シリコンのドライ酸化の時間 t と膜厚 x_0 の関係は式(3-20)で表現され、また 1100°C の熱酸化条件では、係数 $A = 8 \times 10^{-2} [\mu\text{m}]$, $B = 2 \times 10^{-2} [\mu\text{m}^2/\text{h}]$, $\tau = 0.1 [\text{h}]$ である．

$$x_0 = \frac{A}{2} \left(\sqrt{1 + \frac{t + \tau}{A^2/4B}} - 1 \right) = 4 \times 10^{-2} \times \left(\sqrt{1 + \frac{t + 0.1}{8 \times 10^{-2}}} - 1 \right) [\mu\text{m}] \quad (3-20)$$

これより、60 min の熱酸化で 132 nm、120 min の熱酸化で 195 nm の酸化膜が形成されることがわかる．以上より、本手法により約 40 nm の段差構造を安定的に作成できることがわかった．

2-3-5-3 改善プロセスによる平面可変ナノギャップの実現

ドライ熱酸化により段差構造を試作するプロセス手法を用いて、平面可変ナノギャップの再試作を行った．試作したデバイスの電子顕微鏡写真を図 3-46 に示す．

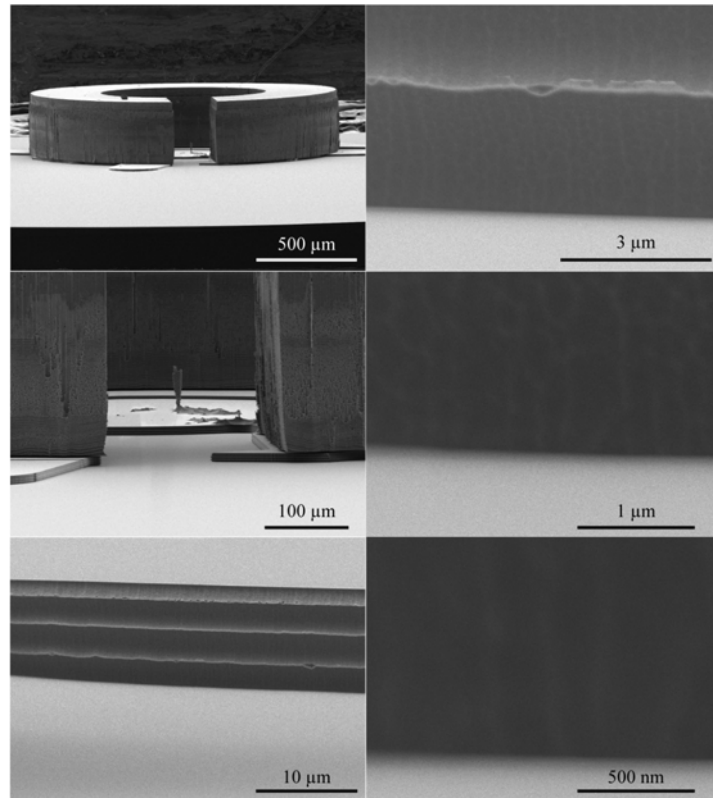


図 3-46 改良プロセスにより試作した可変平面ナノギャップ構造．

図 3-46 より，試作した平面ナノギャップ構造のギャップ間隔が非常に小さく，電子顕微鏡で観察してもほとんど確認できないほどであることがわかる．ただし，高倍率の電子顕微鏡写真より，試作したギャップ間隔は 80 nm 以下であることがわかる．ただし，ギャップ間隔が 80 nm 以下であるだけでなく，スティクションしてしまいギャップが存在していないか，あるいは接合してしまっている可能性が考えられる．

そこで，試作した構造に電圧を印可し，上部ミラー構造のミラーが変位することを確認することによって，試作した構造が 80 nm 以下の間隔であり，かつスティクションしていないことを確認した．電圧印可実験の結果を図 3-47 に示す．図 3-47 より，電圧を 0～120 V 印可することによって，上部ミラー構造が約 800 nm 程度変位していることが確認できた．以上より，試作した平面可変ナノギャップにおいて，初期ギャップ 80 nm 以下，かつギャップ間隔変化量 800 nm 以上を実現できたと言える．

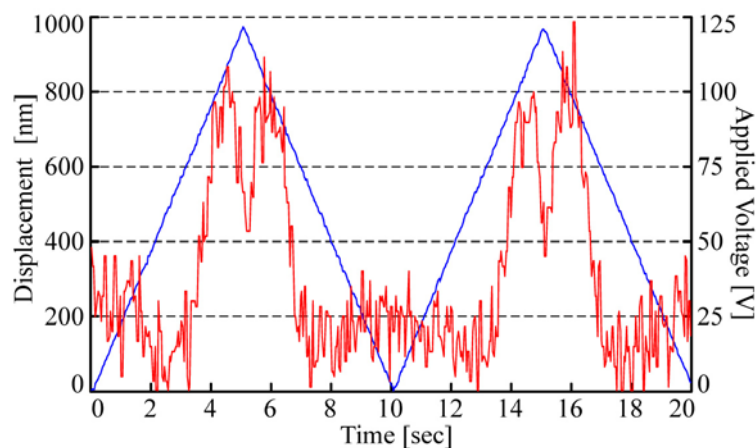


図 3-47 電圧印可による上部ミラー構造の変位.

2-3-6 結論と今後の展望

本研究では，高平坦度・高平行度な平行平板をナノスケールのギャップで製作する手法を確立した．また，そのギャップを電圧で高平行度のまま制御することを実現し，マイクロファブリペロー干渉計としての利用が可能であることを示した．以下に具体的な成果を挙げる．従来の，犠牲層を用いていた平行平板製作プロセスでは避けられなかった応力による平板の歪みを，犠牲層を用いずに，ミラー2枚それぞれ別々に製作し貼り合わせるという手法で解決した．そのためには，低温 TMAH を用いたギャップの精密な形成技術と，別々に製作した2枚のミラーを精度良く貼り合わせるための PDMS スタンプ技術を用いることで解決し，歪みの少ない平行平板を製作した．その精度は，500 [μm]の円形シリコン平板（厚さ 4 [μm])で最大高低差が 75 [nm]，520 [μm]の円形シリコン平板（厚さ 5 [μm])で最大高低差が 78 [nm]と，それぞれ円の直径に対する最大高低差の割合は共に 0.15 [nm/ μm]を実現した．また，その2枚のシリコン平板を，相対的な傾きが最大 0.034 [degree]という高平行度に配置し，そのギャップは目標通りの約 900 [nm]であった．さらに従来は2

枚のミラーを電極とし、電圧をかけて引き合わせることでギャップを制御していたが、この方法では、原理的に初期ギャップの 1/3 までしか可動できない。本研究ではミラーを引き離す方向に電圧印加によって静電気力をくわえることでこれを解決し、ナノスケールのギャップと、広いレンジの可動性能を共に実現した。製作したマイクロファブリペロー干渉計では、電圧を加えることでギャップを 900 [nm]~1400 [nm]までヒステリシスが無く制御出来ることを確認し、さらにその可動中も高い平行度の維持を実現した。

さらに、プロセス改善を行うことによって 80 nm 以下の初期ギャップと約 800 nm のギャップ間隔変化を実現し、干渉する光の波長範囲を 200~1600 nm 程度とすることが期待できるファブリペロー干渉計の製作技術を確立できた。

2-4 スタンピング転写とセルフアライメントを用いた高精度・高密度配置技術

2-4-1 研究の目的

同時に作りこむことができない機能部品を 1 つの基板に統合する従来技術として、部品を 1 つずつマニピュレータで配置する pick and place 方式や、大量の部品を基板の上で攪拌して、部品と基板のランダムな衝突により部品を基板上に配列する自己組立て (Fluidic Self-assembly) 方式などが研究されている。しかしながら、pick and place 方式は部品の点数に応じて配置に時間がかかるため、集積密度が上がるにつれ莫大な時間を要するという欠点がある。さらに、部品のスケールが小さくなるにつれマニピュレータと部品との間の表面間力が支配的になるため、10 μm ~500 μm が代表的な大きさのナノ機能構造体のマニピュレーションは難しい。また、自己組立て方式は大量の部品を同時並列的に一括で基板に配列し、さらに電氣的配線が可能であるという利点があるが、水溶液中や気液界面など適応できる環境に制限があることより、製法や環境にセンシティブなナノ機能構造体へ適応には限界がある。また、配置が確率的であり歩留まりがができること、部品同士の干渉のため高密度での配置が難しいこと、複数種類の部品を扱うことが難しいことなど、産業化にむけて克服すべき課題の多い技術である。

これらの手法の持つ問題点を解決し、ナノ機能構造体を高精度かつ高密度で集積する手法として、我々はスタンピング転写による集積化技術とセルフアライメントによる構造体の位置補正・固定化・電氣的配線技術を実現した。我々の提案する手法は、各々のナノ機能構造体の製法環境やナノ機能の発現環境に対応可能な構造体の配置技術と言える。

実現手法として、(1) 異なる構造体をポリマーシート上にリフトオフし、集積する 1 つ基板 (「集積基板」と呼ぶ) 上にスタンピングすることで転写する技術 (スタンピング転写) と、(2) 集積基板上に転写された構造体の間にハンダを配置しリフローすることにより、構造体の固定化及び電氣的配線を行う技術を確立した。構造体 (大きさは 10 μm ~500 μm 四方) のスタンピング転写による集積基板への転写の精度は 1 μm 、また転写領域は 50 mm×50 mm を目標した。

2-4-2 シリコンマイクロ構造体のスタンピング転写技術 (LIST 法)

スタンピング転写の第一の方法として、SOI 基板上で作成したシリコンマイクロ構造体を一括して大量かつ高密度に集積基板に統合する技術を確立した。図 4-1 に提案した LIST (Liftoff and Stamping Transfer) 法の概略を示す。PDMS シートを用いて、SOI 基板上に作成した被転写シリコンマイクロ構造体を“Liftoff”するプロセスと、集積基板 (別のシリコン基板) に被転写シリコンマイクロ構造体を転写する“Stamping Transfer”プロセスからなる。この手法は、1 つの基板に異種 MEMS 構造の集積化を行なう手法の一つである。別々の基板でプロセスを行なったシリコンマイクロ構造体を集積化する手法であり、process incompatible な構造を集積できる、犠牲層を用いずに 3 次元構造を製作できるという利点をもつ。大きな特徴は 3 つあり、(1) 構造の集積化の際に接着剤や密着層を用いないこと、(2) SOI 基板上に被転写シリコンマイクロ構造体を作成しガラス層を溶かすことによりガラスの柱で支えられた構造にすること、(3) PDMS シートに凹凸構造をもたせること、である。(1)~(3) の特徴は密接に関係している。

一般的にスタンピング転写技術、すなわち元基板上で作成した被転写構造体を PDMS シートなどの転写用基板を用いて集積基板に転写する技術において、密着力の制御が必要となる。元基板と被転写構造の接合力を F_1 、被転写構造と PDMS シートの接合力を F_2 、被転写構造と集積基板の接合力を F_3 とする。まず、被転写構造体を元基板から転写用基板

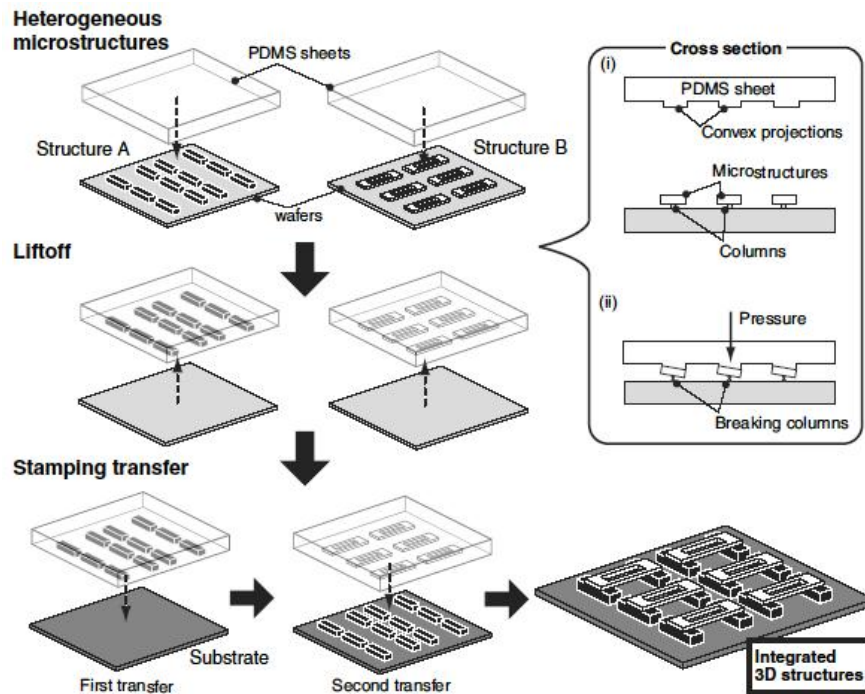


図 4-1 LIST(Liftoff and Stamping Transfer)法による異種シリコン構造の集積。別々の基板上で作成したマイクロ構造体 (Structure A, Structure B) を複数回のスタンピング転写することによって集積基板に統合する。

(PDMS シートなど) で“Liftoff”するのプロセスにおいては、

$$F_1 < F_2 \quad (4-1)$$

が成り立っている必要がある (図 4-2 (b))。また、同様に被転写シリコンマイクロ構造体を転写する“Stamping Transfer”プロセスにおいては、

$$F_2 < F_3 \quad (4-2)$$

が成り立っている必要がある (図 4-2 (e))。よって、スタンピング転写技術において、式 4-1 および式 4-2 を合わせた

$$F_1 < F_2 < F_3 \quad (4-3)$$

という密着力の大小関係を満たす必要がある。これを満たすために、接着剤や密着層を使う手法もあるが、そうすると汎用性に欠けるか、密着力の調整が難しいという問題が生じる (特徴(1))。提案した LIST 法は、SOI 基板上に被転写シリコンマイクロ構造体を作成しガラス層を溶かすことによりガラスの柱で支えられた構造にすることで、密着力の調整の問題を容易にした手法である (特徴(2))。具体的には、ガラスの柱を折ることで“Liftoff”を行うため、 F_1 は実質上“0”とすることができ、式 4-1 は自動的に満たされることとなり、式 4-2 ($F_2 < F_3$) のみを考慮すれば良いこととなる。すなわち、 F_2 を非常に小さくするか、 F_3 を非常に大きくすることだけを考慮すれば良く、式 4-3 ($F_1 < F_2 < F_3$) を満たす必要がある場合に比べ密着力の調整の問題が容易である。

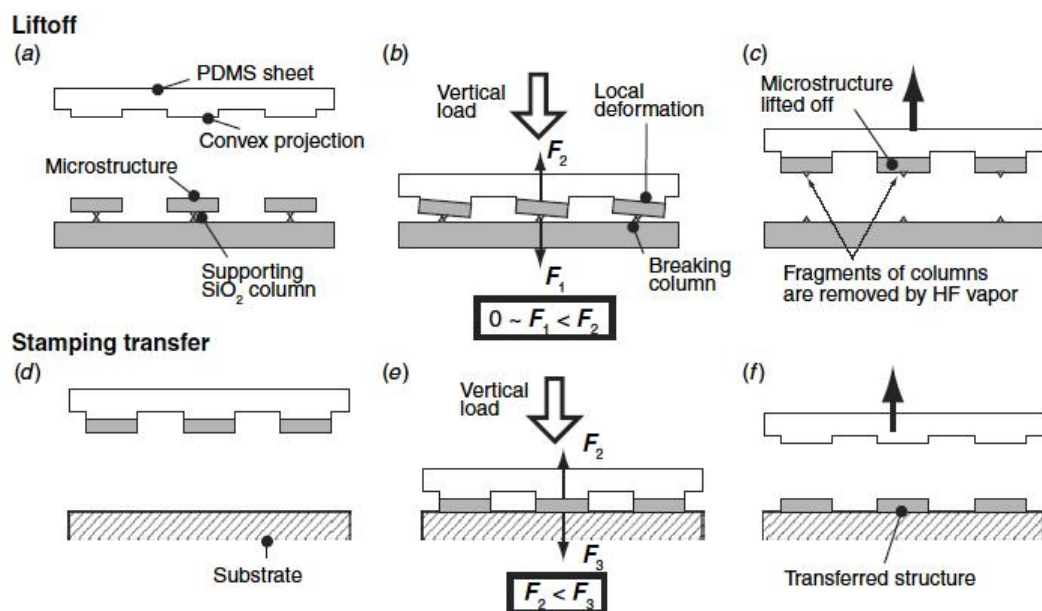


図 4-2 LIST 法のプロセスフロー。SOI 基板上に作成した被転写シリコンマイクロ構造体を“Liftoff”するプロセスと、集積基板 (別のシリコン基板) に被転写シリコンマイクロ構造体を転写する“Stamping Transfer”プロセスからなる。

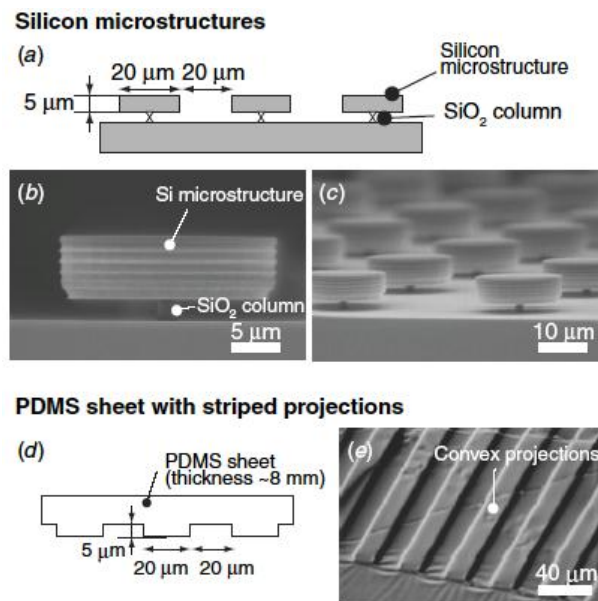


図 4-3 被転写シリコンマイクロ構造体と PDMS シートの構造: (a) 被転写シリコンマイクロ構造体は ICP-RIE によるシリコンの異方性エッチングとフッ酸によるガラスの等方性エッチングにより作成、(b) PDMS シートは ICP-RIE で加工したシリコン基板を型としてマイクロモールドイング法により作成。

しかし、ガラスの柱を折る“Liftoff”の際や、“Stamping Transfer”の際には PDMS シートに圧力をかける必要があり、これにより PDMS シートが全体的な変形を起こす。これは全体的な位置精度の低下を招く。PDMS シート表面に被転写シリコン構造体と同じピッチで凹凸構造をつけておくと、局所的な PDMS の変形によりガラスの柱を折ることができる（特徴(3)）。この局所的な変形は圧力を取り除くと元に戻るため、位置精度良く転写が可能となる。(1)～(3) の特徴により、提案した LIST 法は汎用性・収率・位置精度の良い転写が可能となる。

円柱のシリコンマイクロ構造体を用いて LIST 法を行った。マイクロ構造体は図 4-3 (a) に示すように、直径 20 μm 、厚さ 5 μm であり、細いガラスの柱で支えられている。製作プロセスは下記の通りである。まず、デバイス層 (Si) /BOX 層 (SiO_2) /ハンドル層 (Si) の厚さがそれぞれ 5 μm /2 μm /450 μm の SOI 基板を用意する。フォトリソ（東京応化製 OFPR800-20cp）をスピンコートし、直径 20 μm の円形状を、ピッチ 40 μm で 2 次元アレイをパターンニングした。 O_2 プラズマでアッシングしたあと、ICP-RIE (inductive coupled plasma reactive ion etching) (Alcatel 製 A601E) でデバイス層のシリコンをエッチングし、円柱のシリコンマイクロ構造体を作製した。SOI の BOX 層のガラスはフッ酸 (46%) を用いて等方性エッチングを行った。これにより、マイクロ構造体の下にガラスの柱が残った構造を作

成した。エッチングプロセスは赤外線顕微鏡（オリンパス製 BX51-IR1）で観察しながら行い、完全にガラスがなくなる前でエッチングを止めた。直径 20 μm の円柱形状の場合、ガラスの柱の直径は 1 μm 以下になるようにした。図 4-3 (b)および(c)に示すように、細いガラスの柱がシリコンマイクロ構造体を支えていることが観察できる。

凹凸構造をもつ PDMS シートは ICP-RIE で加工したシリコン基板の型を用いてとして、PDMS のマイクロモルディング法により製作した。図 4-3 (d)に示すように、凹凸構造は 20 μm の幅で 5 μm の突起が 40 μm ピッチで並んでいる。PDMS は東レダウコーニング社製の Sylgard 184 を用い、常温で 2 日間置くことで硬化させた。硬化させる方法としては、60 $^{\circ}\text{C}$ に過熱して硬化させる方法もあるが、過熱すると硬化した PDMS が型よりも収縮したものとなり、凹凸構造のピッチが変わってしまう。そのため、常温で硬化する方法を用いた。

LIST 法における位置合わせおよび加圧のためのスタンピング転写装置を製作した。図 4-4 に装置の概要と製作した装置の写真を示す。6 軸の自由度 ($xyz-\theta\alpha\beta$) をもつ下部ステージ、固定された上部ステージ、観察用のマイクロスコープ、および加圧のためのローラーからなる。“Liftoff”の際には、下部ステージに被転写マイクロ構造体を持つ SOI 基板を置き、上部ステージに PDMS シートを置く。マイクロスコープで観察しながら、被転写マイクロ構造体と PDMS シートの凹凸構造の位置合わせを行う。位置合わせを行った後に、被転写マイクロ構造体と PDMS シートを接触させ、ローラーで加圧する。均等な圧力がかかるようにするため、PDMS シートとローラーの間に、PDMS を表面に付着させたガラス板を挟みこんだ。

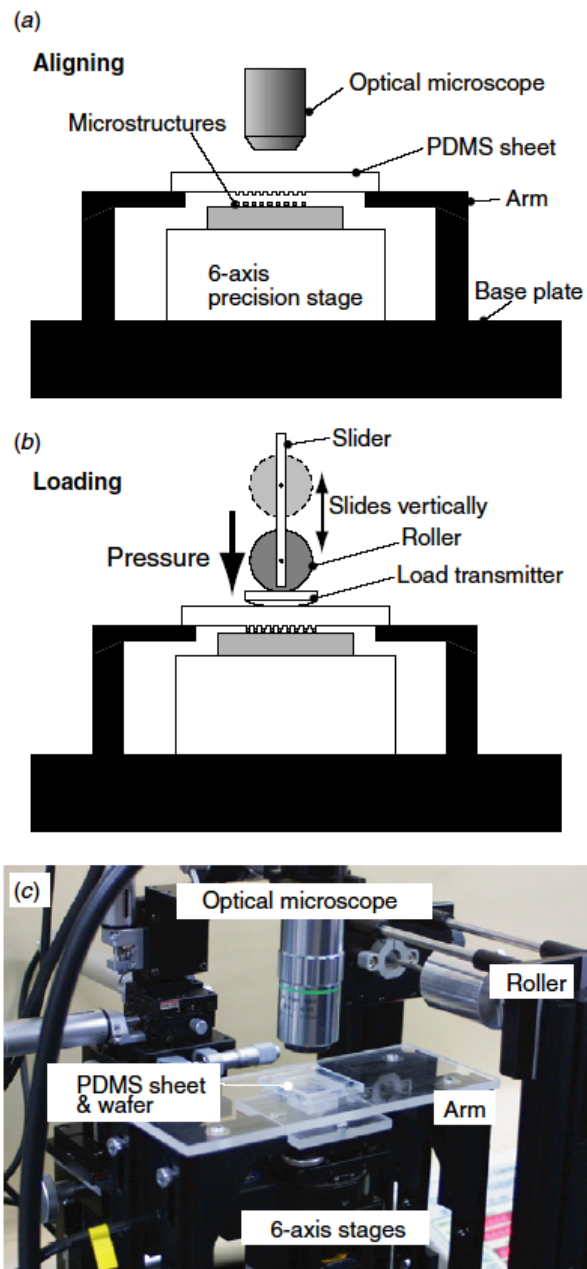


図 4-4 位置合わせおよび加圧のためのスタンピング転写装置：(a) 6 軸の自由度をもつ下部ステージにマイクロ構造体を置き、固定された上部ステージに PDMS シートを置く。観察用の顕微鏡を用いて両者の位置合わせを行う。(b) ロールでマイクロ構造体と PDMS シートを接触させ加圧する。(c) 装置全景の写真。

以下に、LIST 法の詳細なプロセスフローを以下に示す。まず、“Liftoff”プロセスを行う。図 4-5 に示すように、“Liftoff”プロセスでは PDMS シートを用いて元基板（SOI 基板）上に作製された被転写マイクロ構造体をリフトオフする。マイクロ構造体と PDMS シートの凹

凸構造を前述した装置で位置合わせする (図 4-5 (a-1))。マイクロ構造体と PDMS シートを接触させた後、PDMS シートに 1.53N/mm^2 の圧力を印加する。ガラスの柱は PDMS の突起構造の局所的な変形によって折られる (図 4-5 (a-2))。その後、PDMS シートを元基板から離すと、マイクロ構造体は PDMS シートによって元基板からリフトオフされる (図 4-5 (a-3))。図 4-5 (b)は、“Liftoff”プロセス後、PDMS シートの突起部上に並んだマイクロ構造体の SEM 写真である。

次に、“Stamping Transfer”プロセスを行う。図 4-6 に示すように、“Stamping Transfer”プロセスでは PDMS シート上の被転写マイクロ構造体を、集積基板であるシリコン基板に転写する。転写を行う前に、マイクロ構造体に残っているガラスの柱の残骸をフッ酸の上記エッチングにより除去する (図 4-6 (a-1))。図 4-6 (b)および(c) は、ガラスの残骸を除去する前と後の SEM 写真である。ガラスの柱が折れた際に残っていた残骸がきれいに除去されているのが確認できる。ガラスの残骸を除去した後、マイクロ構造体と集積基板の表面を UV オゾンプラズマもしくは O_2 プラズマにより表面処理を行い親水性にする (図 4-6 (a-2))。これは、マイクロ構造体と集積基板が水素結合により強固接合するためである。表面処理後、スタンピング装置を用いて (“Liftoff”プロセスで行ったのと同様に)、マイクロ構造体の載った PDMS シートと集積基板を位置合わせし、接触させたあと、 1.53N/mm^2 の圧力を印加する (図 4-6 (a-3))。マイクロ構造体と集積基板の水素結合による結合は非常に強固であるため、前述した式 4-2 の密着力の条件が満たされ、マイクロ構造体は PDMS シートから集積基板に転写される (図 4-6 (a-4))。図 4-6 (d)は集積基板に転写されたマイクロ構造体の SEM 写真である。

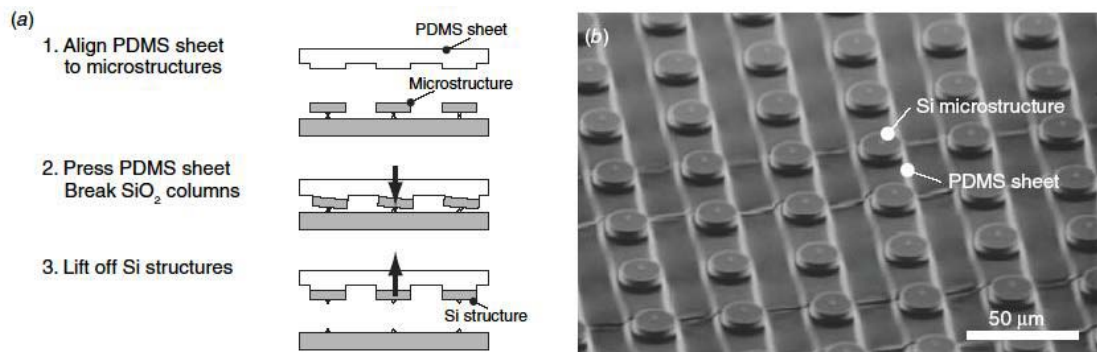


図 4-5 Liftoff プロセス : (a) Liftoff のプロセスフロー、(b) Liftoff 後の SEM 写真。

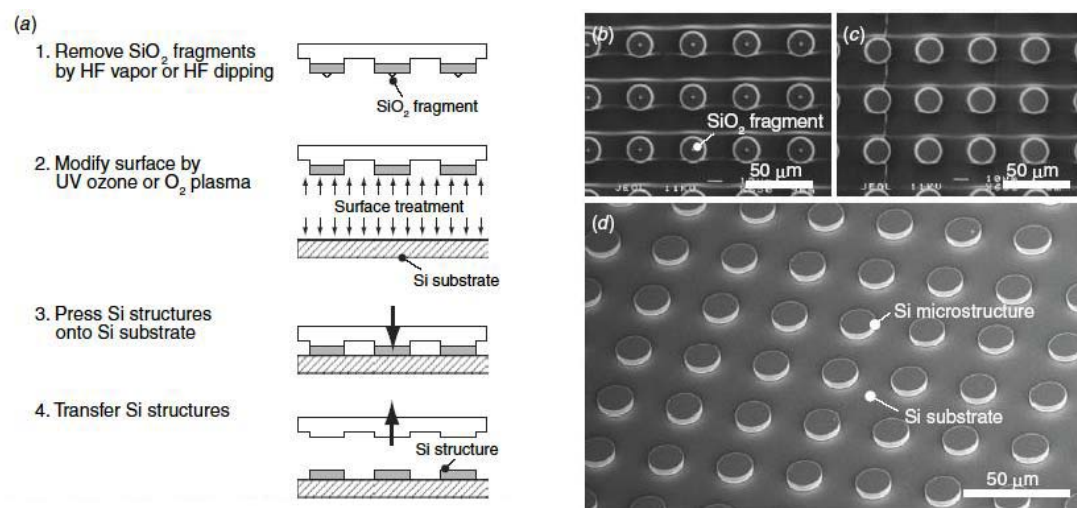


図 4-6 Stamping Transfer プロセス : (a) Stamping Transfer のプロセスフロー、(b), (c) Stamping Transfer の前処理として PDMS シート上にあるマイクロ構造体のガラスの柱の残骸を除去するプロセスを行う前と後の SEM 写真、(d) Stamping Transfer 後の集積基板上に配置されたマイクロ構造体の SEM 写真。

LIST 法による転写率と転写位置精度の評価を行った (図 4-7)。転写率は 2 mm×3 mm の範囲で、“Liftoff”プロセス後と“Stamping Transfer”プロセス後のシリコンマイクロ構造体の数を数えることで算出した。また、転写位置精度は図 4-8 (a) に示すように、 x 方向 (PDMS シートの凹凸構造を横切る方向) と y 方向 (PDMS シートの凹凸構造に平行な方向) のマイクロ構造体のピッチの変化をマイクロ스코プ (Keyence 製 VHX-500) で計測した。

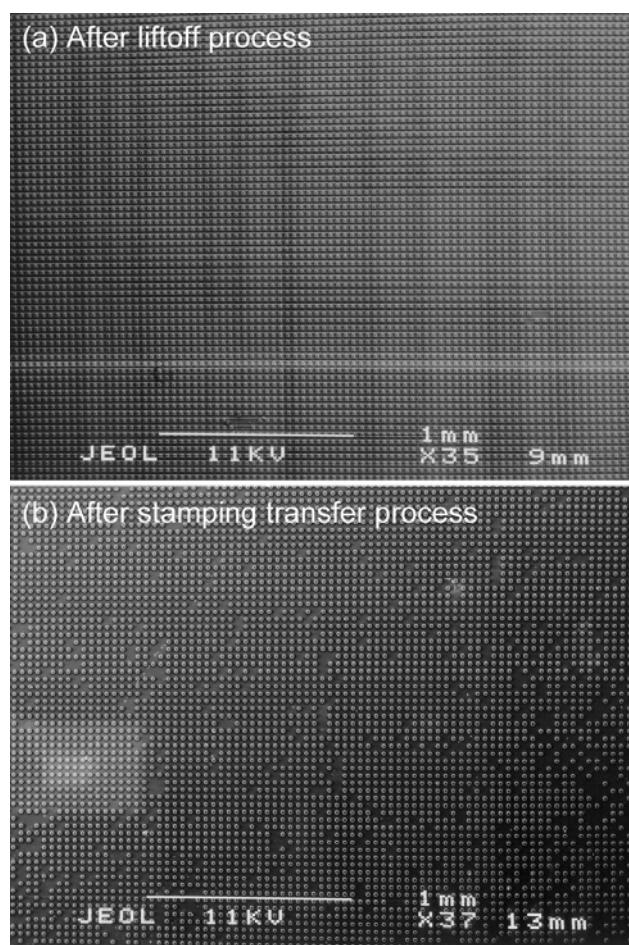


図 4-7 転写率の評価に用いた SEM 写真: (a) “Liftoff”プロセス後の PDMS シート上のシリコンマイクロ構造体 (転写率 99.9 %)、(b) “Stamping Transfer”プロセス後の集積基板上のシリコンマイクロ構造体 (転写率 91.1 %)。

転写率と転写位置精度の計測結果を図 4-8 (b) にまとめた。転写はクリーンルームでない場所で行ったが、“Liftoff”プロセス後で 99.9 %、“Stamping Transfer”プロセス後で 91.1%と高い転写率を実現した。“Stamping Transfer”プロセス後の方が“Liftoff”プロセス後よりも少し

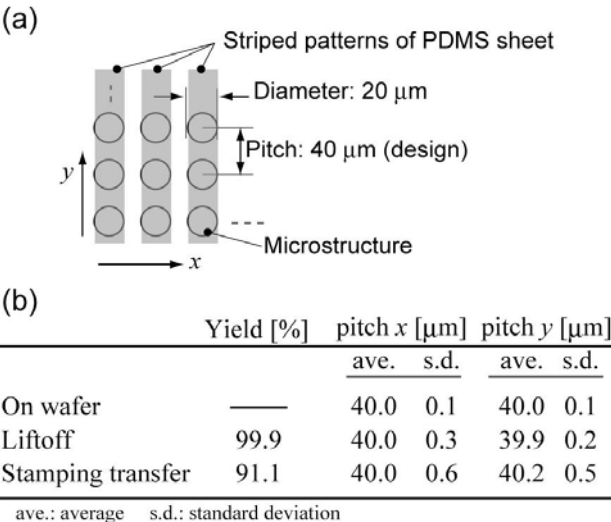


図 4-8 LIST 法による転写率と転写位置精度の評価。設計上のピッチは x 方向、 y 方向ともに 40 μm 。

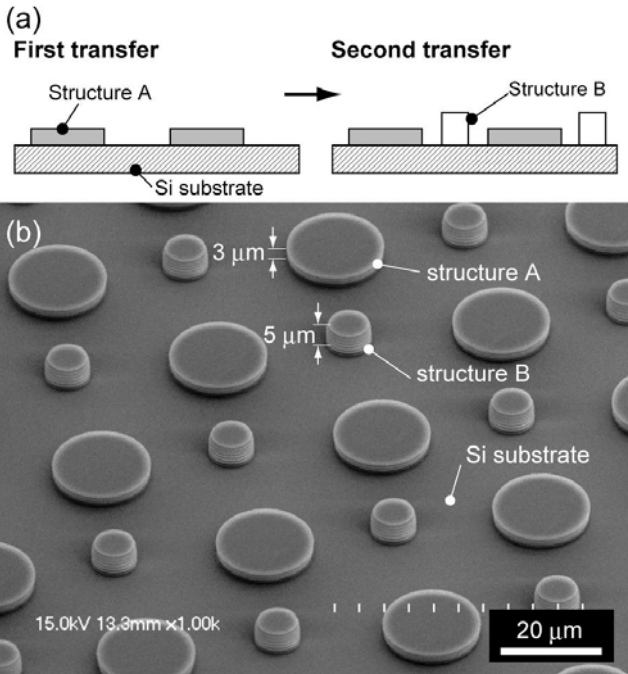


図 4-9 異種シリコンマイクロ構造体の 2 次元配置：(a) 配置の模式図、(b) マイクロ構造体の SEM 写真。直径 20 μm 、高さ 3 μm の円柱マイクロ構造体 (structure A) と直径 5 μm 、高さ 5 μm の円柱マイクロ構造体 (structure B) を 2 回のスタンピング転写で集積基板上に配置した。

低い転写率となっている。これは“Stamping Transfer”プロセスの方がよりほこりやゴミに敏感であるためである。“Liftoff”プロセスは PDMS シートが変形するため、多少のゴミがあってもマイクロ構造体との接合力が得られる。一方で、“Stamping Transfer”プロセスはマイクロ構造体も集積基板も変形しない平面であるため、ゴミが間に入ると接合力が得られない。転写によるピッチは、初期のピッチが $40.0\ \mu\text{m}$ であったのに対して、“Liftoff”後は平均値 (ave.) が $39.9\sim 40.0\ \mu\text{m}$ であり、標準偏差 (s. d.) が $0.2\sim 0.3\ \mu\text{m}$ 、“Stamping Transfer”後は平均値が $40.0\sim 40.2\ \mu\text{m}$ であり、標準偏差が $0.5\sim 0.6\ \mu\text{m}$ であった (図 4-8 (b))。平均値でみると、“Liftoff”プロセス後、“Stamping Transfer”プロセス後であっても、 x 方向、 y 方向ともにほとんど変化がない。これは、PDMS シートの凹凸構造がピッチの変化を防いでいるためと考えられる。これに対し、標準偏差でみると、プロセスを進めるにしたがって徐々に大きくなる。結論としては、ほとんどマイクロ構造体の位置ズレは、標準偏差の“Liftoff”プロセス後で $0.3\ \mu\text{m}$ 以下、Stamping Transfer”プロセス後で $0.6\ \mu\text{m}$ 以下に収まると言える。

LIST 法を用いて、1 つのシリコン集積基板上に異種のシリコンマイクロ構造体を統合した。図 4-9 は別々の基板で作製した円柱シリコンマイクロ構造体を 2 次元に配置した例である。まず、直径 $20\ \mu\text{m}$ 、高さ $3\ \mu\text{m}$ の円柱マイクロ構造体 (structure A) と直径 $5\ \mu\text{m}$ 、高

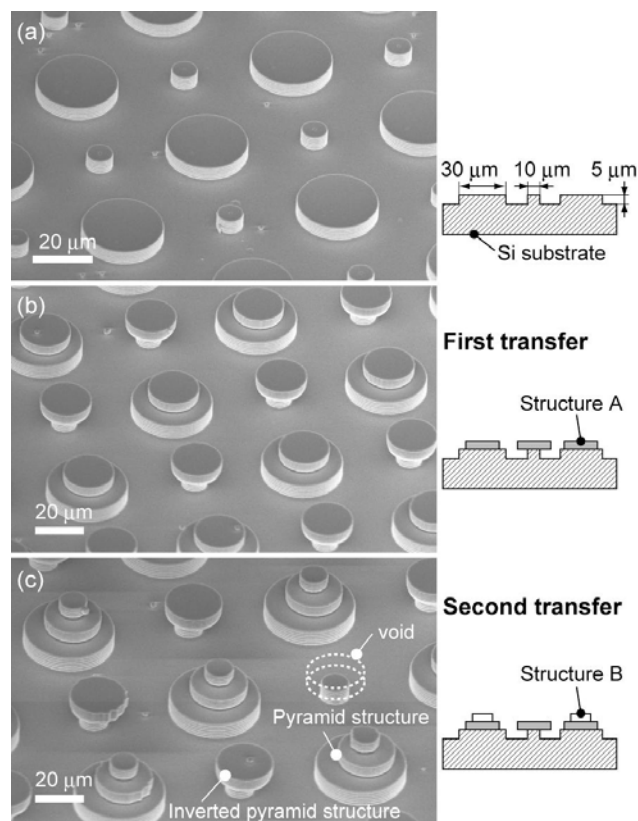


図 4-10 異種シリコンマイクロ構造体の 3 次元配置。直径 $20\ \mu\text{m}$ 、高さ $5\ \mu\text{m}$ の円柱マイクロ構造体 (structure A) をスタンピング転写し、一部の structure A の上に直径 $20\ \mu\text{m}$ 、高さ $5\ \mu\text{m}$ の円柱マイクロ構造体 (structure B) を転写した。これにより、ピラミッド構造と逆ピラミッド構造を実現した。

さ 5 μm の円柱マイクロ構造体 (structure B) をそれぞれ別々の SOI 基板上で作製した。そして、最初に structure A を集積基板に転写した後、structure B を集積基板に転写した。異種マイクロ構造体の 2 次元配置について 2 種類の例を示したが、理論的には何種類でも行うことができる。また、この例では高さの低いマイクロ構造から先に転写している。この場合、すでに転写されているマイクロ構造体に、後からの転写が邪魔されることはない。しかし、高さの低いマイクロ構造体を後から転写すること可能である。PDMS シートの突起の高さを変えれば、すでに転写してあるマイクロ構造体に邪魔されることなく転写ができるためである。

LIST 法はマイクロ構造体を 2 次元的に配置するだけでなく、3 次元的に積み上げることも可能である。図 4-10 はマイクロ構造体を 3 次元配置した例である。まず、集積基板となるシリコン基板に直径 10 μm と直径 30 μm 、高さ 5 μm の円柱形状を ICP-RIE で形成した (図 4-10 (a))。この集積基板の円柱形状の上に、まず直径 20 μm 、高さ 5 μm の円柱マイクロ構造体 (structure A) を転写した (図 4-10 (b))。次に、structure A の一部の上に直径 20 μm 、高さ 5 μm の円柱マイクロ構造体 (structure B) を転写した (図 4-10 (c))。これにより、ピラミッド構造と逆ピラミッド構造を実現した。

結果として、LIST 法により 5 μm ~20 μm のシリコンマイクロ構造体のスタンピング転写を実現した。転写位置精度としては、直径 20 μm のシリコンマイクロ構造体を 40 μm ピッチで並べたものに対して、位置ズレの平均が 0.2 μm 以内、標準偏差が 0.6 μm 以内での転写を実現した。数値目標であるスタンピング転写による集積基板への転写の精度は 1 μm を達成した。当初、スタンピング転写のみでなく、ハンダなどを用いたセルフアライメントによって転写位置精度の数値目標の達成を想定していたが、LIST 法によるスタンピング転写のみで転写位置精度の数値目標の達成できた。これは、LIST 法の概要で説明した 3 つの特徴 ((1) 構造の集積化の際に接着剤や密着層を用いないこと、(2) SOI 基板上に被転写シリコンマイクロ構造体を作成しガラス層を溶かすことによりガラスの柱で支えられた構造にすること、(3) PDMS シートに凹凸構造をもたせること) に起因するものであり、LIST 法が高い転写位置精度をもつ手法であると評価できる。また、LIST 法による転写率は 91.1 % であった。

④-4-3 LED ベアチップのスタンピング転写技術および配線技術 (TCT 法・SW 法)

スタンピング転写の第二の方法として、温度による密着層の液相/固相の相変化を利用した温度制御転写法 (TCT 法: Temperature Control Transfer 法) を確立した。LIST 法では、被転写マイクロ構造体は SOI 基板上で作成したシリコンマイクロ構造体にはほぼ限られるという側面があったが、TCT 法は被転写マイクロ構造体として用いることのできる材料の範囲を広げることが可能である。TCT 法で、相変化する密着層の材料として低融点ハンダ (LMPS: low-melting point solder) およびポリエチレングリコール (PEG: poly-(ethylene glycol)) を用いた。特に、LMPS は被転写構造体と集積基板との電氣的接続をとる材料としても用い

ることが可能である。そのため TCT 法に加えて、被転写構造体と集積基板の電氣的接続を個別に行わず、自動で行える手法として SW (Self-Wiring) 法を実現した。これらの手法を実証する対象として、複数色の LED ベアチップをフレキシブルな集積基板上に複数回の TCT 法によりスタンピング転写で統合し、SW 法を施すことで発光させることとした。マルチカラーLED ベアチップのフレキシブルディスプレイを実現することにより、下記の 3 つを示すことができる：(1) 商用的に入手可能なベアチップのアレイを取り扱えること、(2) TCT 法の単純な繰り返しにより複数種類のチップを集積基板の配線上に配置できること、(3) SW 法により自動的にチップと集積基板の配線の電氣的接続が実現できること、である。また、LED は高輝度・高寿命・低消費電力の利点を持つが、今まで複数色の LED を数百 μm ピッチで密に並べた LED ディスプレイは今までなかった。これは、LED の発光波長は材料である半導体のバンドギャップに依存するため、同じ基板内に異なる発光波長の LED を密に一括して製作することはプロセス上困難であることが主な要因の一つである。さらに、フレキシブル基板は一般的に高温プロセスに耐えることができない。これらの点からも、マルチカラーLED ベアチップのフレキシブルディスプレイは、他の手法では製作が困難なデバイスであると言え、本手法の有用性を示す良い対象であると言える。

図 4-11 にスタンピング転写による複数色の LED ベアチップを集積化したフレキシブルディスプレイ製作の概略図を示す。商用的に入手可能な $240\text{ }\mu\text{m}$ 角にダイシングされた高さ $75\text{ }\mu\text{m}$ の LED ベアチップを用いた。これらは、ダイシングテープ上に $500\text{ }\mu\text{m}$ ピッチで 2 次元アレイ状に並べられている。配線がパターンニングされたフレキシブル集積基板上に LED チップをスタンピング転写し、電気的接続をとるために、以下の step 1~4 の手順で行った。(Step 1) ダイシングテープ上の LED ベアチップを LMPS と PEG を用いて receiver 基板に剥がし取る。(Step2) 剥がした LED チップを PDMS シートで拾い上げる。(Step 3) 配線上に LMPS がパターンされたフレキシブル集積基板上に LED チップを移す。(Step 4) LMPS をリフローすることにより自動的に LED チップと配線の電気的接続を取る。Step 1~3 の要点は温度制御である。密着層として用いた LMPS と PEG は $80\text{ }^{\circ}\text{C}$ では液体であり、常温 $23\text{ }^{\circ}\text{C}$ では固体である。この液相／固相の相変化を用いることにより、LED チップと基板との密着力を制御した。すなわち、LMPS と PEG が固体のときには LED ベアチップをダイシングテープから剥がし取るのに十分な密着力を持ち、これらが液体の時にはほとんど密着力を

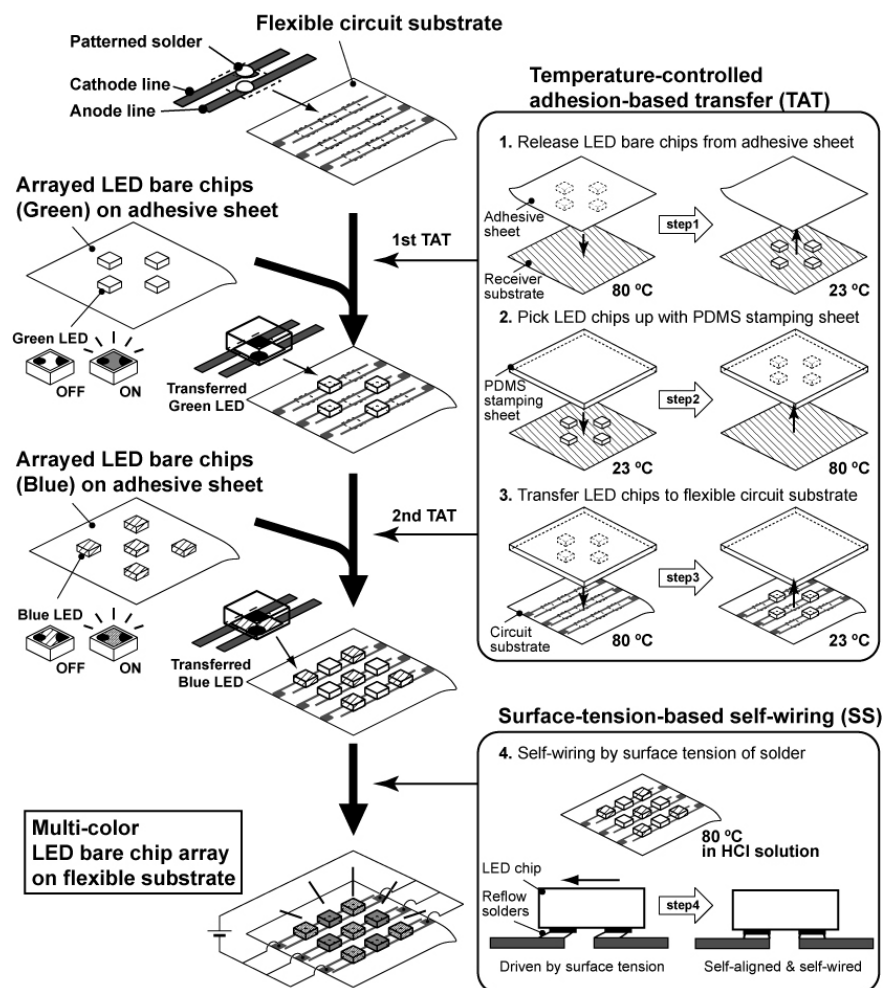


図 4-11 スタンピング転写による複数色の LED ベアチップを集積化したフレキシブルディスプレイ製作の概略図。

持たない、ということである。

TCT 法と SW 法の詳細なプロセスフローを図 4-12 に示した。これに従って TCT 法の原理と具体的なプロセスについて下記に詳しく説明する。式 4-1 および式 4-2 を一般化して考えると、スタンピング転写において、被転写構造体を元基板 (donor substrate) から転写基板 (receiver substrate) に転写されるためには、以下の式を満たす必要がある。

$$F_{\text{donor}} < F_{\text{receiver}} \quad (4-4)$$

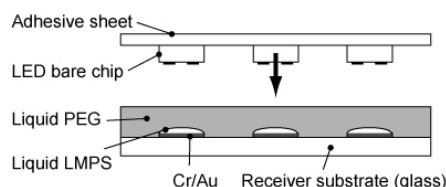
ここで、 F_{donor} は被転写構造体と元基板との密着力であり、 F_{receiver} は被転写構造体と元基板との密着力である。LMPS と PEG の液相／固相の相変化による密着力の違いを利用することにより、図 4-12 に示した“Release”・“Pick-up”・“Transfer”の各 TCT 法を用いたスタンピング転写プロセスにおいて式 4-4 を満たすことを実現した。LMPS としてはビスマス系合金 (Sn 8.3%、Bi 44.7%、Pb 22.6%、Cd 5.3%、In 19.1%) で、融点が 47 度のものを用いた。また、PEG としては分子量が約 1500 で、融点が 46 度のものを用いた。また、TCT 法による各スタンピング転写は、LIST 法で用いた図 4-4 に示したスタンピング転写装置を改造して用いた。下部の 6 軸ステージの部分にセラミックヒータと熱電対を追加することで、温度制御を行った。TCT 法では加圧は必要ない、装置の加圧部は使用していない。

商用的に入手可能な LED ベアチップとして、GaN 系の青 (発光波長 $\lambda = 454 \text{ nm}$) と緑 ($\lambda = 550 \text{ nm}$) の LED を購入した。どちらも $40 \mu\text{m}$ 角にダイシングされた高さ $75 \mu\text{m}$ の LED ベアチップが、ダイシングテープ上に $500 \mu\text{m}$ のピッチで 2 次元アレイ状に配置されている (図 4-13 (A))。それぞれのチップはアノードとカソードのコンタクトパッドが同じ側にあり、上側の表面にある。これらの LED チップはサファイア基板が用いられているため、どちらの面からでも発光を観察できる。フレキシブル集積基板と電気的な接続を取らなくてはならないため、最終的にはコンタクト面が基板側になる背面発光の状態での LED チップを配置した。

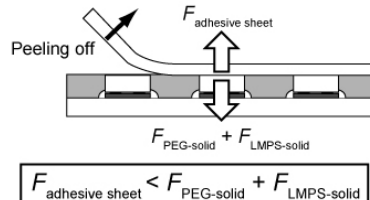
最初に行う“Release”プロセスの要点は、ダイシングテープ（adhesive sheet）から LED ベアチップを剥がすのに十分な密着力を得ることである。そのため、LMPS 単層ではなく、

(A) Release process

- (1) Heat receiver substrate at 80 °C to melt PEG and LMPS. Press adhesive sheet to receiver substrate.



- (3) Peel adhesive sheet off. Release LED bare chips.



- (2) Cool receiver substrate at R.T. to solidizing PEG and LMPS.

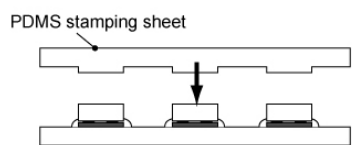


- (4) Wash PEG away by DI water.

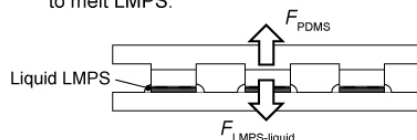


(B) Pick up process

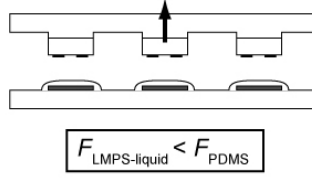
- (1) Contact PDMS stamping sheet to LED bare chips.



- (2) Heat receiver substrate at 80 °C to melt LMPS.

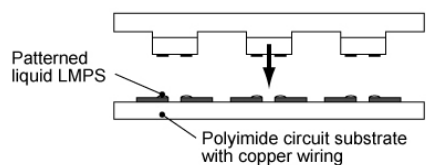


- (3) Pick LED bare chips up with PDMS stamping sheet.

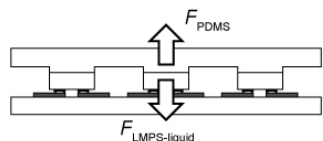


(C) Transfer process

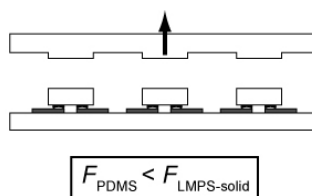
- (1) Heat circuit substrate at 80 °C to melt LMPS. Press LED bare chips to circuit substrate.



- (2) Cool circuit substrate at R.T. to solidize LMPS

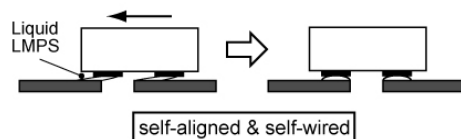


- (3) Peel PDMS stamping sheet off.



(D) Self-wiring process

- (1) Reflow LMPS in 0.1M HCl at 80 °C



- (2) Apply voltage for light emission

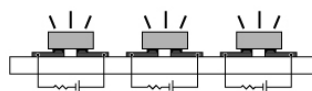


図 4-12 LED ベアチップ転写のプロセスフロー。3 回の TCT 法（Release プロセス, Pick-up プロセス, Transfer プロセス）と 1 回の SW 法（Self-wiring プロセス）を用いることで単一色の LED ベアチップを集積基板にスタンピング転写し、電気的接続を得ることができる。また、これを繰り返すことにより複数色の LED ベアチップを集積基板に統合できる。

PEG/LMPS の 2 層構造を用いた。Cr/Au をガラス基板の上にパターンニングした基板を、80 度に温めた 0.1 M の塩酸中の LMPS に浸すことで、Cr/Au の上にのみ LMPS を配置することができる。0.1 M の塩酸は Cr/Au 表面の酸化層を除去するためのものである。比重の違いから、塩酸と LMPS は上下に分離した状態となっている。LMPS を Cr/Au 上に配置した後、その上からピペットを用いて 80 度に温めた PEG をたらす。これを常温まで冷やすことにより、PEG/LMPS の 2 層構造が得られる。図 4-12 (A)(2)に示すように、80 度に温めることで、溶けた PEG と LMPS の中に LED チップを浸した。その後基板を冷却し、PEG と LMPS を固化させる。固相の PEG と LMPS が LED チップの周りを取り囲んでいるため、LED チップと固相の PEG/LMPS の 2 層構造との密着力が LED ベアチップとダイシングテープとの密着力より大きくなる。すなわち、

$$F_{\text{adhesive}} < F_{\text{PEG-solid}} + F_{\text{LMPS-solid}} \quad (4-5)$$

が成立する。式 4-5 に従って、LED チップはダイシングテープを引き剥がした後も PEG/LMPS の 2 層構造の中に残る (図 4-12 (A)(3)、図 4-13 (B))。この状態から、次の“Pick-up”プロセスのために PEG を水に溶かして除去する (図 4-12 (A)(4))。10 分間純水につけるこ

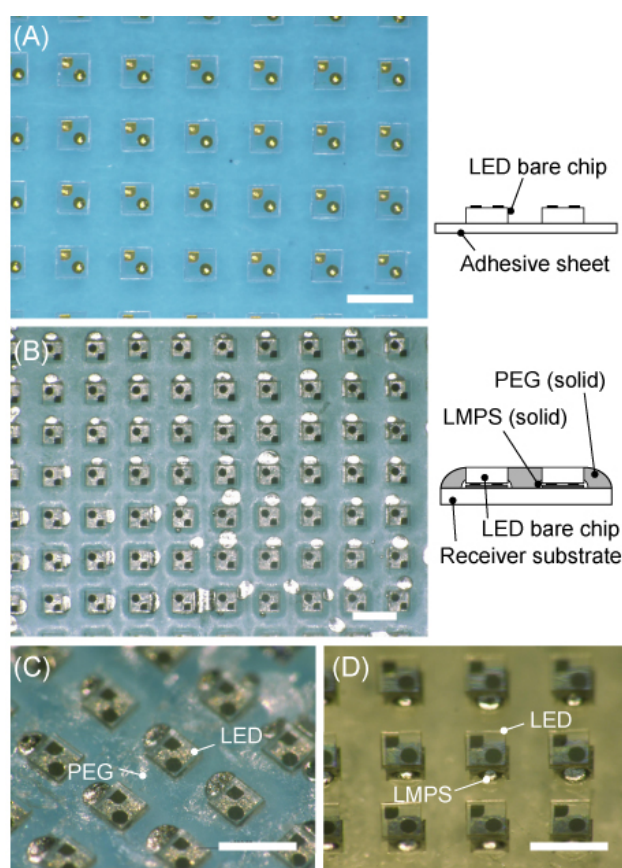


図 4-13 Release プロセス : (A) ダイシングテープ上に整列した LED ベアチップ (購入した状態)、(B)(C) Release プロセス後の LED チップ、(D) PEG を水に溶かして除去した後の LED チップ。スケールバーは 500 μm を示す。

とで、PEG は除去できる。このときガラス基板と LED との密着は LMPS のみでなされている。液体から取り出す際に外れることを避けるため、純水を IPA に置換した後ガラス基板を取り出した。図 4-13 (C)および(D)は PEG を洗い流す前と後の LED チップの写真である。

次に行う“Pick-up”と“Transfer”のプロセス（図 4-12 (B)、(C)）において、LED チップを PDMS シートによって“Pick-up”し、フレキシブル基板に“Transfer”する。液相の LMPS、固相の LMPS、PDMS シートそれぞれとの LED チップとの間の密着力の間には下記の関係が成り立つ。

$$F_{\text{LMPS-liquid}} < F_{\text{PDMS}} < F_{\text{LMPS-solid}} \quad (4-6)$$

式 4-6 において、液相の LMPS と LED チップとの密着力 $F_{\text{LMPS-liquid}}$ はほぼ“0”である。そのため、 $F_{\text{PDMS}} < F_{\text{LMPS-solid}}$ を満たすように F_{PDMS} を考えれば良い（ F_{PDMS} は、PDMS シートにある凹凸形状の凸部の面積によって PDMS と LED チップの接触する面積が変わるため、ある程度指定できる）。よって、式 4-6 が成り立つため、LMPS を溶かすことで LED チップは PDMS シートに“Pick-up”される（図 4-12 (B)）。その後、LED チップを PDMS シートから LMPS がパターンニングされたフレキシブル基板に“Transfer”する（図 4-12 (C)）。この TCT 法による“Release”・“Pick-up”・“Transfer”プロセスを繰り返すことで、複数色の LED チップをフレキシブル基板上に集積・配列することができる。

凹凸構造をもつ PDMS シートは LIST 法で用いたのと同様の方法で作成した（図 4-14 (A)）。ガラス基板上の LED と PDMS の凹凸構造の位置合わせをすることによって、5×5 ア

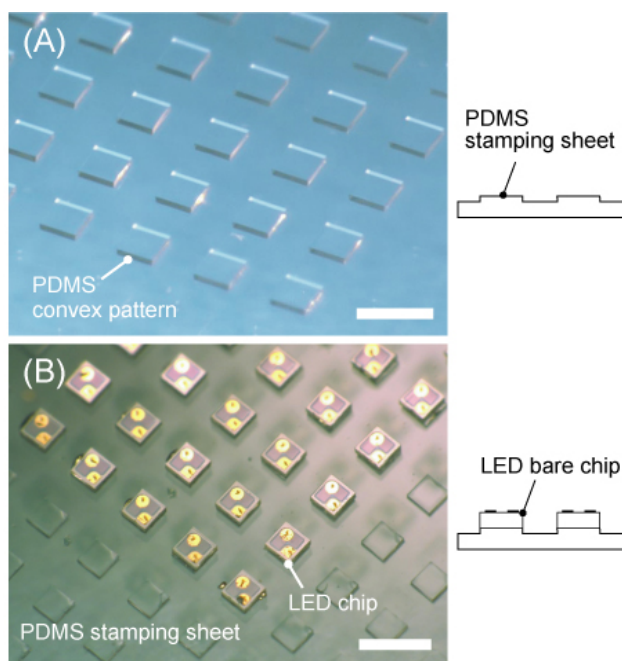


図 4-14 Pick-up プロセス:(A) Pick-up プロセスで用いる凹凸構造を持つ PDMS シート、(B) Pick-up プロセス後の LED チップ。スケールバーは 500 μm を示す。

レイ状の LED チップのみを“Pick-up”した (図 4-14 (B))。PDMS の凸部の位置を変えることによって、例えば市松模様など 2 次元アレイ以外の配列で LED チップを“Pick-up”することもできる。

“Transfer”プロセスでは、厚さ 9 μm の Cu の層がある厚さ 28 μm のポリイミド基板をフレキシブル集積基板として用いた。Cu を配線形状にパターニングした後、コンタクト部以外をフォトリジスト (東京応化製 OFPR800-100cp) で覆った。“Release”プロセスで Cr/Au

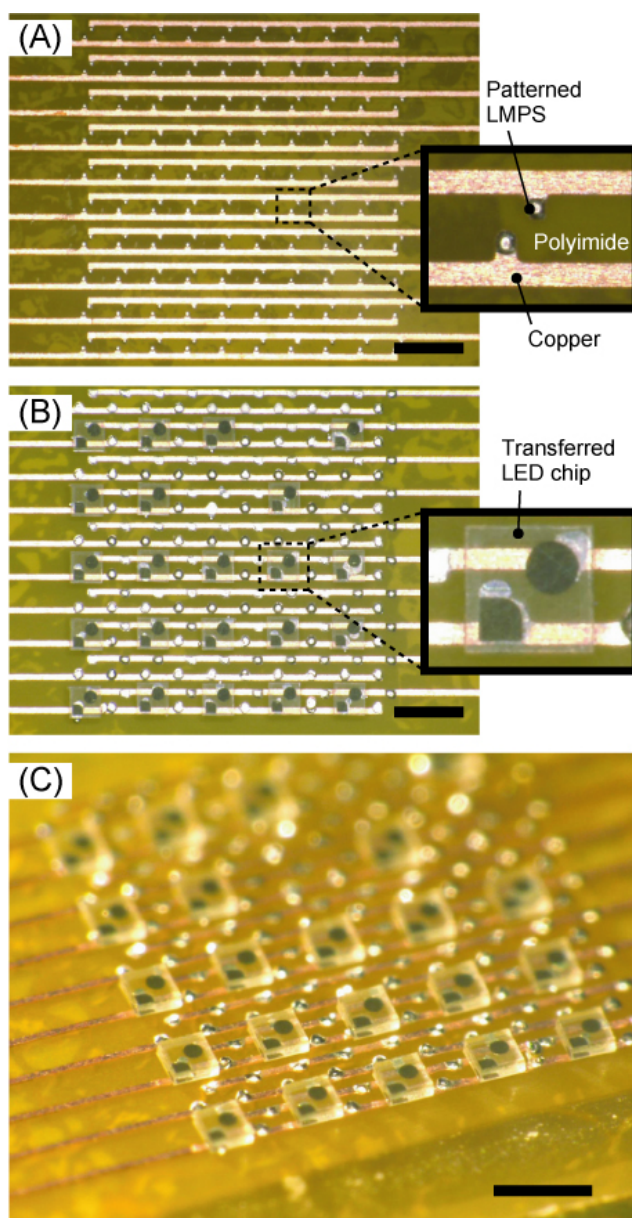


図 4-15 Transfer プロセス : (A) Cu 配線をパターニングしたフレキシブルなポリイミド基板、コンタクト部に LMPS が配置されている、(B)(C) Transfer プロセス後の LED チップ、LED チップは LMPS で固定されている。スケールバーは 500 μm を示す。

上に LMPS を配置したのと同様に、80 度に温めた 0.1 M の塩酸中の LMPS に浸すことで、フォトリソで覆われていないコンタクト部のみ LMPS を配置する (図 4-15(A))。1 つのコンタクト部のサイズは LED チップのコンタクトパッドのサイズと同じく直径約 90 μm である。スタンプ転写装置を用いて LMPS の載ったフレキシブル基板を 80 度に温めた状態で、LED チップの載った PDMS シートと位置合わせを行い、接触させる。接触させたまま室温まで冷やし LMPS を固化させると、LED チップは LMPS によってフレキシブル基板上に固定されているため、PDMS シートをフレキシブル基板から離すと、LED チップがフレキシブル基板に“Transfer”される (図 4-15 (B)、(C))。

最後にスタンプ転写された LED ベアチップを SW 法による“Self-wiring”プロセスを行うことで、フレキシブル基板上の配線と電気的接続を行う (図 4-12 (D))。これはフレキシブル基板を 80 度、0.1 M の塩酸に 1 分間つけ、LMPS をリフローさせることで実現した。液相の LMPS の表面張力により、LMPS はポリイミドやガラスといった基板材料の表面よりも金属 (Cu または Au) のコンタクトパッドの部分へと自発的に動く。結果として、電気的接続が自動的に得られる。図 4-16 (A)が“Self-wiring”プロセスの前と後の LED チップの写真

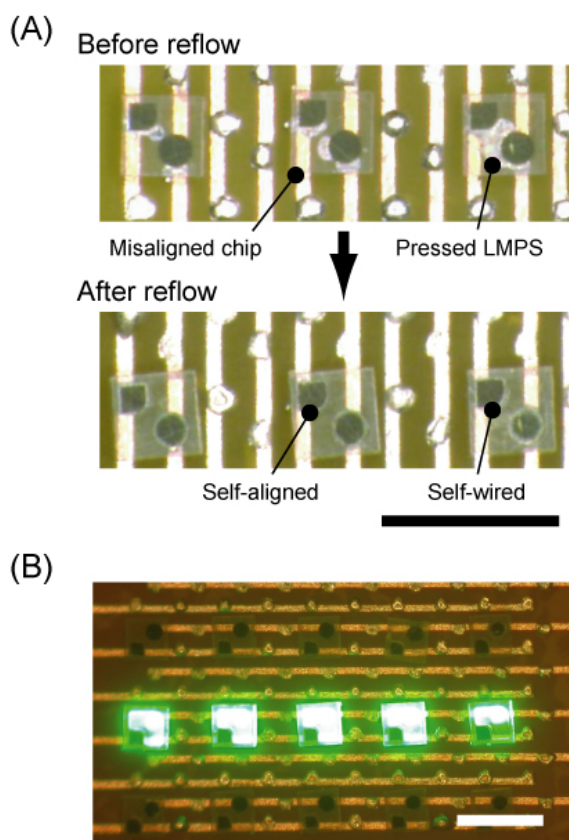


図 4-16 SW 法による Self-wiring プロセス : (A) Self-wiring プロセス前後の LED チップ (上部がプロセス前、下部がプロセス後)、SW 法によりブリッジや位置ズレが解消している、(B) LED チップからの発光。スケールバーは 500 μm を示す。

である。“Transfer”プロセス後の時点では、2つのコンタクトパッドをブリッジしてしまっていた LMPS が“Self-wiring”プロセスにより 2つに分離されている（図 4-16 (A)における一番右の LED チップ）。また、“Self-wiring”プロセス後に配線に電圧を印加した結果、図 4-16 (B)に示すように LED が発光したことから、電氣的接続が取れていることが確認された。最終的には、全体を透明な有機膜であるパリレンを CVD（chemical vapor deposition）により成膜することによって覆った。

一連のスタンピング転写のプロセス中で、LED チップの位置ズレと転写率を計測する

表 4-1 TCT 法による位置ズレと転写率の評価。

LED bare chips	x pitch [μm]		y pitch [μm]		Yield
	ave.	s. d.	ave.	s. d.	
on adhesive sheet (before “release”)	500 ^a	—	500 ^a	—	—
on receiver substrate (after “release”)	505	6.7	498	7.7	149/149 (100%)
on PDMS stamp sheet (after “pick up”)	501	6.4	495	7.7	25/25 (100%)
on circuit substrate (after “transfer”)	505	6.6	500	6.1	22/25 (88%)

ave.: average value. s.d.: standard deviation. ^aOriginal design

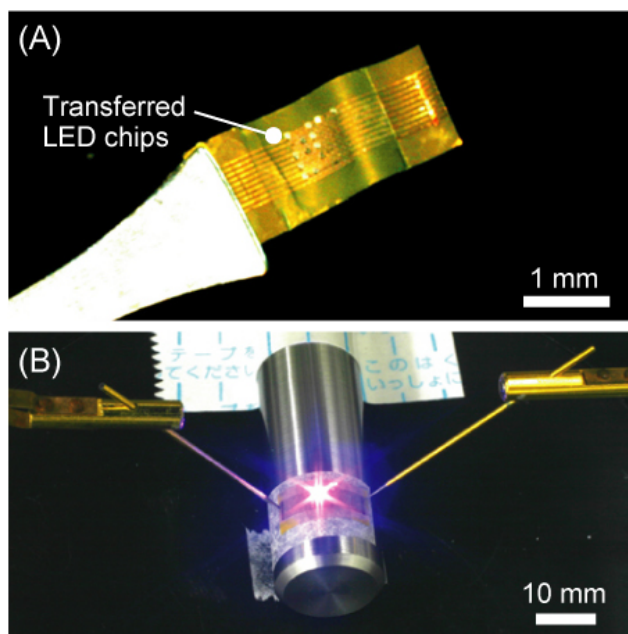


図 4-17 フレキシブルLED チップアレイ:(A) ポリイミド基板上の LED チップアレイ、(B) 曲率半径 6 mm の円柱に貼った状態での発光。

ことで、TCT 法の評価を行った。計測の結果を表 4-1 に示す。初期の LED チップのピッチは $500\text{ }\mu\text{m}$ であったのに対して、“Release”・“Pick-up”・“Transfer”プロセス後の位置ズレは x 方向・ y 方向すべてにおいて平均値で $5\text{ }\mu\text{m}$ 以内に、標準偏差で $8\text{ }\mu\text{m}$ 以内に収まった。また転写率では、“Release”プロセスが 100 % (149/149)、“Pick-up”プロセスが 100 % (25/25)、“Transfer”プロセスが 100 % (22/25) であった。“Release”プロセスと“Pick-up”プロセスで転写している LED チップの個数が異なるのは、“Pick-up”プロセスで説明したように“Release”した LED チップ (149 個) のうち一部 (25 個) のみを凹凸構造のある PDMS シートによって“Pick-up”したためである。

フレキシブル LED チップアレイの特性評価を行った。図 4-17 (A)がフレキシブルなポリイミド基板上に LED チップをスタンピング転写したフレキシブル LED チップアレイの写真である。曲げられるだけの薄さと強さを備えており、曲率半径 6 mm の円柱に貼った状態でも発光した。 5×5 の LED アレイを製作し、SW 法による電氣的接続の評価も行った。図 4-18 に示すように 95 % (22 個中 21 個) がコンタクト部において電氣的接続がとれており、LED が発光した。さらに、“Release”・“Pick-up”・“Transfer”のプロセスを 2 セット行い、最後に“Self-wiring”プロセスを行うことで、複数色の LED チップをフレキシブルな集積基板上に統合した。図 4-19 に示すように青と緑の LED チップが同じフレキシブル集積基板上に配置でき、またそれぞれの発光が観察できた。

TCT 法は同一基板の異なる箇所にスタンピング転写することが可能である。そのため、一度のスタンピング転写では難しいような離れた場所でも、複数回の TCT 法を行うことでスタンピング転写することができる。図 4-20 は、TCT 法を 4 回行うことによって、50 mm 離

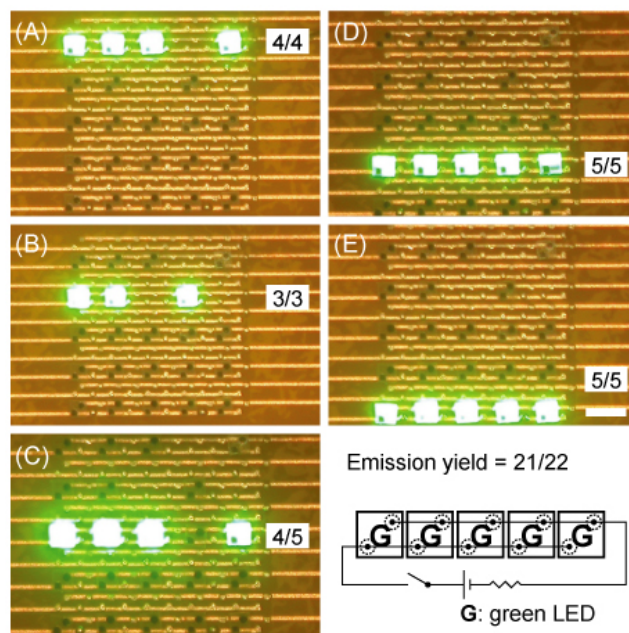


図 4-18 LED チップアレイからの発光。22 個中 21 個（95 %）の LED が発光した。スケールバーは 500 μm を示す。

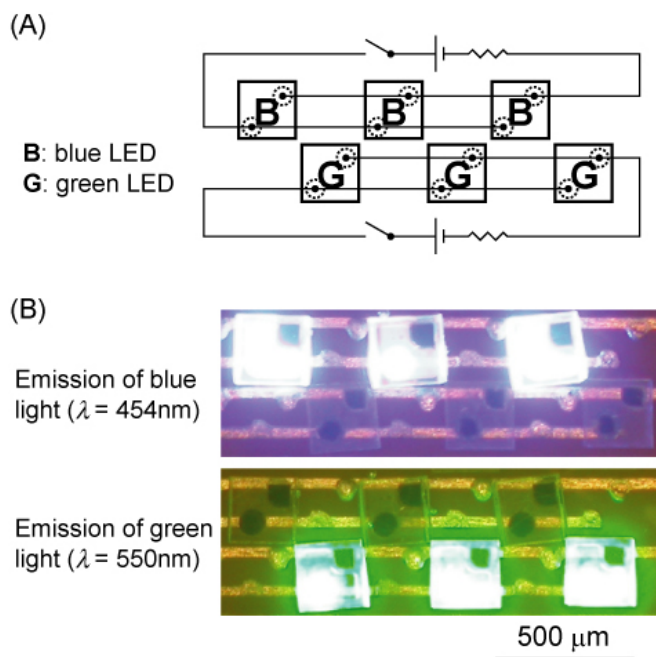


図 4-19 2 色の LED チップを統合した基板からの発光：(A) 配線の接続図、(B) 青と緑の LED の発光の様子。

れた四隅の位置に 5×5 の LED チップアレイをそれぞれスタンピング転写したものである。全体として 100 個中 97 個 (97 %) のスタンピング転写ができており、離れた位置への複数回のスタンピング転写が可能であることを示した。

結果として、(1) 異なるダイシングテープ上の LED チップを PDMS シート上にリフトオフし、集積する 1 つ基板上にスタンピングすることで転写する技術として TCT 法と、(2) 集積基板上に転写された構造体の間にハンダを配置しリフローすることにより、構造体の固定化及び電氣的配線を行う技術として SW 法を確立した。特に、TCT 法はダイシングテープ上の構造体を用いることができるため、LED ベアチップに限らず、別プロセスで製作したナノ機能構造体にも適用可能な手法である。また転写領域として、数値目標である 50 mm×50 mm の離れた位置のスタンピング転写が可能であることを示した。

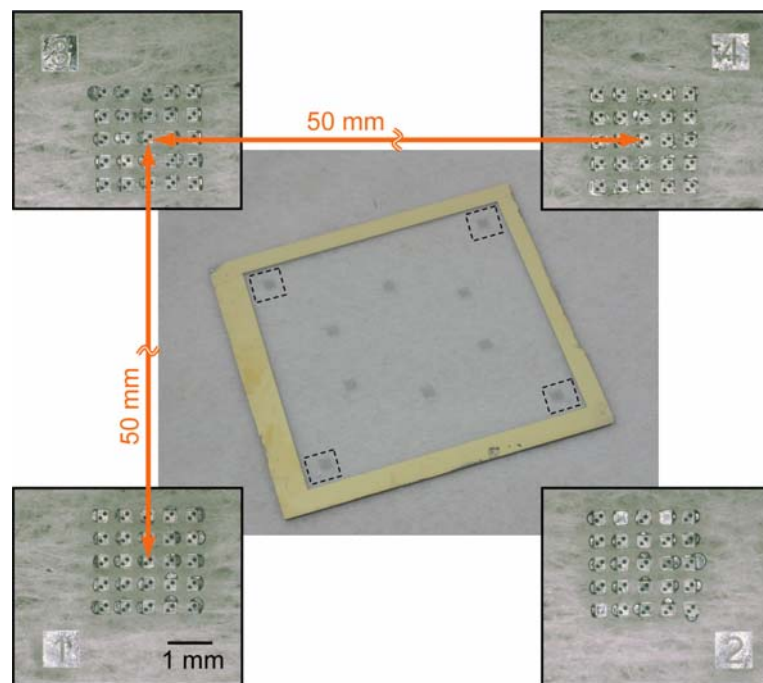
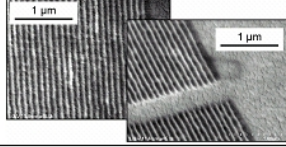
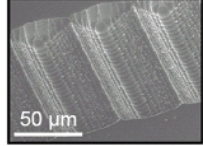
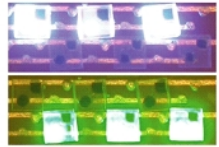


図 4-20 TCT 法を 4 回行うことによって、50 mm 離れた四隅の位置に 5×5 の LED チップアレイをそれぞれスタンピング転写した。左下は 25 個中 25 個、右下は 25 個中 22 個、左上は 25 個中 25 個、右上は 25 個中 25 個転写されており、全体で 100 個中 97 個が転写できている。

2-4. 開発成果のまとめ

(1) 目標の達成度

	項目	目標	成果	達成度
基本計画の目標	直描技術を用いた表面ナノ構造製造技術	①L/S: 50nm ②アスペクト比 1:2 ③面積: 5mm x 5mm	①L/S: 50nm ②アスペクト比 1:2 	○
	3次元曲面形成技術	①傾斜角: 45° ②表面粗さRa: 50nm ③ Peak-Valley値: 250nm	①傾斜角: 51° ②Ra: 平面で10 nm、斜面で35 nm ③Peak-Valley値: 200nm 	◎
	平面可変ナノギャップ形成技術、及びギャップ駆動技術	①ギャップ間隔: 80nm ②平面範囲: 50μm x 50μm ③ Peak-Valley値: 20nm	①ギャップ間隔: 80nm以下 ②駆動ミラー直径: 500 μm ③ Peak-Valley値: 20nm ミラーを静電駆動することによってギャップ間隔変化800 nmを実現。 	○
	スタンピング転写とセルフアライメントを用いた高精度・高密度配置技術	①多種構造の利用 ②配置精度1μm以下 ③面積: 2cm x 2cm	①多種のMEMS/パーツを同一基板に配置 ②位置精度標準偏差0.6μm ③面積: 5cm x 5cm 低融点ハンダを用いたセルフアライメントを融合して、LEDチップのフレキシブル基板上へのアライメントを実現。 	◎

達成度 ×: 目標未達成、△: 条件付で目標達成、○: 目標達成、◎: 目標を大幅に上回る成果

(1) - 1 直描技術を用いた表面ナノ構造製造技術では、電子線直描技術を用いてシリコン基板上にナノレジスト L/S パターンを作製し、そのレジストパターンをもとに DRIE (Deep RIE) によるナノ高アスペクトエッチングを行った。直描による 50 nm レベルの微細ナノパターンニングを実現するために、レジスト濃度を薄めてレジストを 100 nm 程度に薄膜化し、パターンニング分解能の向上を行った。さらに、DRIE 時のスキヤロッピングによる、パターンの破壊を防ぐために、DRIE のエッチングステップへの C_4F_8 ガスによるパッシベーション効果の導入と、プラズマ発生時のチャンバ圧力の低減 (1.2 Pa から 1.0 Pa へ変更) をはかり、エッチングの異方性を高めた。その結果、L/S50 nm、アスペクト比 2:1 を実現し、数値目標の達成に成功した。 ここで確立した表面ナノ構造形成技術を利用して、シリコンプリズムと金回折格子構造を有した SPR センサ、ナノ回折格子を有したパリレン薄膜によるチューナブル SPR センサ、およびナノピラー構造による感度増大効果を用いた SPR センサの計 3 タイプの SPR センサを製作し、SPR におけるナノ機能をデバイスの小型化とセンサ感度の向上に利用可能であることを検証した。

(1) - 2 量子化補正マスクエッチングと表面平坦化技術を用いた 3 次元曲面形成技術では、マスクの開口面積に依存したシリコンエッチングレートのラグ (RIE-lag) を利用して、シリコン表面に 45°の斜面形成技術を確立した。このために、開口面積とエッチング深さの

関係を実験データとして蓄積し、そのデータをもとに、凹凸形状の CAD デザインを入力すると、RIE-lag 用のエッチングマスクパターンを生成するプログラムを作成した。このマスクを用いて DRIE の異方性エッチングを行い、その直後にマスクの側壁を SF_6 ガスによる等方性エッチングを行うことで除去し、目的の凹凸形状を製作した。このとき、異方性エッチングと等方性エッチングのプロセスの間に、HF ディップングを挟むことで、構造表面に付着したデポガスを除去し、スムーズな等方性エッチングを得られることを発見した。これにより、最終的に、最大 51° の斜面形成に成功し、表面粗さ Ra を平面で 10 nm、斜面で 35 nm を達成した。また、このときの Peak-Valley 値は 200nm であり、目標とした数値目標の達成に成功した。

(1) -3 平面可変ナノギャップ形成技術、及びギャップ駆動技術では、スタンピング転写技術を用いて、小型・薄型化に適する、入射角を固定して波長をスキャンするタイプの可変波長フィルタであるファブリペロー干渉器 (Fabry-Perot Interferometer FPI) のための平面可変ナノギャップの形成技術の研究開発を行った。通常は、平面ギャップ形成には犠牲層エッチングが用いられるため、スティクションの問題が発生する。それに対して、TMAH またはシリコンの熱酸化を用いてナノオーダの平坦度が高い段差を持つユニットを製作し、スタンピング技術を用いて、二つのユニットを接合することにより、直径 500 μm の可変ナノギャップ構造を実現した。最終的に、80 nm 以下のギャップ間隔を有するナノギャップの形成に成功し、ミラーを静電駆動することによってギャップ間隔変化 800 nm を実現した。これにより、目標数値を達成した。また、フィルタ部分に光を照射してスペクトルを計測しつつ、フィルタ部分に電圧をかけて静電的にギャップ間隔を変化することにより、可変型ファブリペロー干渉計として機能することを確認した。

(1) -4 スタンピング転写とセルフアライメントを用いた高精度・高密度配置技術では、ナノ機能構造体を高精度かつ高密度で集積する手法として、PDMS を用いたスタンピング転写による集積化技術とセルフアライメントによる構造体の位置補正・固定化・電氣的配線技術を実現した。実現手法として、(1) 異なる構造体を PDMS シート上にリフトオフし、集積する 1 つ基板上にスタンピングすることで転写する技術と、(2) 集積基板上に転写された構造体の間にハンダを配置しリフローすることにより、構造体の固定化及び電氣的配線を行う技術を確立した。具体的には、集積対象のパーツに見立てた、直径 10 μm 程度のシリコンマイクロ構造の、集積基板へのスタンピング転写技術を確立し、そして、LED チップなどの市販デバイスの転写集積技術への応用をはかった。LED チップをフレキシブル基板上に転写する際に、低融点はんだを用いて、スタンピング後のチップ位置のセルフアライメントを実現した。最終的に位置精度 0.6 μm で、面積 5cm x 5cm の領域に転写可能であることを確認した。これにより、最終的に数値目標を達成した。

（２）成果の意義

本事業で開発した各要素技術に関しては、タンパク質などの分子をラベルフリー・高感度検出可能な小型 SPR センサを構成するための基盤技術としての活用を想定している。小型 SPR センサを実現することができれば、体調管理のためのヘルスケアチェックを、病院などの特別な機関を利用することなく、家庭で簡易に行うことが可能となる。

「直描技術を用いた表面ナノ構造製造技術」において、金表面の回折格子加工により SPR 角のチューニングが可能であることと、ナノピラー構造によりタンパク質感度の向上が可能であることを確認した。通常 SPR は、プリズムの屈折率と光の波長、検出対象物の屈折率といった物性値によって決定される。回折格子を構成することで、SPR 角のゼロ点を任意の位置にチューニング可能であることから、SPR センサの光路の設計の自由度が向上するという利点がある。これは、サイズの都合上、光路設計に制約が多い小型 SPR センサを設計する上で特に重要である。また、後者のナノピラーは、ピラーの表面積の増大に伴って、SPR センサ表面に吸着するタンパク質の量を増やし、センサ感度の増大を可能とする。これは、光学系の制約などのために、大型の SPR センサと比べて感度が低下しがちだった小型 SPR センサの感度を補う効果が期待され、実用的な小型 SPR センサの実現につながる技術である。

「量子化補正マスクエッチングと表面平坦化技術を用いた 3 次元曲面形成技術」により、Si ウェハ上で任意の角度を持つ斜面構造を実現可能とした。従来、Si 表面上に斜面を製造する方法としては、機械的研磨や結晶の異方性を利用したエッチング手法に限られていた。この技術により、なだらかな角度や急峻な角度といった幅広い範囲の角度を有した Si プリズム構造を形成でき、SPR センサの光学系の設計制約を減らすことが出来る。さらに、位置に応じて傾斜角度に変化を有するような構造を形成できるため、反射型レンズを構成可能である。例えば、Si は赤外光を透過するため、赤外領域での屈折レンズといった光学素子に利用されている。これと同等の機能を持つ構造をフォトリソグラフィとエッチングで製作した反射系で構成可能となるので、バッチ的に一括製造可能となり、マイクロ光学素子の製造コスト低減につながる。

「平面可変ナノギャップ形成技術、及びギャップ駆動技術」において、ナノ段差を有する MEMS パーツを 2 つ接合することによる、ナノギャップ形成技術を実現した。従来、ナノギャップを形成する代表的な方法としては、犠牲層エッチングなどによる、構造の中抜き方法がとられてきた。この方法は、膜形成時の応力の緩和が課題となることや、エッチング時のスティッキングの問題があるなど、技術的に難度が高かった。こうした点において、本方式はスティッキングの問題が生じないことや、Si 基板面をミラーとして利用することから、応力によるたわみの問題を抑えられるという利点があり、平坦性が非常に高く、簡易かつ高性能なナノギャップ製造技術として利用可能である。

「スタンピング転写とセルフアライメントを用いた高精度・高密度配置技術」において、PDMS スタンプで複数の MEMS マイクロパーツを平行に精度よく配置する技術を確立した。これにより、プロセス親和性のない MEMS パーツを単一の基板上に集積することが可能となる。

本事業で開発した技術は、オリンパスとの共同により、小型ワンチップ SPR センサセンサの基盤要素技術として利用できる。センサ面である金膜のナノ加工による高機能化、曲面加工による小型プリズムのワンチップ化、さらに、光源 LD や受光部などの素子のスタンピング転写による高精度配置を行い、高性能な小型ワンチップ SPR システムの実現へとつながる技術である。また、オムロンの赤外線センサの凹面鏡としても展開可能である。

（３）知的財産等の取得

国内出願 3 件、海外出願 2 件

（４）成果の普及

学会発表：17件、論文：3件、プレス発表：1件、展示会出展：8回

3. 実用化・事業化の見通し

本事業で開発した要素技術は、**SPR** センサを高機能化するための基盤技術として利用することで、オリンパス（株）との共同による実用化を進めている。

表面ナノ構造技術によって製作したナノピラー構造を、オリンパスの **SPR** 計測システムに付け加えることによって、タンパク質センシングの感度の向上をはかる。ナノピラー構造は **SPR** センサ製造後に、事後的に組み込みことが可能である。産総研バイオニクス研究センターと共同研究を行い、同センターが開発したペプチド鎖を、本事業で開発した **MEMS** ナノピラー構造上に適用可能であることを確認した。この成果も、オリンパスの **SPR** 計測システムとの統合による実用化を進めている。

3次元曲面形成技術は、光学プリズム構造の **SPR** 基板上へのフォトリソグラフィによる一括作り込みを可能とする。この技術によって、望みの場所に希望のサイズ・傾斜を持ったプリズム構造が形成可能となる。また、マイクロプリズム製作法に関しては、基本計画にない、予期しない成果として、液体の表面張力を利用した、マイクロ液滴プリズム構造の形成技術の開発に成功した。すでに、このマイクロ液滴プリズムを、オリンパス（株）の **SPR** 計測システムに実装し、継続的に **SPR** 計測への適用可能性の評価を行なっている。現時点で、液滴プリズムを用いた **SPR** 曲線の計測に成功しており、着実に実用化に向けて作業が進行している。

スタンピング配置技術は、今後、**MEMS** 素子が増大した場合や、マイクロマニピュレータによるピックアップが困難な壊れやすい **MEMS** 素子などをセンサシステムに統合する基盤技術として利用可能である。また、本事業では、スタンピング技術を利用したナノギャップ形成技術により赤外光用の **FPI** を構成した。現段階でオリンパス **SPR** 計測システムは、単一波長の光源を用いた **Angular-interrogation** 法での **SPR** 計測を行っているが、ミラースキヤニングの代替として、**FPI** による透過スペクトルスキヤニングを用いることによって、**Wavelength-interrogation** 法による **SPR** 計測も実行可能である。

さらに、3次元曲面形成技術に関しては、オムロンとの共同により、赤外光向けの光学素子製作のための実用化技術として産業への応用を進めている。

