

■研究の概要：無線センサモジュールの低消費電力化を実現する、実用的なチップ面積と測定精度を有する低消費電力アナログフロントエンド回路の要素技術開発

■技術内容：

無線センサモジュールの長寿命化/バッテリーレス化を実現するための要素技術として、低電力アナログ回路技術を開発。

無線センサモジュールにおいて、RF回路に次いでピーク電力の大きいアナログ-デジタル変換回路(ADC)を中心に、アナログフロントエンド(AFE)回路(図1)の消費電力削減技術を開発し、試作実証(図2)。

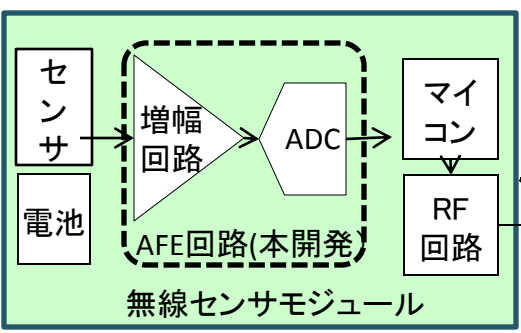
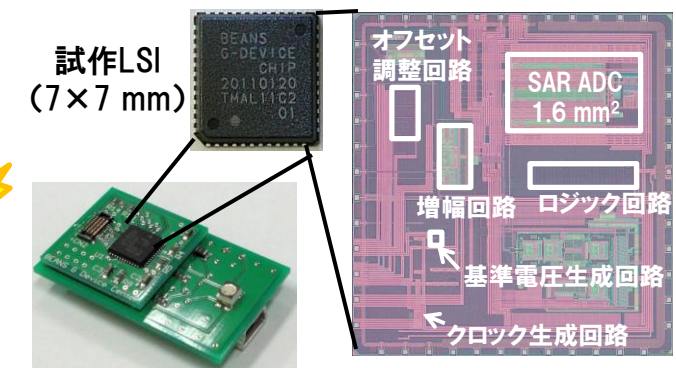


図1：無線センサモジュールのアナログフロントエンド回路

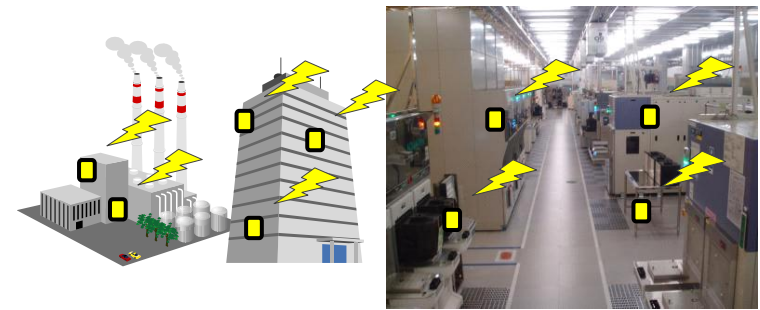


LSIデモ評価ボード (22×36mm, USB接続) LSIチップ写真 (4×4 mm, 0.13 μmルール)

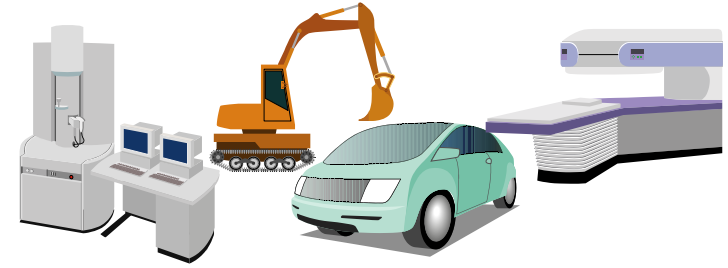
図2：試作LSIおよび小型デモボード

■用途：

AFE回路はセンサシステム構築に必須であり、センサを使用するモジュール・装置・システム全般へ応用可能な基盤技術と成り得る。



HEMS、BEMS他、都市・産業システムの無線センサネットワークシステム



自動車や医療産業機器等のセンサ制御

目標：センサモジュールの長寿命化を目標とした、低消費電力アナログ回路の要素技術開発を行う。センサ信号を増幅・デジタル化するAFE回路LSIを試作し、課題を抽出する。

成果まとめ：アナログ回路部をデジタル補正することにより、世界最高クラスの低電力性能(2mW)で有効分解能11.7bitのADC回路を小面積(1.6mm²)で実現した。本回路により、アナログフロントエンド回路の消費電力を60%削減できる見通し。

1) アナログ回路の製造ばらつきをデジタル補正することにより、低電圧(1.2V)かつ高速サンプリング(1μ sec)動作のADCを設計し、

■消費電力 2mW、有効分解能11.7 bit
⇒世界最高クラスの低電力性能

■回路実効面積 1.6mm²

⇒一般的な同等性能ADC比で90%以上低減を試作・実証した。

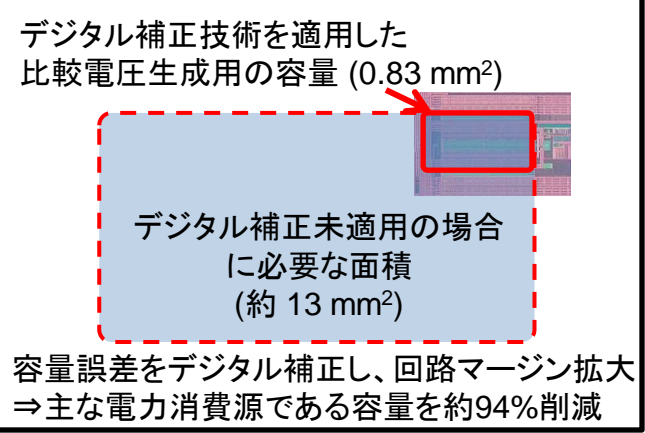
2) 無線センサモジュールの間欠測定動作を想定した場合、AFE回路全体で、

■平均消費電力 ~10 μW以下(1回測定/秒)の見込みを得た。

⇒従来比60%以上の消費電力削減の見通し



チップ写真(4×4 mm)



図：試作LSIとデジタル補正による面積縮小効果

表：ADC性能(@サンプル速度 1μ sec)

項目	目標	設計SIM	実測
実効面積 (mm ²)	2.25	1.6	
消費電力 (mW)	5	3	2.06
実効分解能 (bit)	11	~12.5	11.7