

スマートセンシング&ネットワーク研究会 (SSN)キックオフ会合

【センサ端末同期用原子時計(CSAC※)研究開発】

※CSAC (Chip-Scale Atomic Clock)

技術研究組合NMEMS技術研究機構

小出 晃

H27.10.1@東京大学 山上会館



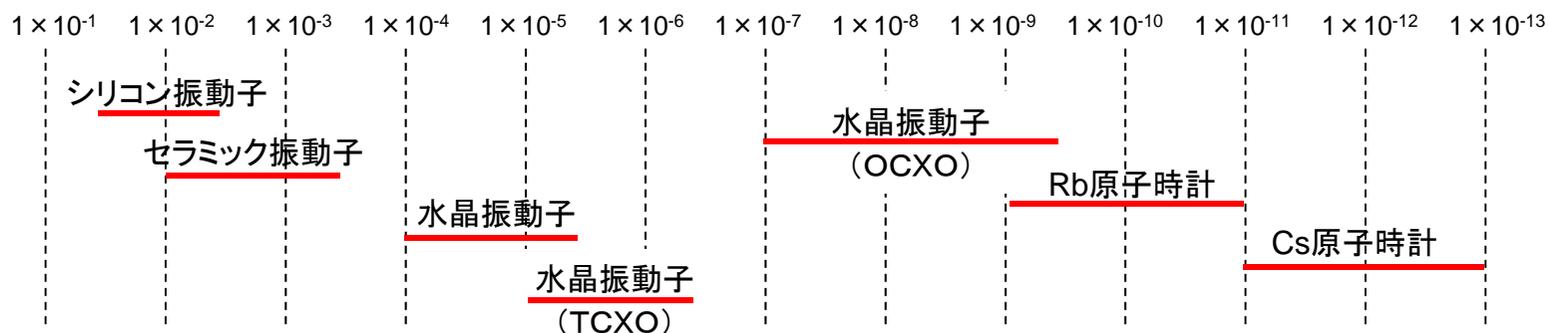
時刻同期の必要性

【無線センサネットワークへの適用】

- 1) 広域に配置した多数のセンサ端末からの計測データの時間の整合性確保
- 2) スリープ状態からアクティブ状態への遷移にかかる時間の削減
- 3) 各センサ端末からの計測データを取得する通信プロトコルの効率化

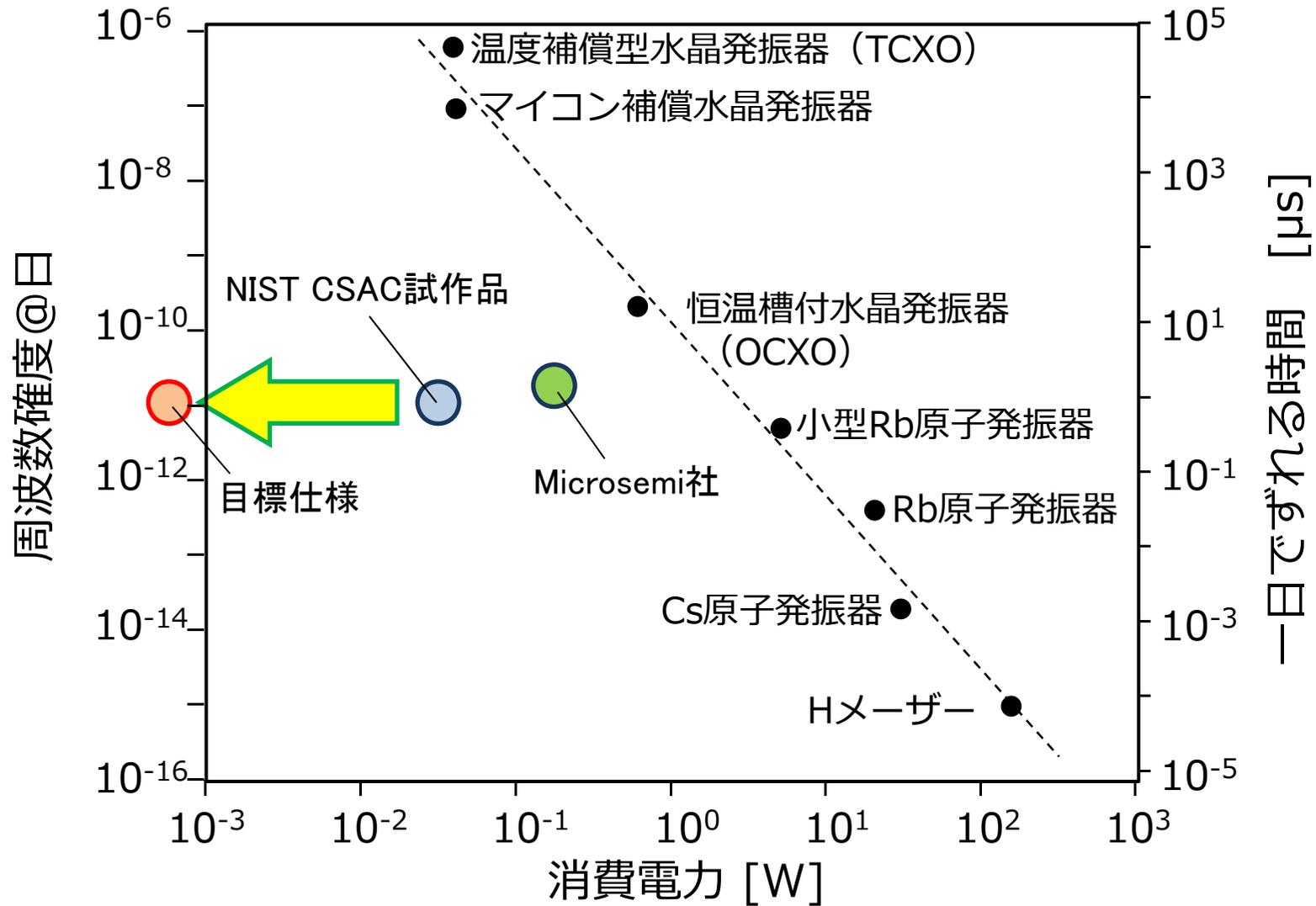
【各種時計のスペック(周波数確度)】

センサ端末に搭載する時計の精度が高いほど、時刻同期を必要とする頻度が減るため、原子時計のような高精度な時計を搭載すれば、時刻同期が不要となる可能性がある。



橋梁モニタリングシステム 📡: センサ端末

周波数確度の消費電力依存性



Adapted from figure by M. Garvey, R. Lutwak, Symmetricom

先行する米国製チップスケール原子時計



長期安定度: 10ms/半年

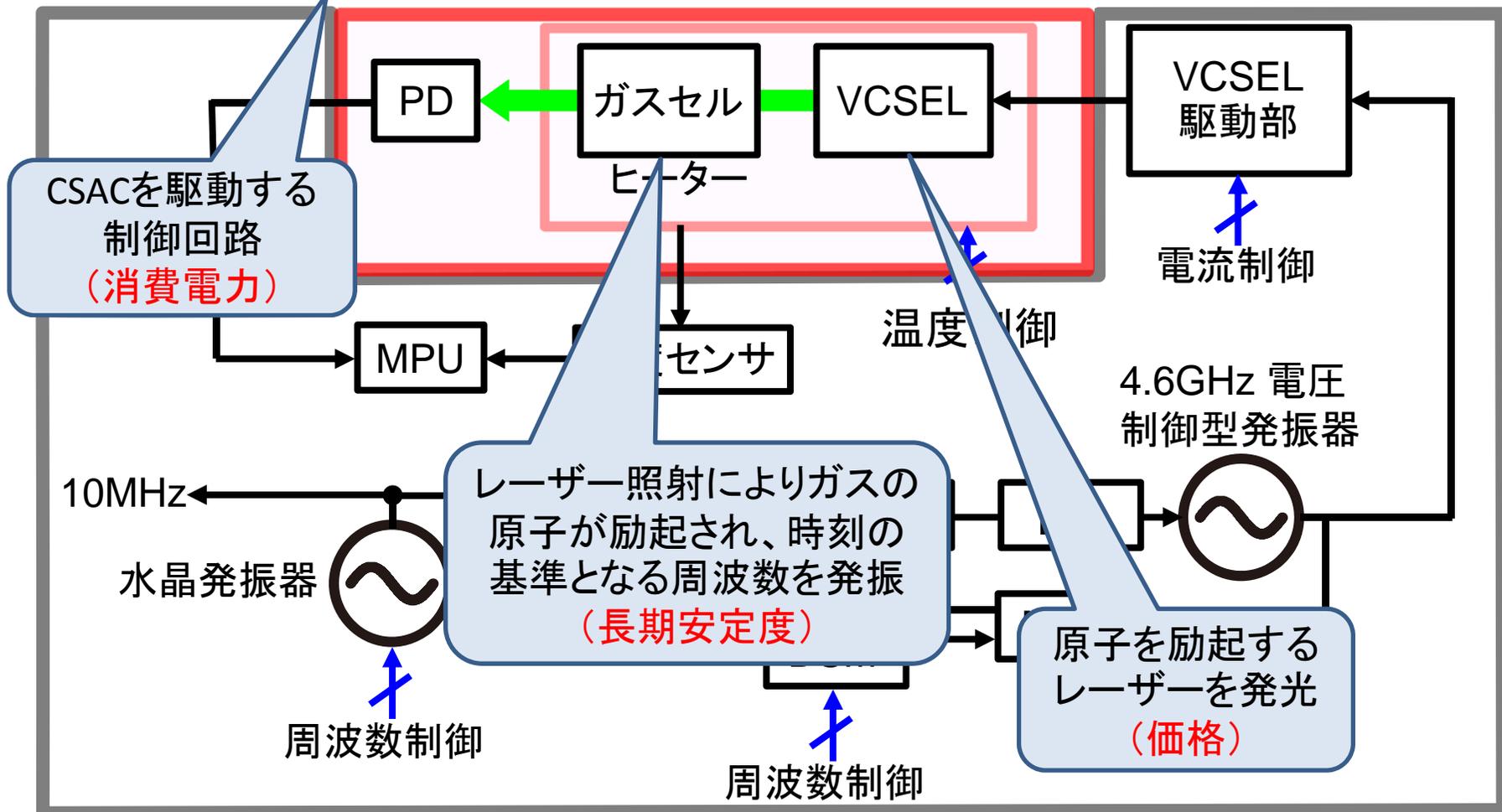
価格: 25万円

消費電力: 120mW

サイズ: 41mm × 35mm × 11mm

制御回路 109mW

量子部 11mW



プロジェクトでの取り組み (センサ端末同期用原子時計の研究開発)

- 実施期間: 2015. 8 - 2016. 3 (道路インフラモニタリングシステムの中の加速テーマ)
 - 要素技術(ガスセル/制御回路/VCSEL)の検証や課題の明確化により適用可能性を判断
 - 新技術による技術革新を踏まえての事業化に向けた技術ロードマップの策定
- 「ガスセル」、「制御回路」、「VCSEL(面発光レーザー)」、「新技術」、「技術ロードマップ」を分担。

研究項目①ガスセル

「ガス高純度化」と「デュアルガス補正法」によるガス分圧変動に起因するドリフト低減

長期安定度として、10ms/10年の可能性の見極め

産総研、首都大学東京、リコー

研究項目②制御回路

「低消費電力発振器」と「PLLレス回路」による消費電力削減

制御回路消費電力1mW以下の可能性の見極め

東京工業大学

研究項目③VCSEL

「VCSELアレイ」と「波長調整VCSEL」による低コスト化

VCSELの高歩留化によるコスト削減の可能性の見極め

リコー

研究項目④「新技術(フォトニック結晶)」: 京都大学、研究項目⑤「技術ロードマップ」: MMC

3. 研究開発するチップスケール原子時計の目標仕様

仕様項目	2015年	2020年	2025年以降
チップスケール原子時計(CSAC)目標仕様			
長期安定度	0.01秒/半年	0.01秒/2.5年	0.01秒/10年
消費電力	120mW	25mW	1mW
価格	25万	1万円	1000円
サイズ	4 × 3.5 × 1cm ³	2 × 2 × 1cm ³	2 × 2 × 1cm ³

CSAC-WGの設置について

- ・CSACプロジェクトは2015年度からRIMSの加速研究として推進しているが、その後の本格研究に向けた展開について検討を行うためのWGをSSN研究会傘下に設置する。
- ・早期の単独での本格研究化等も視野に、当面は現在の加速研究メンバーにより、11月から検討を開始することとする。